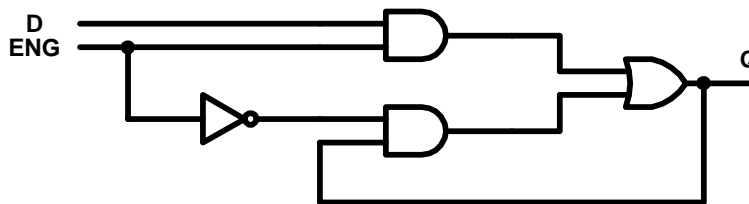


## Reg.1 Regiszterek és alkalmazásai

### Reg.1.1. Regiszterek felépítése

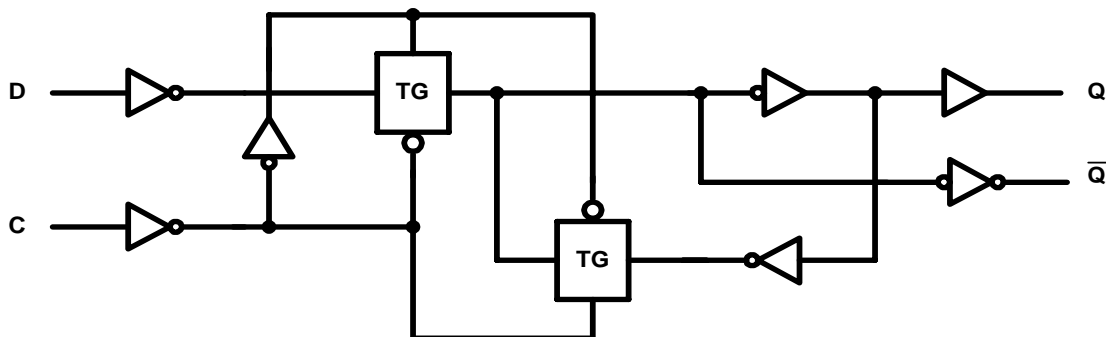
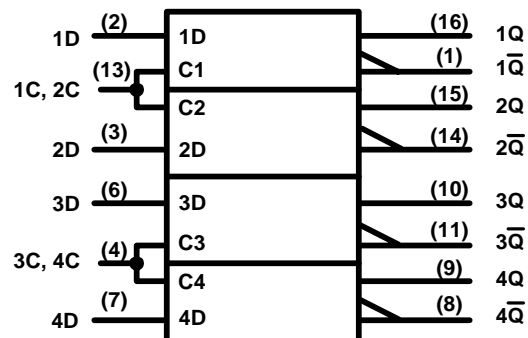
Regiszternek nevezzük az azonos típusú tároló elemekből felépített, közös mintavevő jellel beírható n bites elemet, melynek minden eleme - az esetleges vezérlő jel(ek) függvényében változó, de egy mintavevő jelre egyforma - tárolási műveletet végez. Alapeleme a D tároló. A legegyszerűbb regiszter a latch, mely az egyik bemenetére visszacsatolt 2 bemenetű multiplexer. Reg.1. ábrán a megvalósítása látható, szimbólumát és igazságtábláját a Reg.2. ábra mutatja



Reg.1. ábra. Latch logikai felépítése.

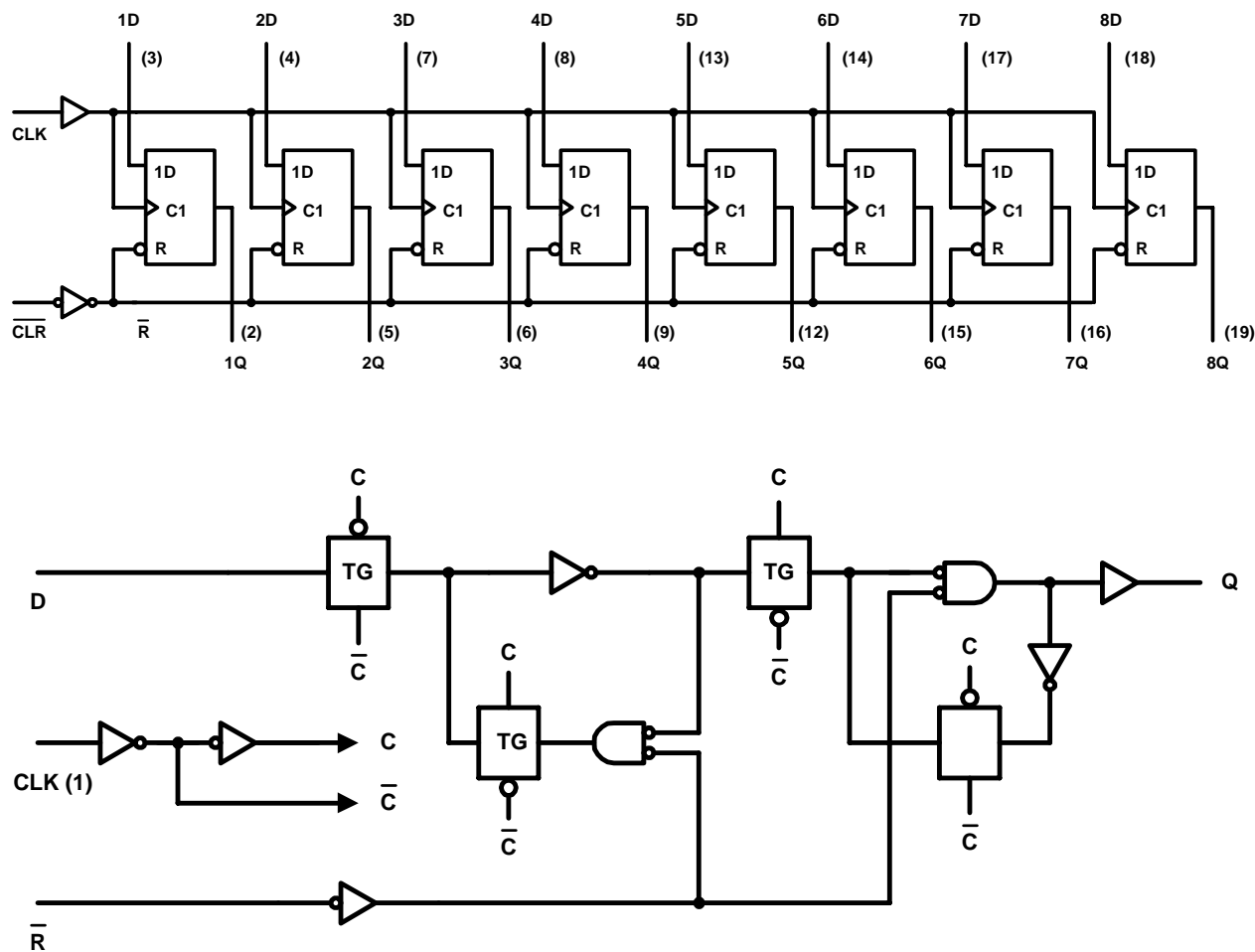
A latch csak tárolási célra használható, mert a mintavevő ENG vagy más néven G = gate (kapu) jel aktív állapota alatt, a bemenete és a kimenete logikailag nincs elválasztva, ezért külső elemmel nem visszacsatolható. (ugyanis rezgést, oszcillációt kapnánk.)

INPUTS		OUTPUT	
D	C	Q	$\bar{Q}$
L	H	L	H
H	H	H	L
X	L	$Q_0$	$\bar{Q}_0$



Reg.2. ábra. Latch igazságtáblázata, szimbolikus jelölése és a CMOS latch felépítése.

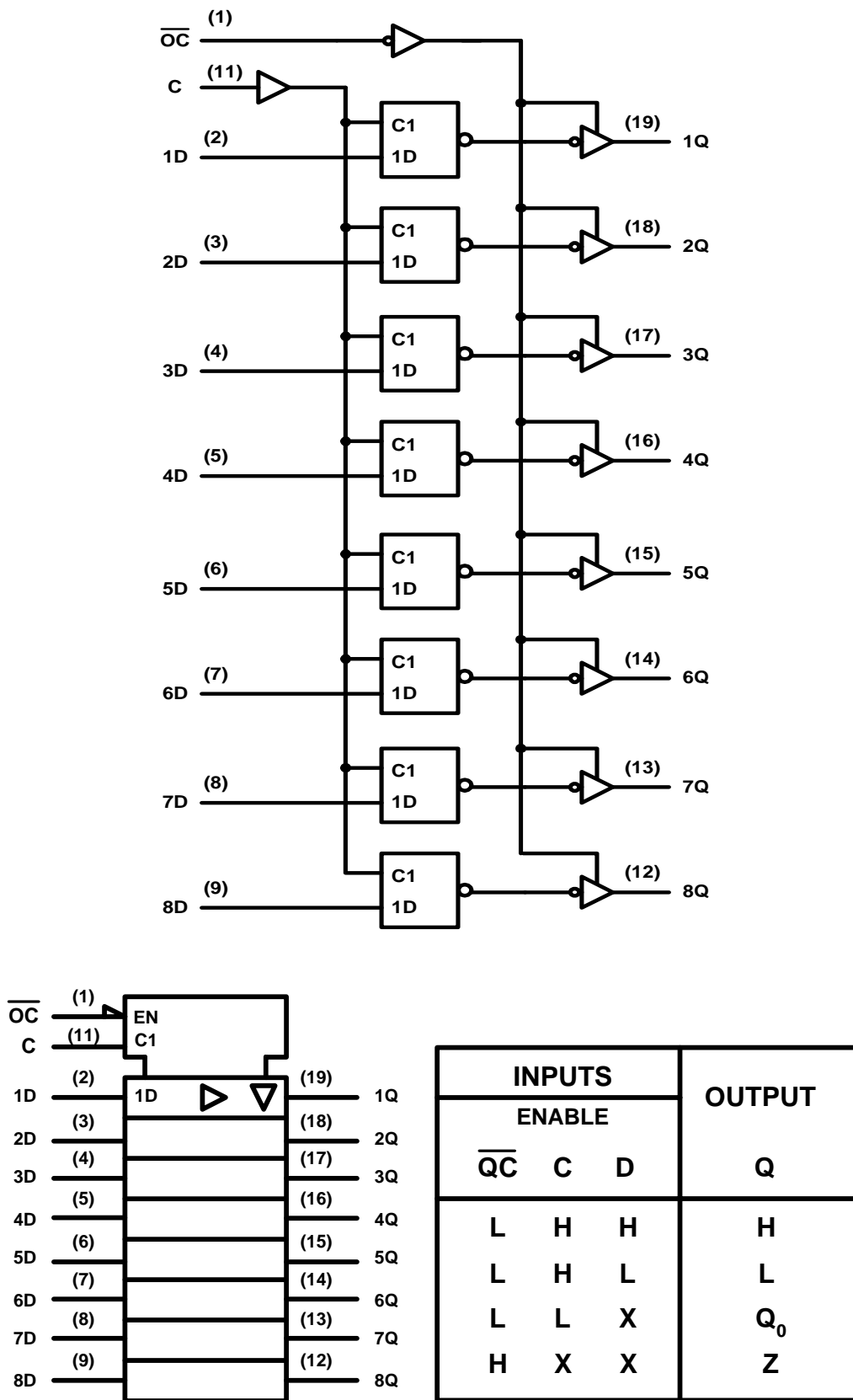
Ha két D latch-et kötünk egymás után, amelyeket a mintavevő jel ellenkező szintjével (fázisával) mintavételezünk, kapjuk a Master-Slave D tárolót, vagy más néven D Flip-flopot. Közös törléssel ellátott változatát lásd a Reg.3. ábra. alján. Az így kialakított, akár élvezéreltnek is tekinthető (D típusú tárolónál a két fajta módon felépített eszköz használatában nincs különbség, míg az összes két bemenetű tárolónál van) D Flip-flop a fő alkotó eleme a regisztereknek. A CMOS kapcsolástechnikában könnyű gyárthatósága miatt rendszerint ebből a realizációból alakítják ki a többi Flip-flop-ot is. A D Flip-flop már visszacsatolható a bemenetére, alkotóeleme a szinkron szekvenciális hálózatoknak.



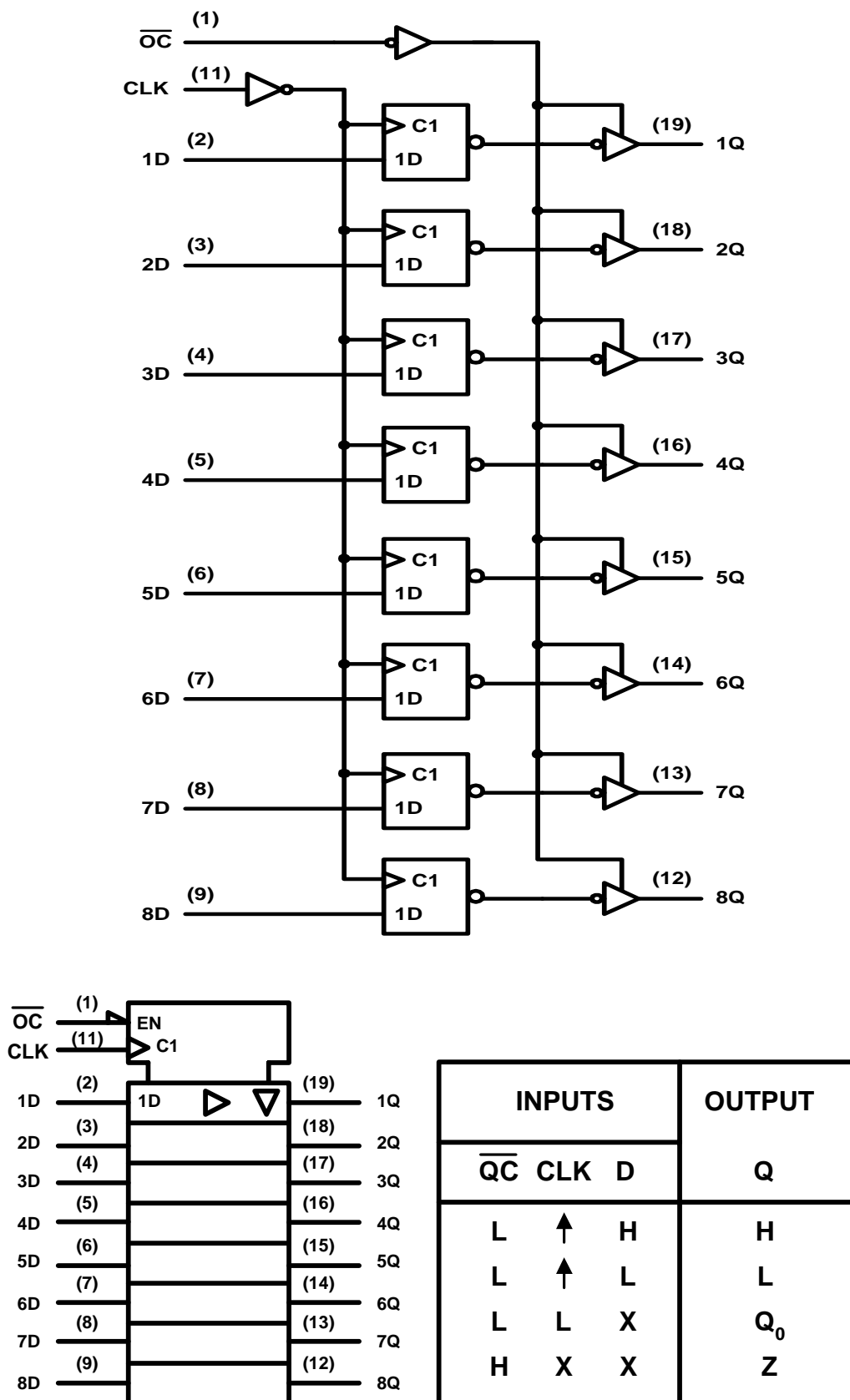
Reg.3. ábra. D tárolókból felépített, közös aszinkron törlésű regiszter és a CMOS megvalósítás egy elemi tárolója.

A regiszterek tipikusan 4, 8, 16 bites kialakításban. (ritkábban 5, 9, vagy 10 bites kivételben is) kaphatók. A felépítésre vonatkozó példáinkat a ma (2000-ben) általánosan használt HC vagy HCT sorokból hoztuk. Egy élvezéreltnek jelölt, törléssel is rendelkező regisztert mutatunk be a Reg.3. ábra. felső részén.

A regiszterek kijáratára a tokon belül gyakran ráépítenek egy tri-state áteresztő kaput is. A latch és áteresztő kapu házasságára lásd a Reg.4. ábra. 74HC573-as latch típusú, míg az élvezérelt tárolóval egybe építetre az Reg.5. ábra. 74HC574-es, láb kiosztásában azonos (kompatibilis) típust. Megjegyzem, hogy a bemutatott két tokkal funkcióban megegyezik a régebbi típusú, csak láb kiosztásban eltérő 74HC373, illetve 74HC374-es IC.

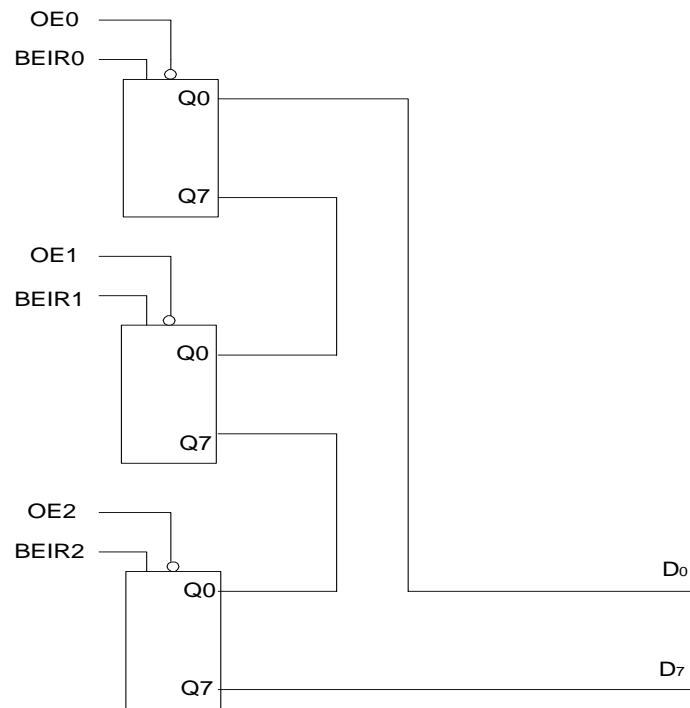


Reg.4. ábra. 8 bites tri-state kimenetű latch (74HC573) logikai rajza, szimbolikus jelölése, és igazságtáblázata.



Reg.5. ábra. 8 bites tri-state kimenetű D tároló (74HC574) logikai rajza, szimbolikus jelölése, és igazságtáblázata.

A tri-state kijárat felhasználásával könnyűszerrel alakíthatunk ki egy közös adatvonalra kiolvasható regiszter tömböt (Reg.6. ábra).



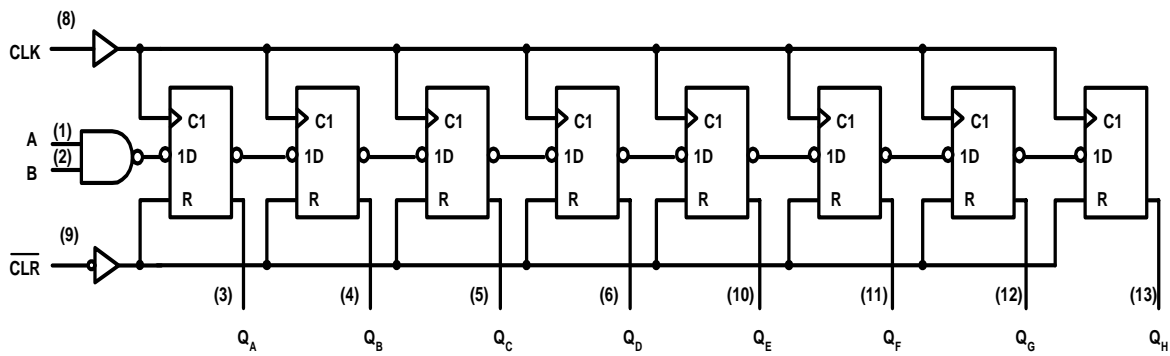
Reg.6. ábra. Regiszter tömb kialakítása tri-state kimenetű regiszterek felhasználásával.

Ha a D típusú tárolókat sorosan egymás után kapcsoljuk, kapjuk az úgynevezett léptető, más néven shift regisztereket, Reg.7. ábra.

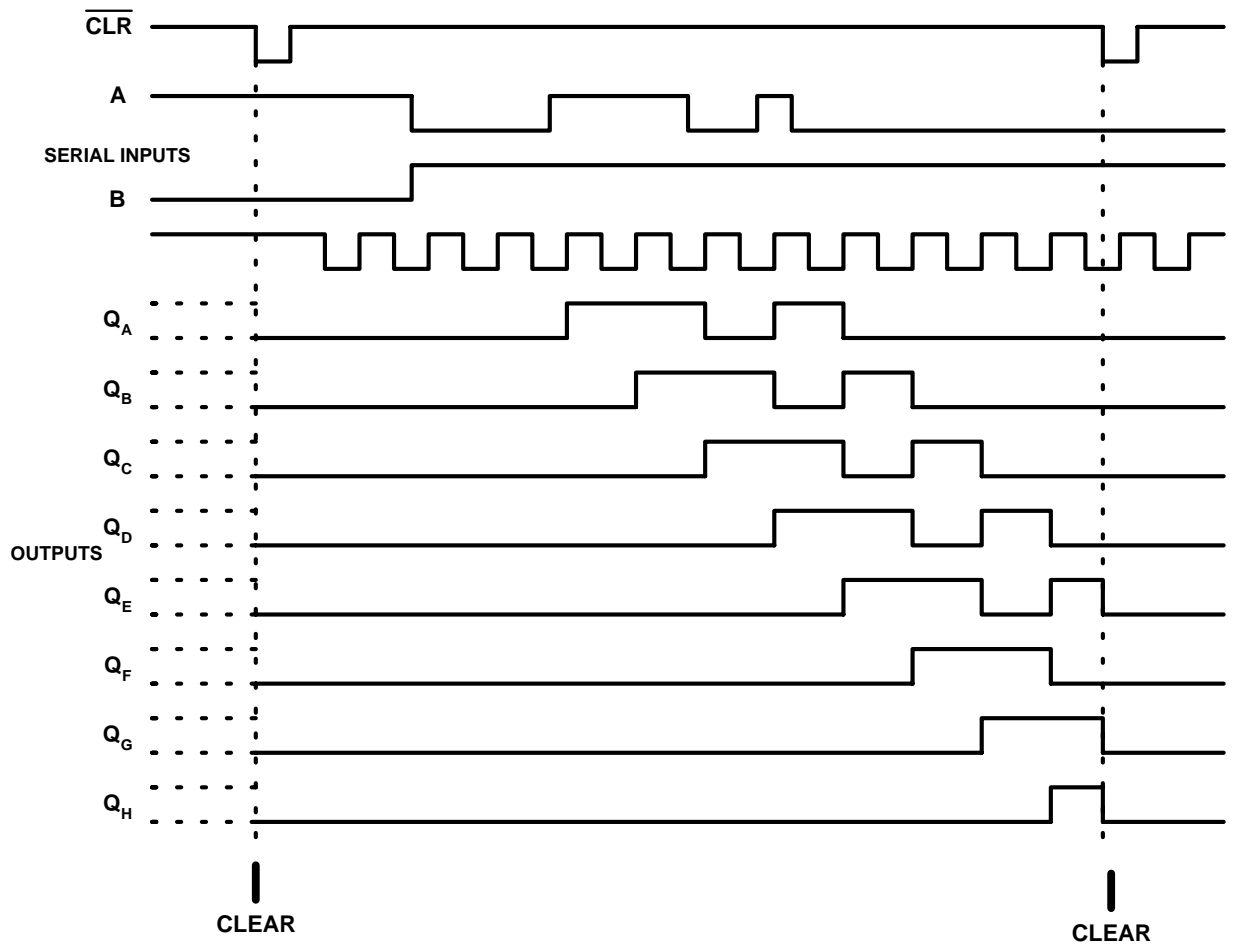
A D típusú tároló bejáratára multiplexert építve jutunk az általánosan használható, párhuzamos beírású, soros léptetőst is megvalósító ún. univerzális shift regiszterekhez, Reg.8. a. ábra.

A példában a 4 bites, párhuzamos beírású, jobbra-balra léptetésre és tartásra (önmagára léptetés) vezérelhető 74HC194-s szerepel. Idődiagramja a Reg.8. b. ábrán látható.

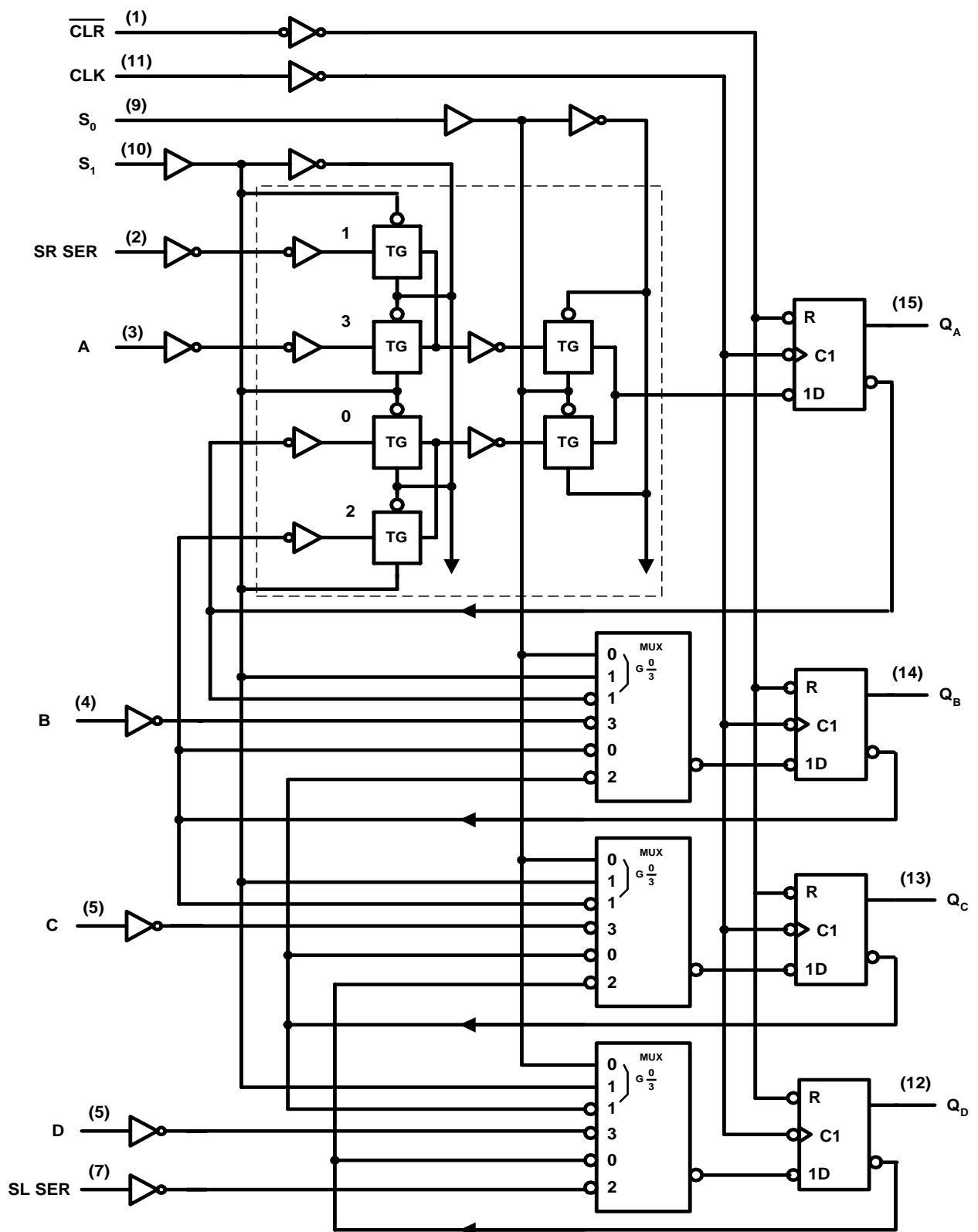
A multiplexer és vezérlési módja kialakításával számtalan egyszerűbb - az általánoshoz képest kevesebb üzemmódot megvalósító - típust hoztak létre. A variációkat tekintve lásd a különböző cégek katalógusait. Megjegyzem, hogy az irodalom szerint a teljesen univerzális léptető regiszternek van egy ötödik üzemmódja, a komplementálás is (mindegyik bit negáltját kötik vissza a bemenetére), ez azonban ritkán jelenik meg (még nem találkoztam vele) a közepes integráltságú elemek választékában, jelentősége az LSI-k belsejében, mint alkotóelemnek van.



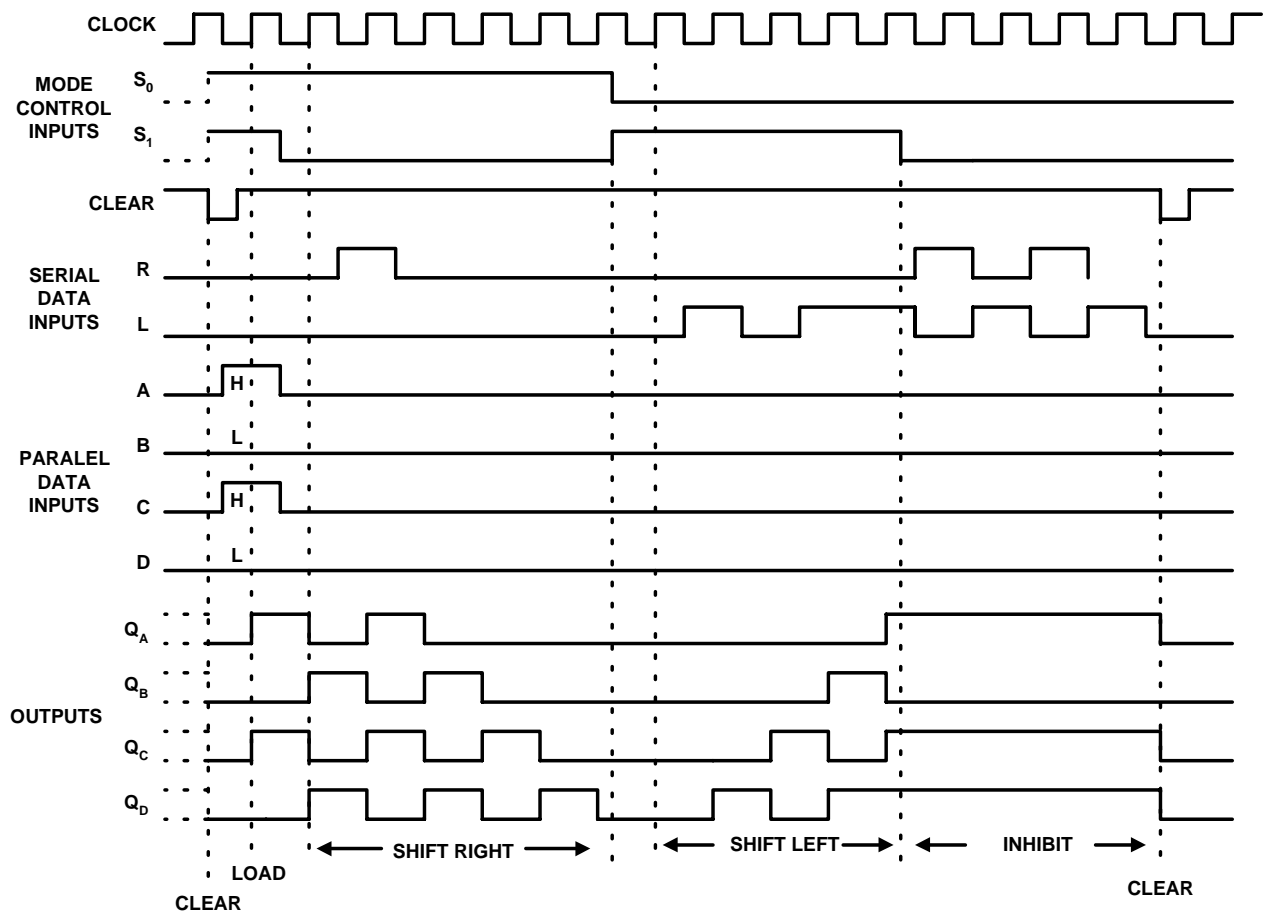
Reg.7.a. ábra. Párhuzamos kimenetű soros léptetőregiszter 74HC164.



Reg.7.b. ábra. Párhuzamos kimenetű soros léptetőregiszter 74HC164 működésének idődiagramja.



Reg.8.a. ábra. Univerzális léptetőregiszter (74HC194) kapcsolási rajza.



Reg.8.b. ábra. Univerzális léptetőregiszter (74..194) idődiagramja.

INPUTS								OUTPUTS					
CLEAR	MODE		CLOCK	SERIAL		PARALLEL				Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>
	S1	S0		LEFT	RIGHT	A	B	C	D				
L	X	X	X	X	X	X	X	X	L	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q <sub>An</sub>	Q <sub>Bn</sub>	Q <sub>Cn</sub>	Q <sub>Dn</sub>
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q <sub>An</sub>	Q <sub>Bn</sub>	Q <sub>Cn</sub>
H	L	H	↑	X	L	X	X	X	X	L	Q <sub>An</sub>	Q <sub>Bn</sub>	Q <sub>Cn</sub>
H	H	L	↑	H	X	X	X	X	X	Q <sub>Bn</sub>	Q <sub>Cn</sub>	Q <sub>Dn</sub>	H
H	H	L	↑	L	X	X	X	X	X	Q <sub>Bn</sub>	Q <sub>Cn</sub>	Q <sub>Dn</sub>	L
H	L	L	X	X	X	X	X	X	X	Q <sub>An</sub>	Q <sub>Bn</sub>	Q <sub>Cn</sub>	Q <sub>D0</sub>

Reg.8.c. ábra. Univerzális léptetőregiszter (74..194) igazságtáblája.

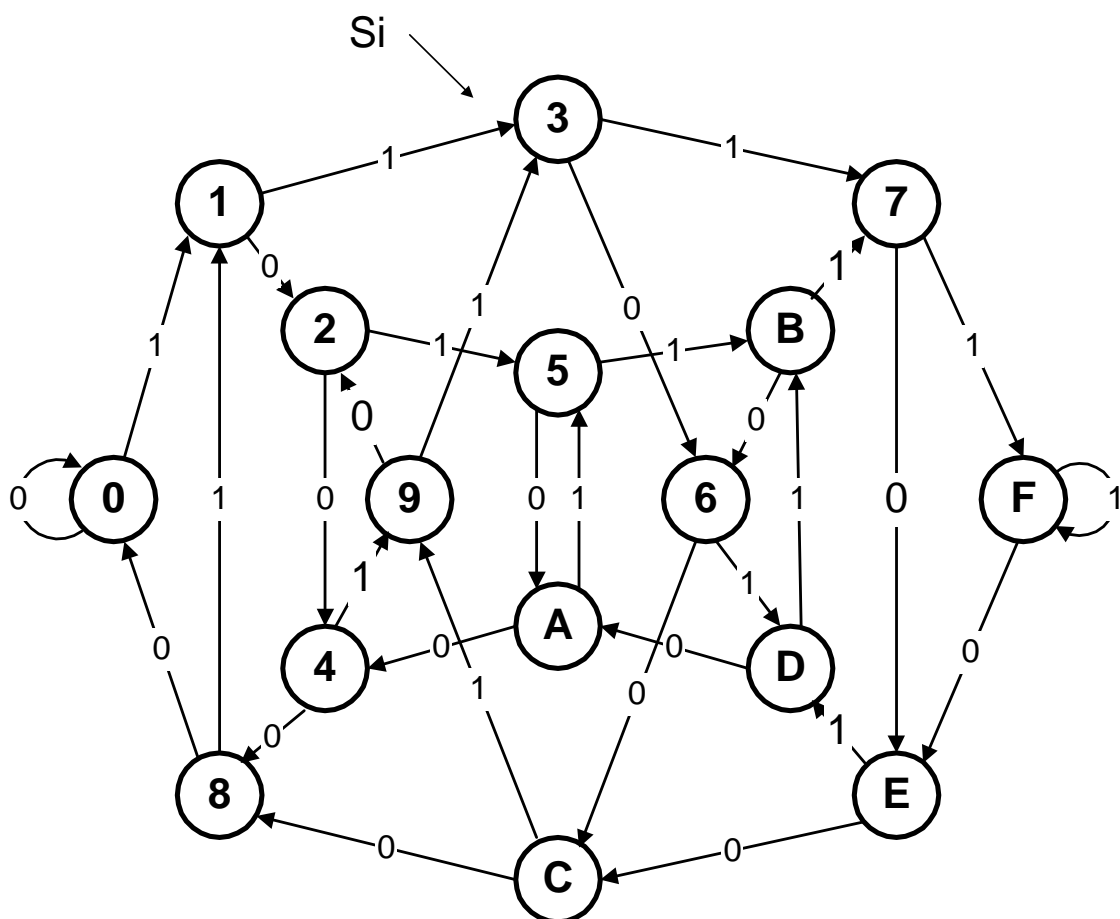


### Reg.1.2. Gyakorlati jelentőséggel bíró kapcsolások kialakítása készen kapható léptető regiszterek felhasználásával

A készen kapható, adott feladatra tervezett, szekvenciális hálózatok felhasználásával kialakíthatunk a szükségletünknek megfelelően működő, a felhasznált áramkör bizonyos lépéseit kihasználó áramkört, de a kialakításnál nagy figyelmet kell, hogy szenteljünk az eleve adott tulajdonságoknak. Az adott szekvenciális hálózatok lépései kötöttek, be vannak építve. Bizonyos speciális bemenet(eik) - a léptetőregisztereknél ez a soros bemenet - vezérlésével, megfelelő adat, 0 vagy 1 kapcsolásával - bizonyos korlátok között - lehetséges a lépések közötti választás is, de az állapotgráfokból nem következő lépések megtételéhez mindenképpen párhuzamos beírás szükséges.

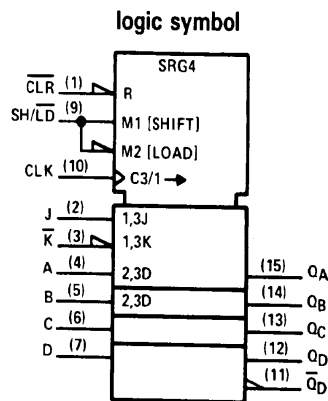
Példáinkat az áttekinthetőség végett 4 bites regiszterekre mutatjuk be, de természetesen akárhány bites esetre igazak.

A 4 bites léptető regiszter általános állapotgráfját a Reg. 9-es ábrán mutatjuk be.

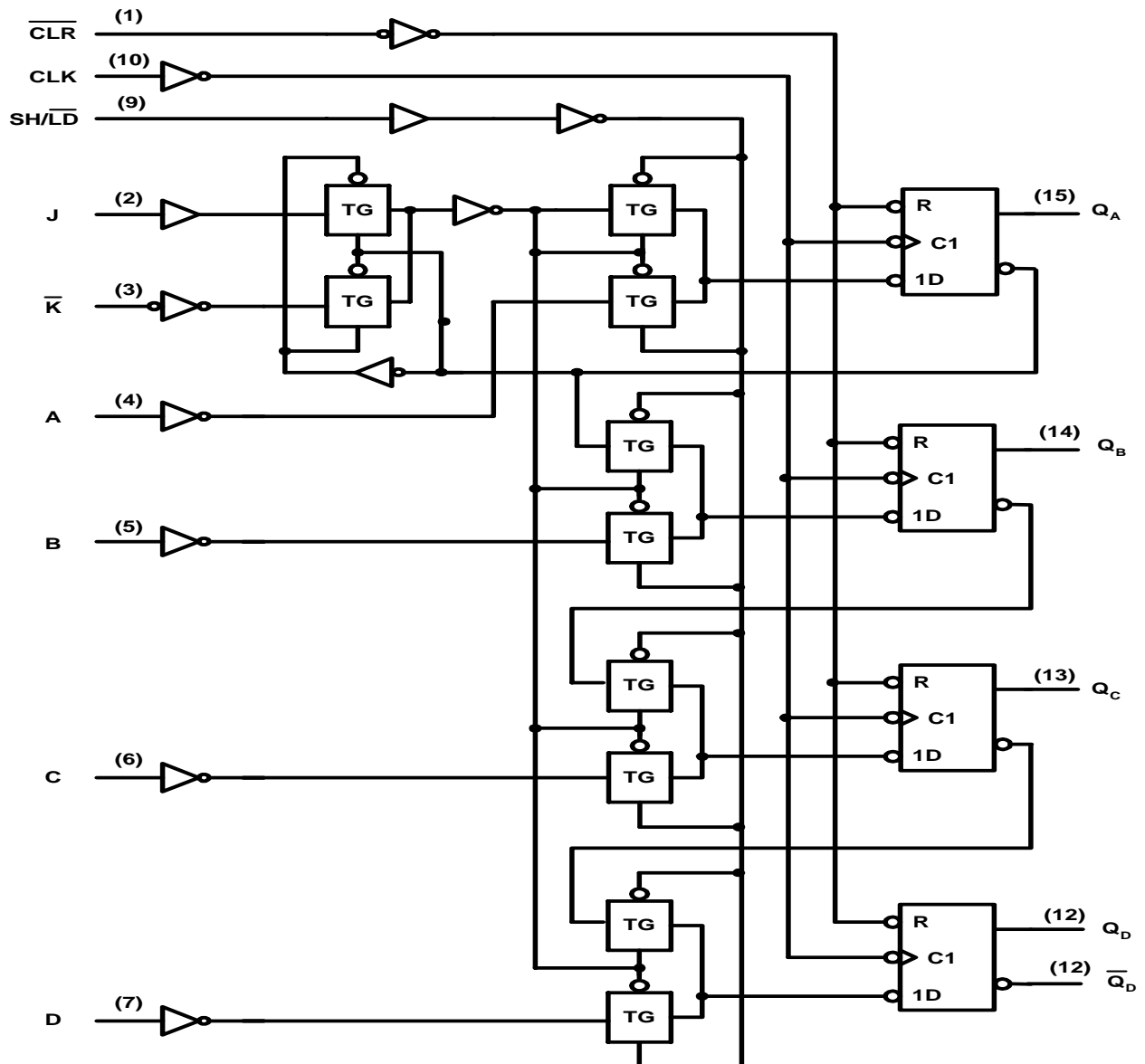


Reg.9. ábra. 4 bites kétirányú léptetőregiszter általános állapotgráfja.

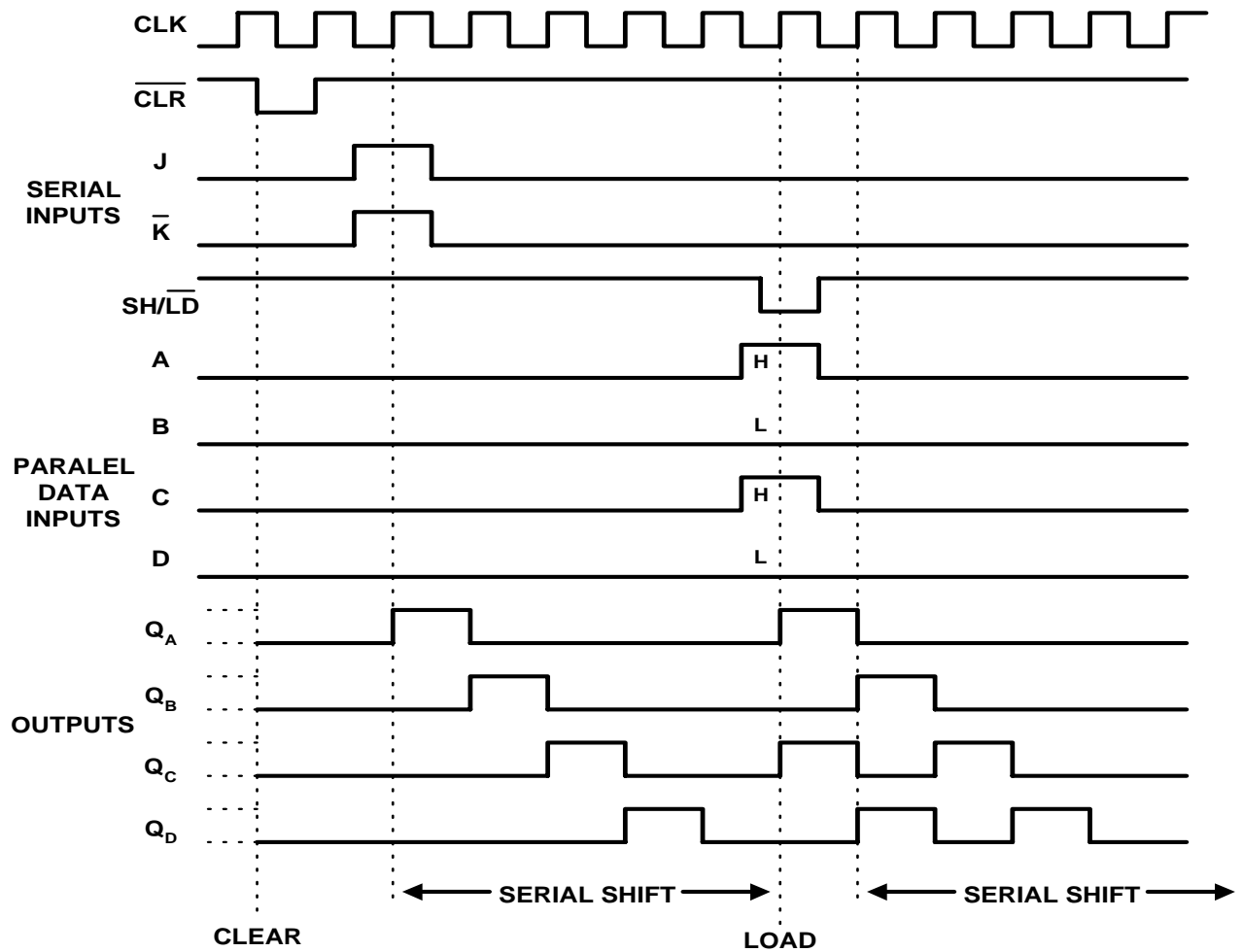
A Reg.10.a., 10.b., 10.c., 10.d. ábra. a példánkban felhasználásra kerülő 74.195, 4 bites párhuzamos beírású léptető regiszter blokkrajzát, logikai rajzát, és a működését leíró igazságtáblát, és idődiagramját mutatja be.



Reg.10.a. ábra. Párhuzamos beírású léptető regiszter 74HC195 logikai szimbóluma.



Reg.10. b. ábra. A Reg.10.a. ábrán logikai szimbólummal ábrázolt Párhuzamos beírású léptető regiszter a 74HC195 logikai felépítése.



Reg.10. c. ábra. Párhuzamos beírású léptető regiszter 74HC195 működési idődiagramja.

INPUTS					OUTPUTS				
$\overline{\text{CLR}}$	$\text{SH}/\overline{\text{LD}}$	CLK	SERIAL J $\overline{\text{K}}$	PARALLEL A   B   C   D	$Q_A$	$Q_B$	$Q_C$	$Q_D$	$\overline{Q_D}$
L	X	X	X   X	X   X   X   X	L	L	L	L	H
H	L	↑	X   X	a   b   c   d	a	b	c	d	$\overline{d}$
H	H	L	X   X	X   X   X   X	$Q_{A0}$	$Q_{B0}$	$Q_{C0}$	$Q_{D0}$	$\overline{Q_{D0}}$
H	H	↑	L   H	X   X   X   X	$Q_{A0}$	$Q_{A0}$	$Q_{Bn}$	$Q_{Cn}$	$\overline{Q_{Cn}}$
H	H	↑	L   L	X   X   X   X	L	$Q_{An}$	$Q_{Bn}$	$Q_{Cn}$	$\overline{Q_{Cn}}$
H	H	↑	H   H	X   X   X   X	H	$Q_{An}$	$Q_{Bn}$	$Q_{Cn}$	$\overline{Q_{Cn}}$
H	H	↑	H   L	X   X   X   X	$\overline{Q_{An}}$	$Q_{An}$	$Q_{Bn}$	$Q_{Cn}$	$\overline{Q_{Cn}}$

Reg.10. d. ábra. Párhuzamos beírású léptető regiszter 74HC195 működésének igazságtáblája.

A felhasználásra nézzük először az egyszerűbb, részben már ismert eseteket.

**Reg.1.2.1.- Gyűrűs számláló kialakítása léptető regiszterből:**

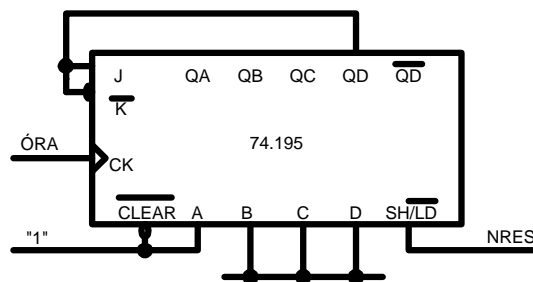
A gyűrűs számláló olyan áramkör, mely az egyszer beleírt értékét minden órajelnél a következő bit helyre lépteti. Az utolsó bit kimenete az első bit bemenetére van kötve, így alakul ki a visszacsatolással, a körbe léptetés, vagyis a gyűrű. Sok fontos áramkör vezérlőjeként nyer felhasználást.

A működést leíró állapotábrában, a soros bemenet - itt az összekötött  $J - \bar{K}$  bemenet - egyértelműen Si-nek (Serial input) jelöljük. A kezdeti állapot beállítását biztosító NRES jel, az  $M = \frac{SH}{LD}$  párhuzamos beíró bemenet, beírásra vezérlésével fejt ki hatását

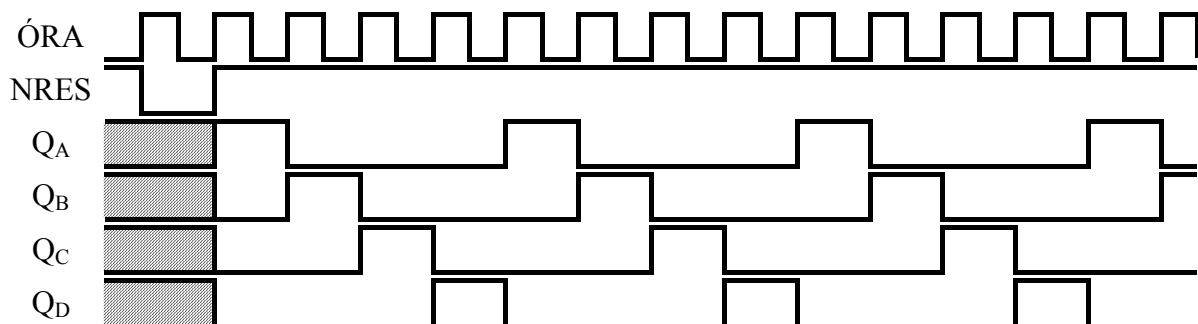
A vastag vízszintes vonal alatt az első ismétlődő állapot van feltüntetve.

	M	Si	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
NRES	0	x	x	x	x	x
	1	0	0	0	0	1
	1	0	0	0	1	0
	1	0	0	1	0	0
	1	1	1	0	0	0
	1	0	0	0	0	1

**Fontos megjegyzés.** A bekapcsolás után a tárolók tartalma **meghatározott, de ismeretlen** érték, ezért a bekapcsoláskor előálló, vagy erre a célra szolgáló nyomógombbal előállított NRES jelnek mindig biztosítani kell egy kezdő érték beállítását. A 74HC195 felhasználásával megvalósított kapcsolás a Reg.11.a. ábrán látható.



Reg.11. a. ábra. Gyűrűs számláló kialakítása.



11. b. ábra. Gyűrűs számláló idődiagramja

Variációk:

Két db 1-s körbeléptetése

“a” eset	“b” eset
0011	1010
0110	0101
1100	1010
<u>1001</u>	<u>0101</u>
0011	1010

A “b” esetben az eredeti érték itt is 4 lépés után áll vissza, de a 0 és a 2-s valamint az 1 és 3-as állapot nem megkülönböztethető.

Három db 1-es körbeléptetése

0111  
 1110  
 1101  
1011  
 0111

A 3 db 1-s körbeléptetése tulajdonképpen a 0-t körbeléptető gyűrűs számlálót jelenti. A felírt állapotábrákat megvalósító kapcsolás és idődiagram megrajzolását az olvasóra bizzuk.

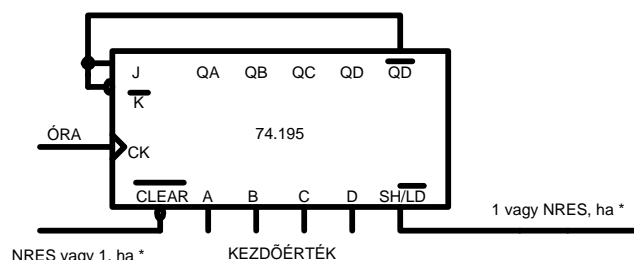
**Fontos megjegyzés**, hogy a **totális**, csak 0 vagy csak 1-t tartalmazó állapotból a gyűrűs számláló nem tud kilépni, és vannak olyan állapotai, amelyekbe ha hiba folytán (alapvetően áramköri zavar hatására) belép, e hibás állapotoktól kezdve nem a kívánt lépéseket hajtja végre, hanem más ciklust.

Tervezhető hibafelismerő és jelző, illetve a hibás állapotból meghatározott állapotba (többnyire a kezdő értékre) léptető kapcsolás is. Ezen áramkörök tervezése azonban már túlmutat a jelenlegi témánkon és átvezet a hiba tűrő és javító áramkörök témakörébe.

Áramköri gyakorlásként, azonban otthoni munkának az elkészítése, ajánlható.

- Szinkron működésű Johnson számláló kialakítása:

A gyűrűs számláló visszacsatolásának módosításával - az utolsó bitnek most negáltját kötjük a léptető regiszter bemenetére - jutunk a Johnson számláléhoz.

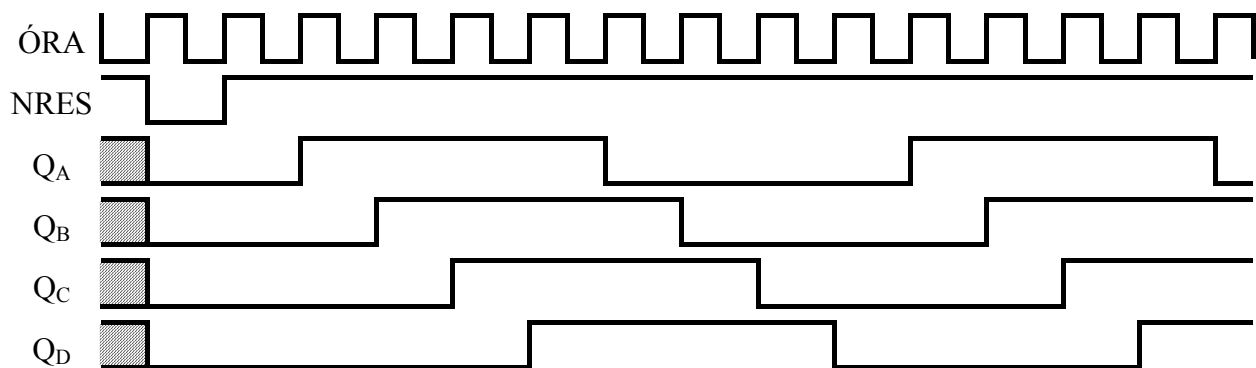


\* = Nem 0 kezdőérték beállítása

Reg.12. ábra. Johnson számláló kialakítása.

Johnson számláló működésének igazság táblája:  
 (Az aszinkron törlő bemenet hatása az órajeltől függetlenül érvényre jut)

	M	SI	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
NRES→	X	X	0	0	0	0
	1	1	0	0	0	0
	1	1	0	0	0	1
	1	1	0	0	1	1
	1	1	0	1	1	1
	1	0	1	1	1	1
	1	0	1	1	1	0
	1	0	1	1	0	0
	1	0	1	0	0	0
	1	1	0	0	0	0

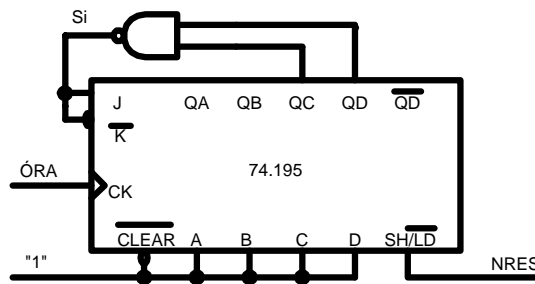


Reg.12. b. ábra. Johnson számláló idődiagramja, az aszinkron törlés esetén.

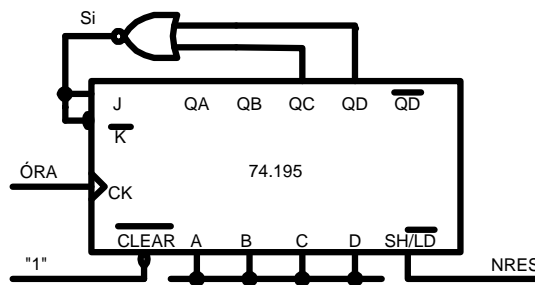
Az aszinkron törlés hatására az összes kimenet az NRES jel megjelenését követően a végrehajtáshoz szükséges időn belül beáll a 0 értékre. Az NRES jel alacsony szintje alatt az órajel hatástalan, ezért a szinkron üzemmód kijelölő M jelet (SH/  $\overline{LD}$  bemenet) közömbösnek jelöltük.

A Johnson számláló kimeneti állapotai 2 bemenetű kapuk felhasználásával egyszerűen, és hazardmentesen dekódolhatók, ezért kedvelt elemei a nagyobb áramkörök vezérlését biztosító állapot generátoroknak, az úgynevezett sequencer-eknek. *Egy 5 bemenetű Johnson számlálónál az igazságtáblázatból kiindulva, a dekódoló hálózat megtervezését - gyakorlásképpen - az olvasónak ajánljuk.*

A mindig páros számú állapotot előállító Johnson számlálóból, páratlan számú (2n-1) állapotot előállító Johnson kód szerint működő áramkörhöz jutunk, ha a visszacsatolást inverter helyett két bemenetű invertáló kapuval valósítjuk meg. A NAND kapus megvalósítást a Reg.13. ábrán, a NOR kapus megvalósítást a Reg.14. ábrán mutatjuk be. Elemzésüket, gyakorlásként az olvasóra bízunk.



Reg.13. ábra. Páratlanállapotú Johnson számláló NAND kapus visszacsatolással.



Reg.14. ábra. Páratlanállapotú Johnson számláló NOR kapus visszacsatolással.

### Reg.1.2.2. Moduló számláló:

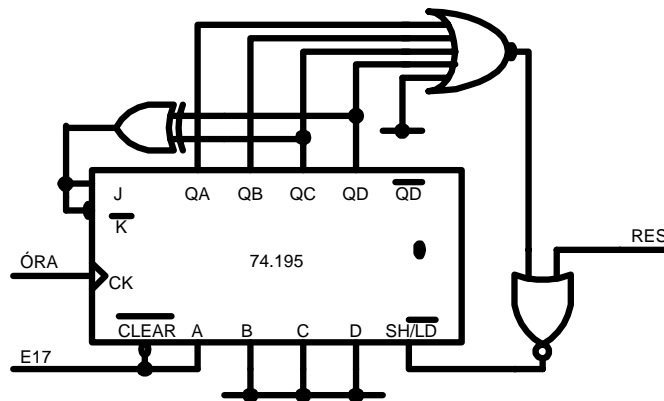
Bizonyos alkalmazásokban (árvéletlen generátor, hibafelismerő kódolás) használatos a léptető regiszterből a KIZÁRÓ-VAGY visszacsatolással létrehozott **Moduló számláló**. A Reg.15. ábrán 4 bites léptetőregiszterből megvalósított, 15 állapotú Moduló számlálót mutatjuk be.

#### ***Két fontos megjegyzésünk van:***

1.) A moduló számláló, a csak 0-át tartalmazó állapotából a soros bemeneten előálló vezérlésre nem tud kilépni. Ez az úgynevezett tiltott kód. Ezen eset kiküszöbölésére a bemutatott megoldás tartalmaz egy hibaállapotból kiléptetést biztosító, kiegészítő áramkört. A 0-s állapot felismerésekor a 74.260 kapu kimenetén 1- áll elő, mely a 74.02 NOR kapun keresztül az 1h érték párhuzamos betöltését váltja ki, ugyanúgy, mint a bekapcsoláskor előálló RES jel.

Természetesen normális működéskor a 0h érték nem áll elő, és az áramkör az igazság táblájában leírt értékeket ismétli.

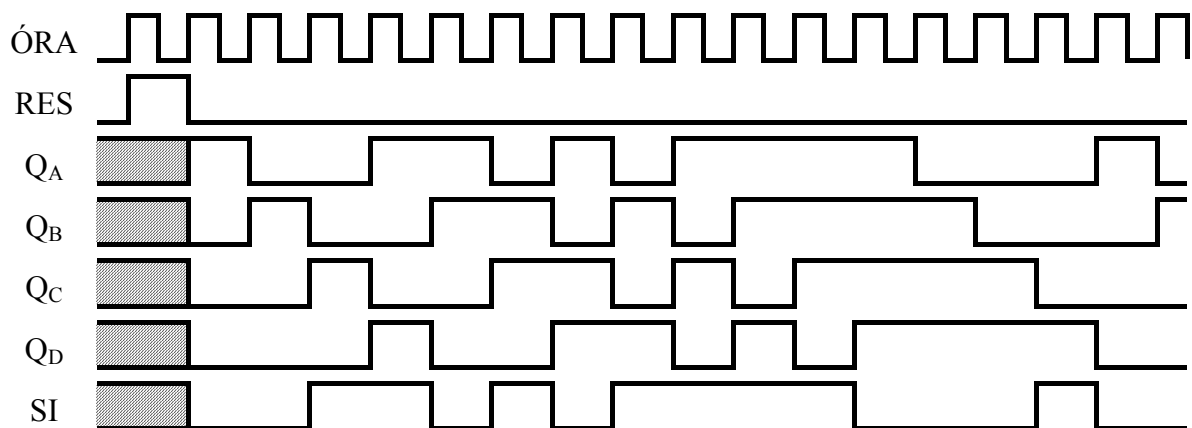
2.) Egy n bites léptető regiszterből a maximális  $(2^n-1)$  hosszúságú moduló számláló nem mindig a soros bemenettől legtávolabbi két bit KIZÁRÓVAGY kapcsolatából áll elő. Vannak ettől eltérő esetek is, amikor két közbenső bit visszacsatolása adja a legnagyobb hosszt. Ez esetenként külön vizsgálandó.



Reg.15. a. ábra. 4 bites, hibás állapotból kiléptetéssel ellátott moduló számláló.

Moduló számláló igazság táblája:

RES	M	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>	SI
1	0	X	X	X	X	X
0	1	0	0	0	1	0
0	1	0	0	1	0	0
0	1	0	1	0	0	1
0	1	1	0	0	1	1
0	1	0	0	1	1	0
0	1	0	1	1	0	1
0	1	1	1	0	1	0
0	1	1	0	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1
0	1	0	1	1	1	1
0	1	1	1	1	1	0
0	1	1	1	1	0	0
0	1	1	1	0	0	0
0	1	1	0	0	0	1
0	1	0	0	0	1	0



Reg.15.b. ábra. A moduló számláló idődiagramja.

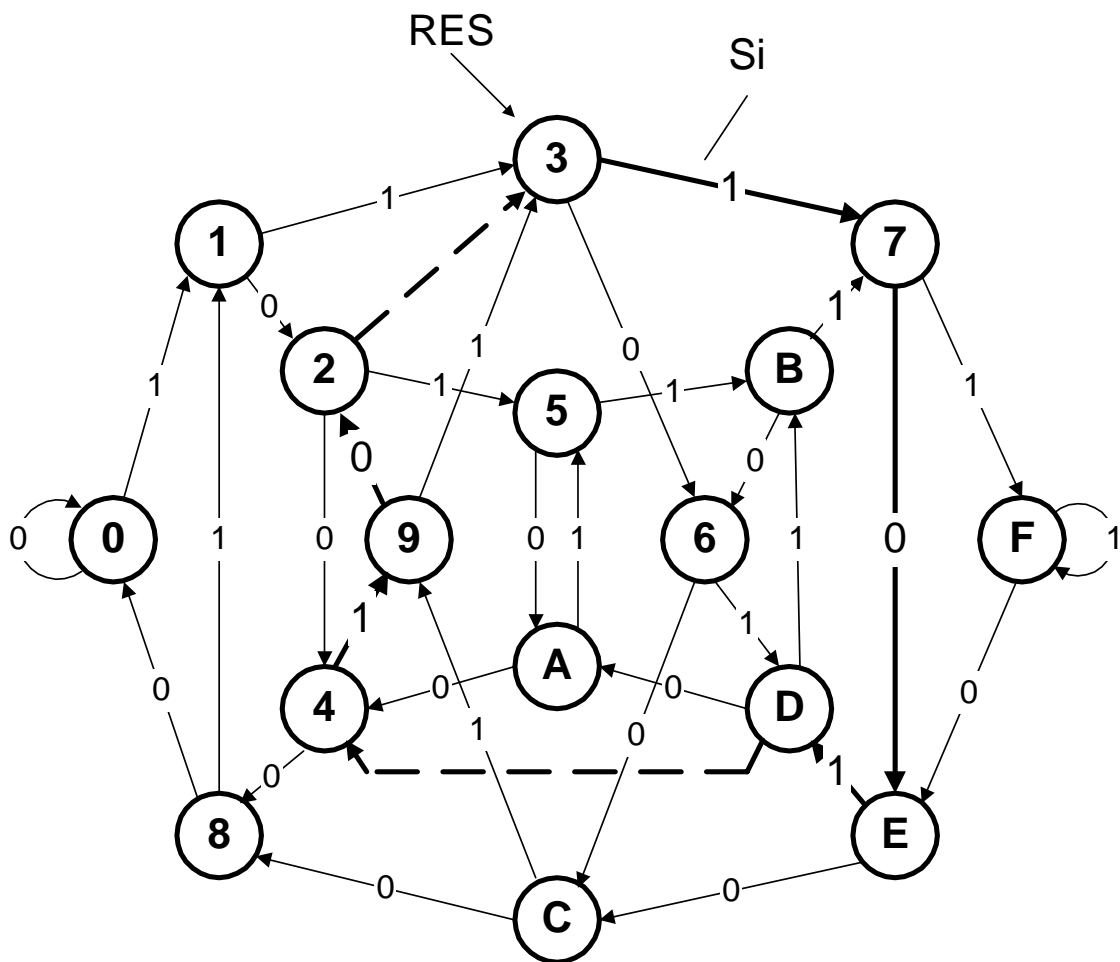


**Reg.1.2.3. Adott (konkrét feladatban megkívánt) állapotokat bejáró sorrendi hálózat megvalósítása léptető regiszter felhasználásával:**

Konkrét felhasználásokban szükségünk lehet arra, hogy a kívánt sorrendű működést biztosító szinkron sorrendi hálózatot léptető regiszter felhasználásával alakítsuk ki. Erre mutatunk be egy példát az alábbiakban:

Legyen a megvalósítandó állapotok sorrendje:

Indító jelre (RES) álljon be 3h, majd a 7h, Eh, Dh, 4h, 9h, 2h és újra 3h értéket vegye fel a 4 bites hálózat. A reg.16. ábrán vastagított vonallal berajzoltuk az állapot gráfba a feladat megkívánta lépésekből a soros léptetés sajátosságai szerint megtehetőket. (Ezt tudja eleve az áramkör).



Reg.16. ábra. Konkrét lépéssorrend megvalósítása soros léptető regiszterrel feladat állapot gráfja.

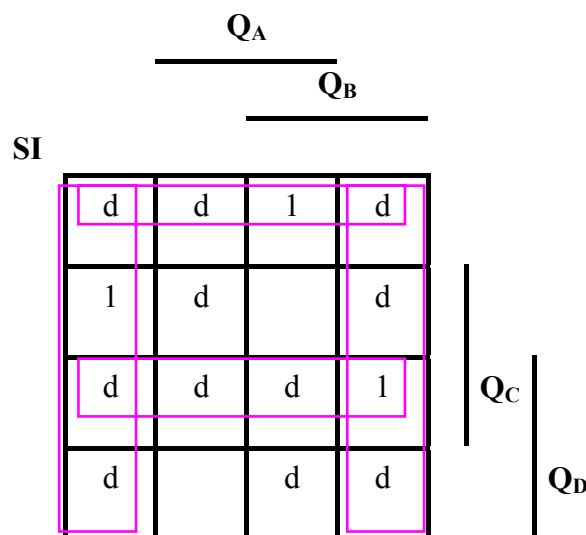
A két rész gráf közötti átlépést szaggatott vonallal jelöltük.

Ezután felírtuk az igazságtáblát. A soros bemenet értéke a gráfból kiolvasott érték. A fel nem használt állapotoknál közömbös (d). A soros léptetés/párhuzamosbeírás bemenet vezérlése a felhasználni kívánt 74.195 tulajdonságának megfelelően soros léptetéskor 1, beíráskor 0. A meg nem valósított állapotok esetén a soros bemenet értékét közömbösnek, az üzemmód vezérlő bitet soros vezérlésre beállítottunk vettük fel. A párhuzamos betöltés esetén a beíró

bemeneteken a megfelelő “átlépést” biztosító értéket kell beállítani, minden más esetben az itt lévő bitek értéke közömbös.

	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>	SI	SH/LD	Beírandó érték
RES	X	X	X	X	d	0	3
	0	0	0	0	d	1	
	0	0	0	1	d	1	
	0	0	1	0	d	0	3
	0	0	1	1	1	1	
	0	1	0	0	1	1	
	0	1	0	1	d	1	
	0	1	1	0	d	1	
	0	1	1	1	0	1	
	1	0	0	0	d	1	
	1	0	0	1	0	1	
	1	0	1	0	d	1	
	1	0	1	1	d	1	
	1	1	0	0	d	1	
	1	1	0	1	d	0	4
	1	1	1	0	1	1	
	1	1	1	1	d	1	

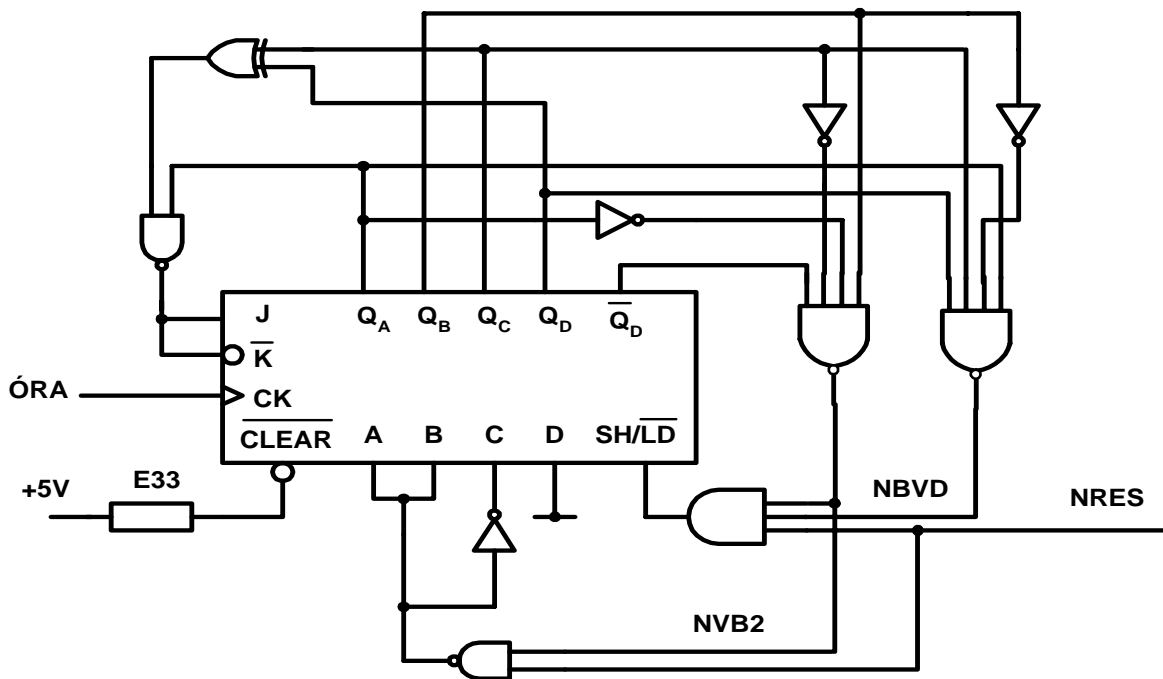
Az elmondottak alapján felírt igazság táblából kitöltjük a soros bemenet vezérlését megadó Karnaugh táblát. Ennél a feladatnál is, mint az eddigiekben mindig, az egyszerűbb, egy bemenetű soros regiszterre átalakítva használjuk a 74.195-t. Házi feladatként, a témában valógyakorlasként, mindenki oldja meg a  $J - \overline{K}$  bemenetre felírt vezérlésekből előállítható Karnaugh táblákból a külön-külön bemeneteket vezérlő kapu hálózatot!



$$A = 2^0, B = 2^1, C = 2^2, D = 2^3,$$

A táblából leolvashatóan a bemenet vezérlési függvénye:  $Q_D \otimes Q_C + \overline{Q_A}$

A De-Morgan azonosságokkal való átalakítás után jutunk a Reg.17. ábrán feltüntetett megoldáshoz.



Reg.17. ábra. Előírt lépéssorrendet megvalósító kapcsolás 74HC195 regiszter felhasználásával.

A párhuzamos beíró bemenetek vezérlésének a meghatározása:

A párhuzamos beírás jól meghatározott állapotoknál történik, és csak itt érdekes a párhuzamos adatbemenetek tartalma, ezért szükségtelen a Karnaugh táblák felírása. Dekódolni kell a léptető regiszter  $2h$  és  $Dh$  állapotát, valamint fel kell használnunk a bekapcsoláskor előállított törlő jelet. A megvalósításban a kapuzást az általánosan elterjedt  $\overline{ÉS-NEM}$  valamint  $\overline{ÉS}$  kapukkal oldottuk meg. Kihasználtuk, hogy a 74.195 rendelkezik  $\overline{Q_D}$  kimenettel is. Természetesen felhasználhatók lennének az egyéb, a feladat megoldást elősegítő kapu típusok is.

A betöltendő értékek kialakítása:

A párhuzamos bemenetekre kapcsolt betöltendő értékeknek a párhuzamos beíró jelek aktív állapota alatt kell stabilnak lenniük. Egyéb esetben értékük érdektelen. Ezt felhasználva, kialakításukat a párhuzamos beírásvezérlést kialakító BV2, BVD jelek felhasználásával végezhetjük. A meghatározásukhoz táblázatot használunk.

A beírást vezérlő jel	A beírandó érték				
	hexa	bitek			
		d	c	b	a
RES	3	0	0	1	1
BV2	3	0	0	1	1
BVD	4	0	1	0	0

					RES + BV2
					RES + BV2
					0

- Első lépésként megkeressük az azonos függőleges oszlopokat és összejelöljük őket.(a, b) Ezek a bemenetek mindig azonos vezérlést kapnak, így összeköthetők és össze is kötendők.
- Második lépésként rögzítjük a mindig azonos (0 vagy 1) vezérlésű bemeneteket. Ezek a megvalósításban logikai 0-ra (föld), illetve 1-re (TTL esetén felhúzó ellenállással tápfeszültségre, CMOS áramkör esetén közvetlenül tápfeszültségre, vagy minden bemenet típusnál földelt bemenetű inverter kimenetére) kötendők.
- Harmadik lépésként a beírást vezérlő jelek VAGY kapcsolatából kialakítható az egyes bemenetek vagy bemenet csoportok vezérlése. Itt fontos szabály, hogy ha a bekapcsolás után az áramkör kezdő értékének a beállítása betöltéssel történik - mivel ekkor nem ismert a kimenetek állapota - a RESET vagy ennek megfelelő vezérlő jelnek mindig szerepelnie kell a betöltés vezérlésében és az egyes bitek beállításában, mégpedig úgy, hogyha a RESET jellel egyidejűleg, véletlenszerűen más visszacsatolást vezérlő jel is aktív, akkor a RESET funkciónak elsőbbséggel kell bírnia a bemeneti vezérlések kialakításánál. Példánkban ez indokolja, hogy az "a" és "b" bemenetek kialakításához a RES + BV2 kapuzást a "c" bemenetéhez pedig az előző vezérlés negáltját kell, hogy használjuk, az egyszerűbbnek tűnő "c" bemenet a BVD jel és az "a", "b" bemenet =  $\overline{\text{BVD}}$  helyett.

A megvalósított kapcsolat ellenőrzése:

A kapcsolat hibátlan működés esetén a megkívánt állapotokat járja végig. Ezt ellenőrizhetjük a kapcsolat idődiagramjának a felrajzolásával. {Házi feladatként mindenki végezze el! Nagyon hasznos tevékenység, mert bármely számunkra új kapcsolási rajz megértéséhez sokszor az idődiagram felrajzolásán keresztül vezet az út, ezt a kapcsolást pedig ismerjük is, hiszen most állítottuk elő}.

Hibás állapotok esetén bekövetkező viselkedés:

Bármely jól megtervezett áramkör normális esetben csak a számára előírt állapotokat veheti fel. Hiba esetén, mely lehet valamely áramköri rész állandó vagy időszakos hibás működésének, illetve külső zavarnak a következménye, áramkörünk közömbösnek definiált állapotba kerülhet. Nézzük meg, hogy áramkörünk hogyan viselkedik ezen, a normális működésbe nem tartozó állapotok felvétele esetén. (Gyakorlati szempontok miatt utalok a mérhetőségre is.)

- Az áramkör 0-ba kerül, pl. a  $\overline{\text{CLEAR}}$  bemenetére került alacsony szintű zavar jel hatására). A soros bemenet vezérlésének kialakításából következően 0h-ból 1h-ba, 1h-ból 3h-ba lép, ahonnan már a normál működését folytatja. Nehéz a hibát kimérni.
- 1h-et vizsgáltuk, 3h-nál normál működésbe lép.

- Ha hibára az 5h-be kerül onnan Ah-ba lép, Ah-ból pedig 5h-be, vagyis a két állapot között oszcillálva nem tud visszatérni a normál működésbe. A hibás működést állandósága miatt könnyű mérni, a hiba okát viszont nem.
- Ha hibából 6h-ba kerül, onnan Dh-ba, Dh-ból pedig párhuzamos beírással folytatja a normál működését. Nehéz a hibát kimérni.
- Ha hibából 8h-ba kerül onnan 1-be lép és tovább az első esetben leírtak szerint. Nehéz a hibát kimérni.
- Ah-t már vizsgáltuk, oszcillál. Könnyű mérni.
- Ha hibából Bh-ra kerül, onnan 6h-ra lép, majd Dh-ra ahonnan a normál működést folytatja. Nehéz a hibát kimérni.
- Hibából Ch-ba kerül, onnan 9h-be és innen folytatja a normál működését. Nehéz a hibát kimérni.
- Hibából Fh-ba kerül, onnan önmagára lép és ezt folytatja. Könnyű a hibás működés tényét mérni, de nagyon nehéz a hibás állapotba kerülés okát feltárni.

A vizsgálatunkból látszik, hogy a különböző állapotokból más-más útvonalon tér vissza a normál működéshez. Marad az állandóan hibás állapotban, illetve két hiba állapot között oszcillál. Ezért nagyon nehéz olyan előírás kidolgozása, hogy hibás (normál működésben nem felvett állapotból) hova léptessük ki az áramkört. Ez a felvetés tulajdonképpen átvezet a hibajavító áramkörök kérdéséhez, ahol azt is vizsgálni kell, hogy az előzőekben vizsgált szekvenciális áramkörünk kimenetei hogyan hatnak ki az áramkör többi részének a működésére. Előfordulhat olyan igény is, hogy bármely hiba állapot fellépése esetén alakuljon ki egy a bekapcsolási RESET hatásával megegyező alaphelyzetbe hozó jel, valamint történjen a kívüllág felé egy hibajelzés is.

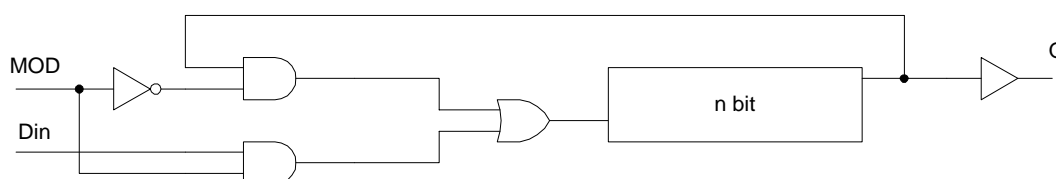
A hiba esetén követendő lépések definiálása után már könnyű az ismert tervezési lépések felhasználásával a hibajavító, vagy jelző áramkörök (többnyire kombinációs hálózatok) megtervezése.

### Reg.1.3. Hosszú léptető regiszterek

Mint különleges áramkört említettem meg a léptető regiszterek családjába tartozó úgynevezett hosszú léptető regisztereket. Ezek nagy bit számú, pl. 80; 1024, soros léptető regiszterek melynek az utolsó bitje van csak kivezetve és egy multiplexeren keresztül visszacsatolva a bemenetre is. (Reg.18. ábra.)

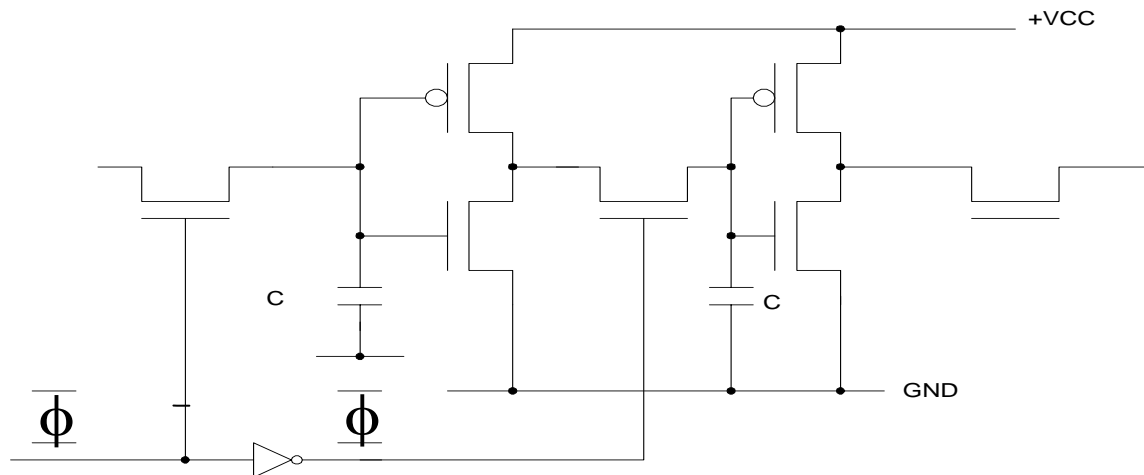
A beírás a multiplexer másik bejáratáról lehetséges. Sokszor ezek a "hosszú shift" regiszterek dinamikus működésűek is, ami azt jelenti, hogy van az órajelnek egy maximális működési ütemideje (minimális működési frekvenciája), aminél hosszabb ütemidejű órajel mellett nem garantált a működés, a gyűrűben keringő információ elvész.

Speciális területen használják őket, pl. jelkésleltetés, vagy régebben a képernyős megjelenítők karakter sor információjának a tárolására. Történelmileg nagy fontossággal bírtak. Egy időszakban a hosszú léptető regiszterek szolgálták a kalkulátorok tároló memóriájaként is.

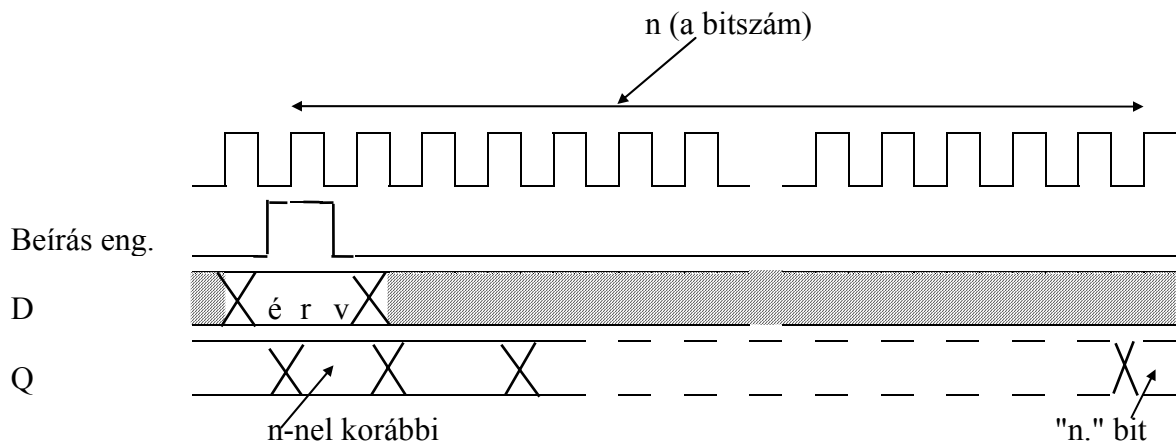


Reg.18. a. ábra. "Hosszú" léptető regiszter felépítési vázlata.

Megjegyezném, hogy ez a funkció az alfanumerikus, megjelenítőket vezérlő nagy integráltságú IC-k részévé vált, ott a blokkdiagram egy elemeként szerepel.



Reg.18. b. ábra. Dinamikus léptetőregiszter.



Reg.18. c ábra. Dinamikus léptetőregiszter működési idődiagramja.

### Reg.1.4. Regiszterek és regiszterrel megvalósított áramkörök időbeliségének a meghatározása.

A regiszterek időbeli viselkedésének leírásához alapvetően ugyanazon időértékek megadását használjuk, mint az elemi tároló elemeknél, a flip-flopoknál.

- Ezek: a bejáratokon:
- előkészítési idő (setup time)
  - Adat tartási idő (hold time)
  - Órajel minimális L és H szintjének az ideje

A több funkciós regisztereknél a vezérlőjel beállítási és tartási ideje.

- A kijáratokon:
- Adat beállítás az órajel hatásos éle után
  - Adat beállítás a kimenet engedélyező jelhez képest

Esetenként az eltérő bejáratokon különböző beállítási és tartási idő is szerepelhet.

Aszinkron beíró, vagy törlő jel esetén megadják a vezérlő jel minimális szélességét és a megszűnése és az órajel hatásos éle közti, betartandó várakozási időt (Recovery time).

A kapcsolásokra megengedhető órajel értékek kiszámítását az "Időszámvetés digitális rendszerekben" c. fejezetben mutatjuk be.

### Reg.2. Ellenőrző kérdések:

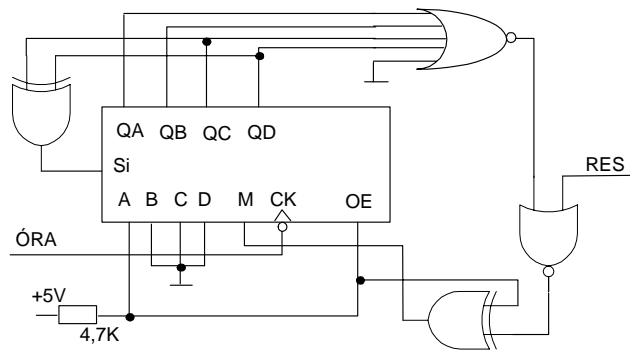
1. Rajzoljon le egy páros állapotokat megvalósító Johnson számlálót! 3 p.
2. Rajzoljon le egy páratlan állapotokat megvalósító Johnson számlálót! 3 p.
3. Rajzoljon le egy gyűrűs számlálót! 3 p.
4. Hány állapotot valósít meg egy n bites
  - gyűrűs
  - Johnson
  - BCD
  - bináris számláló?1 - 1 p.
5. Rajzoljon le egy 5 állapotú gyűrűs számlálót közepes integráltságú 4 bites Shift regiszter felhasználásával! 4 p.
6. Rajzolja le egy univerzális léptető (Shift) regiszter egy elemi celláját! 4 p.

### Reg.3. Feladatok:

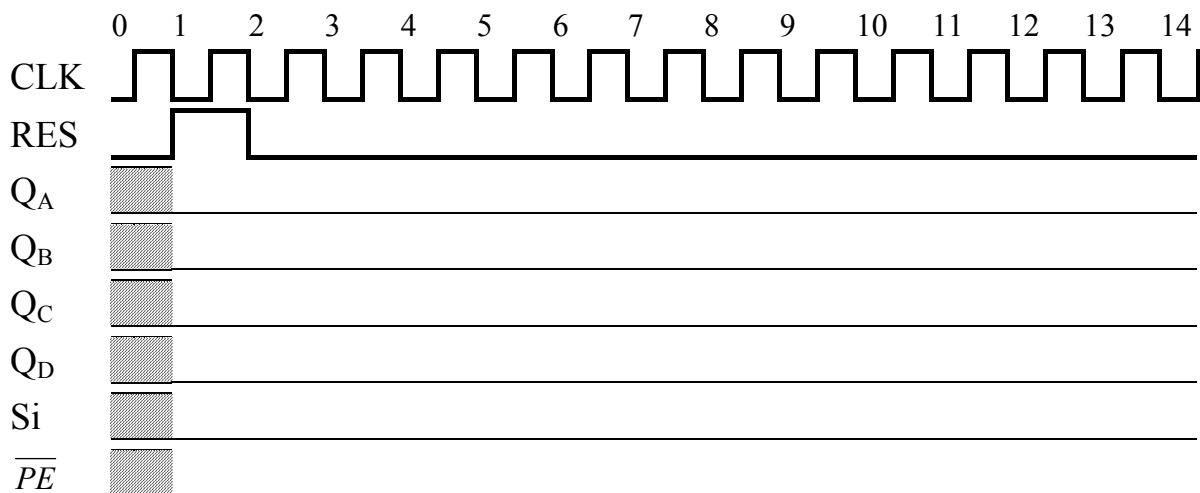
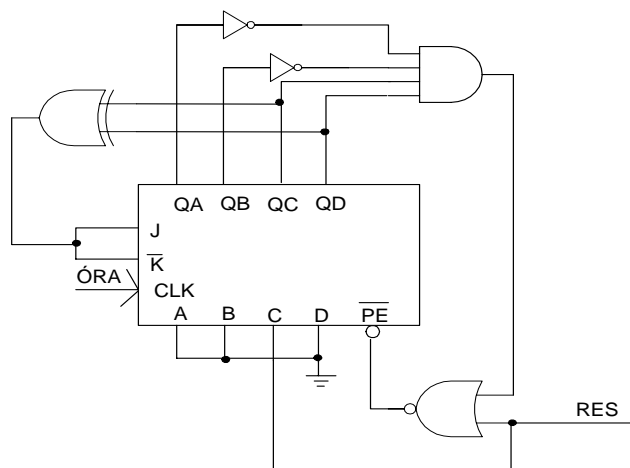
1. A regiszterekről tanultak és a multiplexerekre vonatkozó ismeretei alapján szerkesszen olyan áramkört, mely eleget tesz az alábbi követelményeknek:
  - Az aktuális számlálási hossz 3 bittel programozható,
  - a. esetben: Gyűrűs számláló,
  - b. esetben: Johnson számláló (Möbius típusú gyűrűs),
  - c. esetben egy további vezérlő bit felhasználásával az **a.** vagy a **b.** választható.
  - d. esetben egy további vezérlő bit felhasználásával páros, és páratlan hosszúságú Johnson számlálót valósítson meg!
  - Rajzolja le egyértelműen a választást lehetővé tevő kapcsolók bekötését!
2. Regiszter felhasználásával oldja meg az alábbi feladatokat!  
Az összes számérték hexadecimális számrendszerben értendő:
  - RES 1, 2, 4, 9, 3, 6, 7, E, C, D, A, B, 6, és innen ismétlődés szerint tovább
  - RES 5, A, B, 6, C, D, E, 7, F és újra A
  - RES F, E, C, 6, 7, 8, 1, 3, és 7 -től újra

3. Írja le egyértelműen, hogy mely értékeket veszi fel az ábrán látható kapcsolás!  
 A rajzon szereplő 74LS295 IC vezérlése:  
 M = 0 soros léptetés,  
 M = 1 párhuzamos beírás

Rajzolja is le a működés idődiagramját!



4. Rajzolja le az ábrán látható kapcsolás idődiagramját a megadott helyre!  
 A felhasznált IC 74HC195





## **Reg.6. Felhasznált irodalom:**

1. Németh Kálmán: Számítógépek áramkörei III. "Integrált áramkörök és rendszerek"  
KKVMF jegyzet Műszaki könyvkiadó 1986
2. Szerkesztette Zsom Gyula: Digitális áramkörök I.-II. 6. kiadás  
KKMF jegyzet Műszaki könyvkiadó Kft. Budapest 1998
3. Dr. Gál Tibor: Digitális rendszerek I.-II. 2. Változatlan kiadás  
BME Villamosmérnöki kari jegyzet Tankönyvkiadó Budapest 1991
4. Mikroelektronikai berendezés-orientált áramkörök tervezése  
Szerkesztette: Dr. Tarnay Kálmán  
EDUSYSTEM Oktatásfejlesztési Pjt. Budapest 1984
5. High-Speed CMOS Logic Data Book Texas Instruments 1987

## **Reg.7. Jegyzetek**