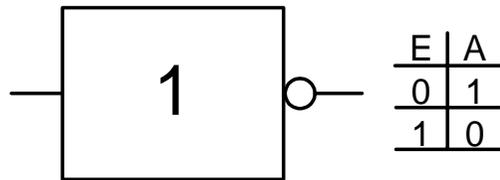
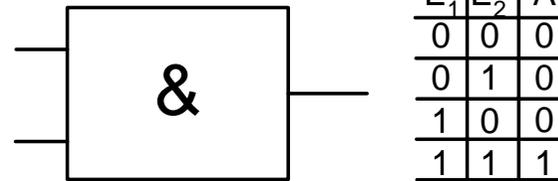


## Gatter (Symbole nach IEC 60617-12)

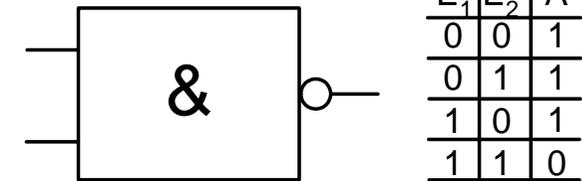
Inverter  
(NOT-Gatter)



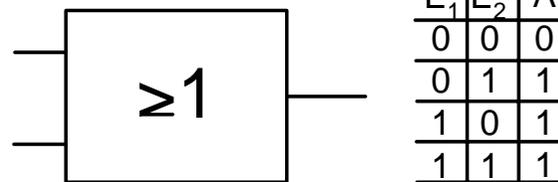
AND-Gatter



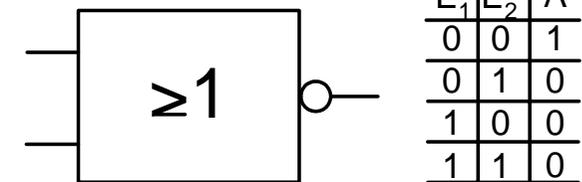
NAND-Gatter



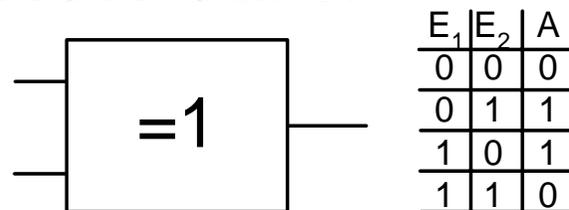
OR-Gatter



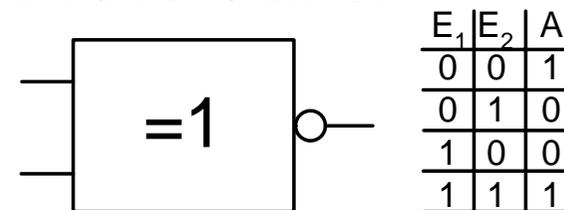
NOR-Gatter



XOR-Gatter



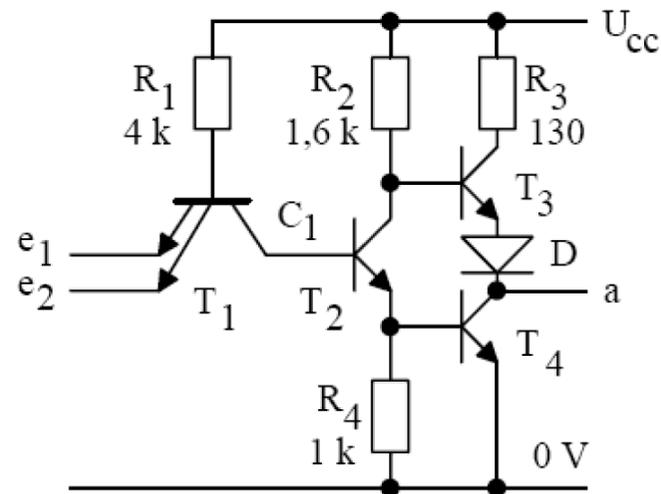
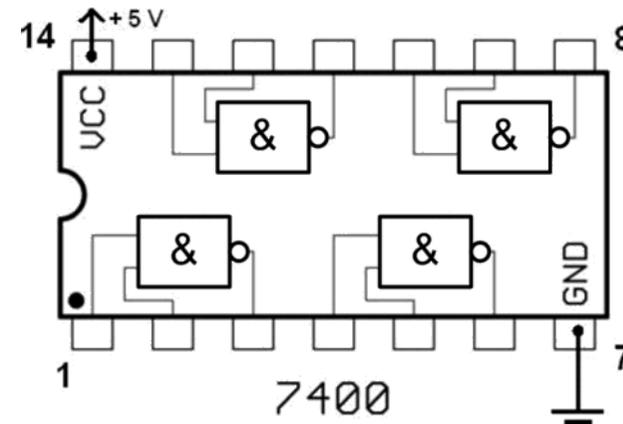
XNOR-Gatter



AND, NAND, OR und NOR können auch mehr als zwei Eingänge besitzen.

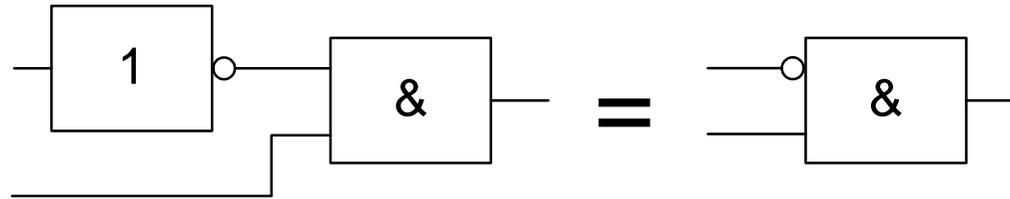
# Realisierung logischer Funktionen als Schaltkreise

## Beispiel TTL (Transistor-Transistor-Logik)

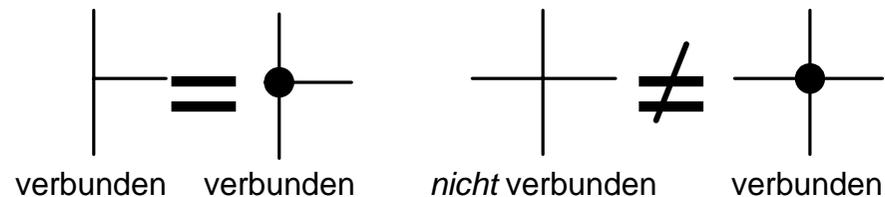


## Regeln für die Darstellung von Schaltnetzen mit Gattern

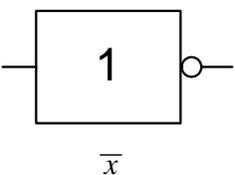
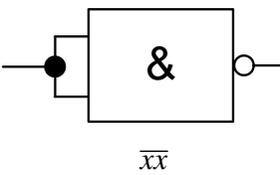
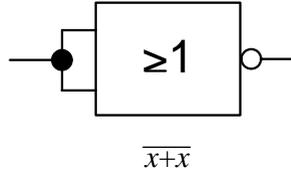
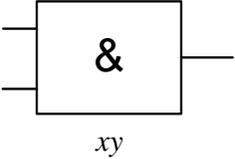
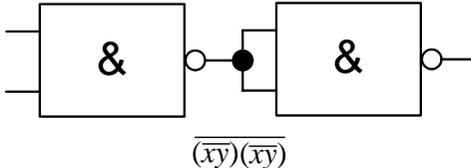
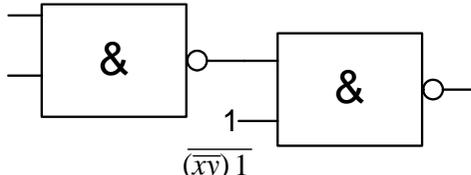
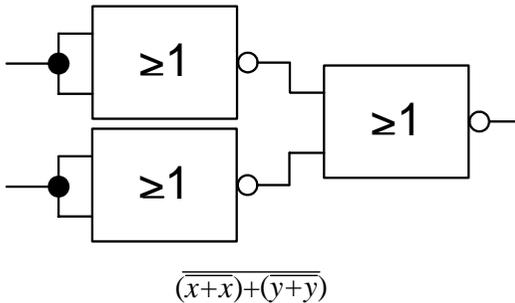
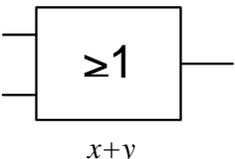
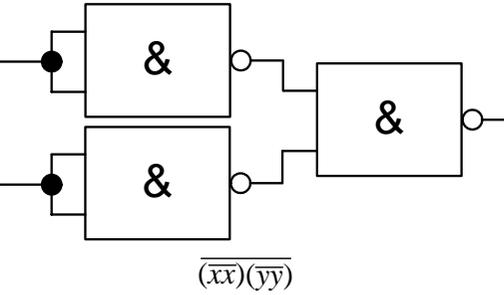
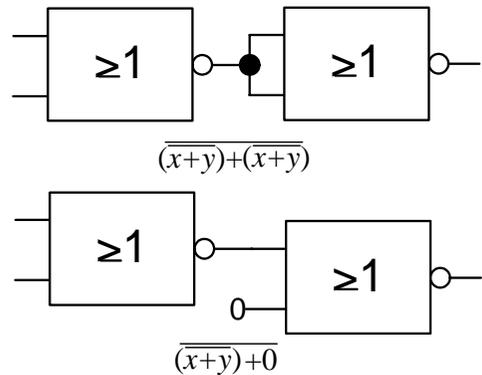
- Inverter können explizit als Gatter oder nur als offenen Punkt dargestellt werden. Im letzten Fall wird der offene Punkt an das Kästchen eines anderen Gatters gezeichnet.



- Durchgezogene Linien verbinden Ausgänge mit Eingängen. Ein Ausgang kann mit mehreren Eingängen verbunden werden. Mehrere Ausgänge dürfen *nicht* zusammengeschaltet werden.
- Verzweigt eine Linie, kann diese zur besseren Lesbarkeit mit einem geschlossenen Punkt gekennzeichnet werden (kein Inverter). Für verbundene Kreuzungen ist der Punkt zwingend erforderlich.



# Realisierung von Gattern mit NAND- und NOR-Gattern

Gatter	Darstellung mit NAND	Darstellung mit NOR
 <p><math>\bar{x}</math></p>	 <p><math>\bar{x}\bar{x}</math></p>	 <p><math>\bar{x}+\bar{x}</math></p>
 <p><math>xy</math></p>	 <p><math>(\bar{x}\bar{y})(\bar{x}\bar{y})</math></p>  <p><math>(\bar{x}\bar{y})1</math></p>	 <p><math>(x+x)+(y+y)</math></p>
 <p><math>x+y</math></p>	 <p><math>(\bar{x}\bar{x})(\bar{y}\bar{y})</math></p>	 <p><math>(x+y)+0</math></p>