

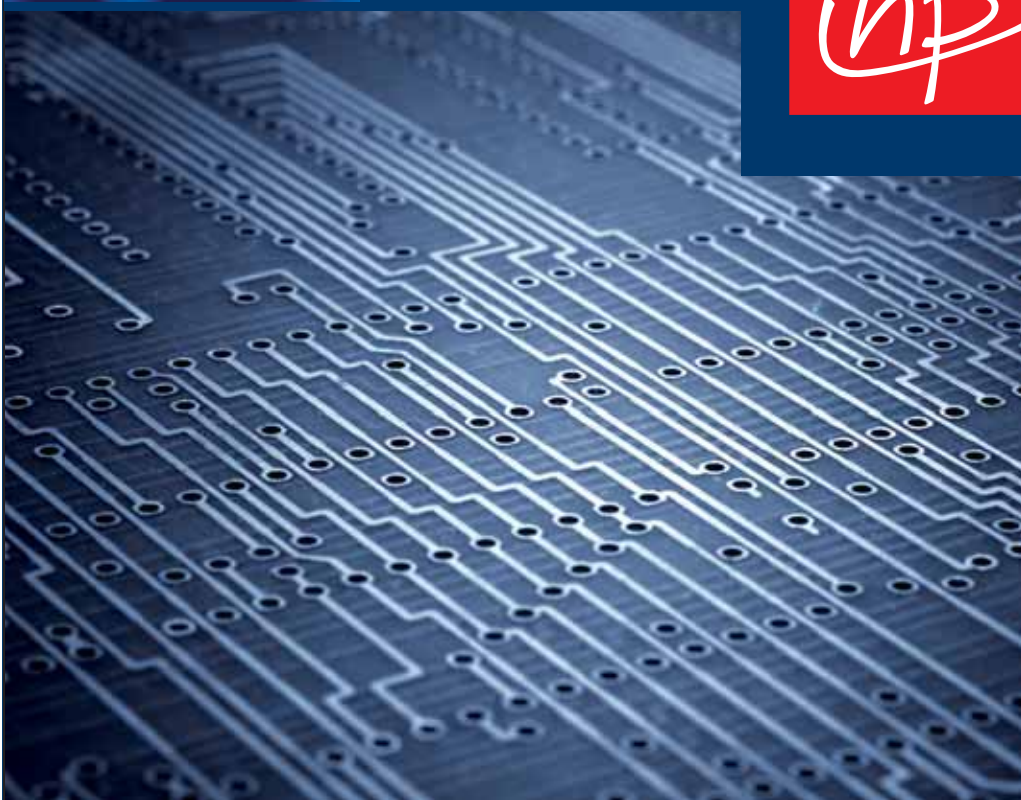
25

JAHRE



INNOVATION

Annual
Report
2008



Annual Report 2008





Prof. Dr. Wolfgang Mehr

Das Institut feierte im Dezember 2008 den 25. Jahrestag seiner Gründung. Diese Gelegenheit nutzten wir, um im Rahmen eines Festaktes gemeinsam mit zahlreichen Partnern aus Wissenschaft, Wirtschaft und Politik auf das bisher Erreichte zurückzublicken und Zukunftsvisionen vorzustellen. Die Feier war auch ein willkommener Anlass, um öffentlich zu machen, dass das Institut in Zukunft den Namen „Leibniz-Institut für innovative Mikroelektronik“ trägt und sich damit sichtbar zur Leibniz-Gemeinschaft bekennt.

Die im Juli 2008 verabschiedete Stellungnahme des Senats der Leibniz-Gemeinschaft zur Evaluierung des IHP bewertet die wissenschaftlichen Leistungen des Instituts als sehr gut bzw. exzellent. Dem Institut sei es gelungen, sich sowohl als nationales als auch internationales Kompetenzzentrum für Silizium-Germanium-Technologien zu etablieren. Weiter wird eingeschätzt, dass das IHP eine wichtige Brückenfunktion zwischen den Hochschulen und der Industrie ausübt, was sich in einer intensiven und erfolgreichen Zusammenarbeit mit zahlreichen Partnern aus diesen Bereichen, so etwa in Form von Gemeinsamen Laboren, zeigt.

Die zukünftige Entwicklung von Technologien am IHP und deren Anwendung in Schaltungen und Systemen verfolgt eine „More than Moore“-Strategie, d.h. Ziel ist die Integration von Modulen mit zusätzlicher Funktionalität in die CMOS-Technologie. So wurden 2008 z.B. Forschungsarbeiten zur Verbindung von Photonik und Elektronik begonnen. Ein strategisch wichtiges Ziel ist die weitere Steigerung der Leistungsfähigkeit unserer Technologien, Schaltkreise und Systeme bis in den Terahertz-Bereich. Die Arbeit des IHP im EU-Projekt Dotfive,

In December 2008, the IHP celebrated its 25th anniversary. We used this opportunity to look back on the past achievements and to introduce future visions during the ceremonial act together with numerous partners from science, economy and politics. The celebration was also a welcome opportunity to publicly announce that the institute's future name will be "Leibniz-Institut für innovative Mikroelektronik" making visible that the institute is fully committed to the Leibniz Association.

The July 2008 statement of the Senate of the Leibniz Association for the evaluation of the IHP rates the scientific achievements of the institute as very good respectively excellent. The institute has succeeded in establishing itself as a national, as well as international center for silicon germanium technologies. Furthermore, the IHP has become an important bridge between academia and industry, resulting in an intensive and successful cooperation with many partners in these areas, such as, for instance, in the form of Joint Labs.

The future development of the IHP technologies and their application in circuits and systems is following a „More than Moore“ strategy, i.e. the objective is the integration of modules with additional functionality in the CMOS technology. Thus as an example work on the combination of photonics and electronics started in the last year. A strategically important goal is to further improve the performance of our technologies, circuits and systems up to the terahertz range. A step in this direction is the work of the IHP in the EU project Dotfive,

in dem Silizium-Germanium-Heterobipolartransistoren mit Grenzfrequenzen bis 500 GHz entwickelt werden, ist ein Schritt auf diesem Weg. Längerfristige Projekte des IHP zielen auf noch höhere Geschwindigkeiten auf Basis neuer Bauelementekonzepte und Materialien.

Wichtige Anwendungsgebiete unserer Forschung sind die drahtlose und Breitbandkommunikation, die Informationssicherheit, die Autoindustrie, die Luft- und Raumfahrt, die Telemedizin und die Automatisierungstechnik.

Auch in Zukunft wird das IHP erhebliche Drittmittel sowohl für die Grundlagenforschung als auch für die anwendungsorientierte Forschung einwerben, um damit das erreichte hohe wissenschaftliche Niveau und die starke internationale Vernetzung weiter auszubauen. Im Jahr 2008 wurde mit mehr als 12 Millionen Euro der bisher höchste Betrag an Drittmitteln erzielt. Damit konnte das Institut seine Forschung ausweiten und auf über 250 Mitarbeiter aus mehr als 20 Ländern wachsen.

Im Jahr 2008 erzielte das IHP wichtige Ergebnisse, wie beispielsweise einen neuen Weltrekord von 2,5 ps Gatterverzögerungszeit für SiGe HBTs, das epitaktische Wachstum einkristalliner Germaniumschichten über neuartigen Oxidpuffern, die Demonstration von Leistungsverstärkern für 60 GHz WLAN mit der weltweit besten Linearität sowie eine Datenübertragung im 60-GHz-Band in Echtzeit. Die neu entwickelte 0,13-µm-SiGe-BiCMOS-Technologie wurde erstmals Kooperationspartnern im Rahmen unseres MPW und Prototyping Services angeboten.

Die im vergangenen Jahr erreichten Leistungen sind vor allem der engagierten Arbeit unserer Mitarbeiterinnen und Mitarbeiter zu verdanken. Ebenso gilt unser besonderer Dank der Brandenburgischen Landesregierung und der deutschen Bundesregierung für die weitreichende Unterstützung.



Wolfgang Mehr
Wiss.-Techn. Geschäftsführer



Manfred Stöcker
Adm. Geschäftsführer

developing silicon germanium heterobipolar transistors with cutoff frequencies up to 500 GHz. Longer-term projects of the IHP target even higher speeds on the basis of new device concepts and materials.

Important applications for our research are wireless and broadband communication, information security, automobile industry, aerospace, telemedicine, and automation.

The IHP will continue to raise significant third-party funds both for basic research and for applied research, in order to further extend the achieved high scientific level and the strong international network. In the year 2008, with more than 12 million euros, the high-est amount of third-party funding to date was achieved. This enabled the institute to extend its research with over 250 employees from more than 20 different countries.

In 2008 the IHP achieved important results, such as a new world record gate delay of 2.5 ps for SiGe HBTs, the epitaxial growth of germanium single crystalline layers on new oxide buffers, the demonstration of power amplifiers for 60 GHz WLAN with the world's best linearity, and a real-time data transfer in the 60 GHz band. The new 0.13 µm SiGe BiCMOS technology of the IHP was offered to cooperation partners for the first time in the framework of our MPW and Prototyping Service.

The performance achieved last year is primarily the work of our dedicated employees. Similarly, we would like to express our special thanks to the regional government of Brandenburg and the German Federal Government for the far-reaching support.

Contents



<i>Vorwort</i>	2	Foreword
<i>Aufsichtsrat</i>	6	Supervisory Board
<i>Wissenschaftlicher Beirat</i>	7	Scientific Advisory Board
<i>Forschung des IHP</i>	8	IHP's Research
<i>Das Jahr 2008</i>	14	Update 2008
<i>Jubiläen 2008</i>	24	Anniversaries 2008
<i>Ausgewählte Projekte</i>	32	Selected Projects
<i>Gemeinsame Labore</i>	74	Joint Labs
<i>Zusammenarbeit und Partner</i>	80	Collaboration and Partners
<i>Gastwissenschaftler und Seminare</i>	84	Guest Scientists and Seminars
<i>Publikationen</i>	88	Publications
<i>Angebote und Leistungen</i>	132	Deliverables and Services
<i>Wegbeschreibung zum IHP</i>	140	Directions to IHP

Aufsichtsrat

Dipl.-Jur. Brigitte Klotz

Vorsitzende (bis 31. Oktober 2008)
Ministerium für Wissenschaft, Forschung und Kultur
Land Brandenburg

Konstanze Pistor

Vorsitzende (seit 10. November 2008)
Ministerium für Wissenschaft, Forschung und Kultur
Land Brandenburg

RD Dr. Volkmar Dietz

Stellvertretender Vorsitzender
Bundesministerium für Bildung und Forschung

Dr.-Ing. Peter Draheim

Philips GmbH, Hamburg

Dr. Gunter Fischer

IHP GmbH

Prof. em. Dr. Helmut Gabriel

Institut für Theoretische Physik
Freie Universität Berlin

Dr. Christoph Kutter

(seit 20. Februar 2008)
Infineon Technologies AG
Neubiberg

Dr. Harald Richter

IHP GmbH

Prof. Dr. Ernst Sigmund

Brandenburgische Technische Universität Cottbus

MinR Gerhard Wittmer

Ministerium der Finanzen
Land Brandenburg

Supervisory Board

Dipl.-Jur. Brigitte Klotz

Chair (until October 31, 2008)
Ministry of Science, Research and Culture
State of Brandenburg

Konstanze Pistor

Chair (since November 10, 2008)
Ministry of Science, Research and Culture
State of Brandenburg

RD Dr. Volkmar Dietz

Deputy Chair
Federal Ministry of Education and Research

Dr.-Ing. Peter Draheim

Philips GmbH, Hamburg

Dr. Gunter Fischer

IHP GmbH

Prof. Helmut Gabriel

Institute for Theoretical Physics
Freie Universität Berlin

Dr. Christoph Kutter

(since February 20, 2008)
Infineon Technologies AG
Neubiberg

Dr. Harald Richter

IHP GmbH

Prof. Ernst Sigmund

Brandenburg University of Technology, Cottbus

MinR Gerhard Wittmer

Ministry of Finance
State of Brandenburg

Wissenschaftlicher Beirat

Prof. Dr. Hermann G. Grimmeiss

Vorsitzender

*Department of Solid State Physics
Lund University, Schweden*

Dr. Josef Winnerl

Stellvertretender Vorsitzender

Infineon Technologies AG, München

Prof. Dr. Ignaz Eisele

*Fakultät für Elektrotechnik und Informationstechnik
Universität der Bundeswehr, München*

Prof. Dr. Michael Hoffmann

*Institut für Mikrowellentechnik
Universität Ulm*

Dr. Volker Dudek

(seit 1. März 2008)

ATMEL Germany GmbH, Heilbronn

Prof. Dr. Lothar Frey

(seit 1. März 2008)

Fraunhofer IISB, Erlangen

Leitung

Prof. Dr. Wolfgang Mehr

Wissenschaftlich-Technischer Geschäftsführer

Manfred Stöcker

Administrativer Geschäftsführer

Prof. Dr. Bernd Tillack

Prokurist

Uwe George

Prokurist

Scientific Advisory Board

Prof. Hermann G. Grimmeiss

Chair

*Department of Solid State Physics
Lund University, Sweden*

Dr. Josef Winnerl

Deputy Chair

Infineon Technologies AG, Munich

Prof. Ignaz Eisele

*Department of Electrical Engineering and Information
Technology*

University of the Bundeswehr, Munich

Prof. Michael Hoffmann

*Department of Microwave Techniques
University of Ulm*

Dr. Volker Dudek

(since March 1, 2008)

ATMEL Germany GmbH, Heilbronn

Prof. Lothar Frey

(since March 1, 2008)

Fraunhofer IISB, Erlangen

Management

Prof. Wolfgang Mehr

Scientific Director

Manfred Stöcker

Administrative Director

Prof. Bernd Tillack

Authorised Officer

Uwe George

Authorised Officer

IHP's Research



Das IHP konzentriert sich auf die Erforschung und Entwicklung von Si-basierten Systemen, Höchstfrequenz-Schaltungen und -Technologien für die drahtlose und Breitbandkommunikation.

Dabei arbeitet das Institut an den folgenden vier eng miteinander verbundenen Forschungsprogrammen:

- 1. Drahtlose Systeme und Anwendungen,*
- 2. Hochfrequenz-Schaltkreise,*
- 3. Technologieplattform für drahtlose und Breitbandkommunikation,*
- 4. Materialien für die Mikro- und Nanoelektronik.*

Die Forschungsprogramme nutzen die besonderen Möglichkeiten des IHP. So verfügt das Institut über eine Pilotlinie für technologische Forschungen und Entwicklungen sowie für die Fertigung von Prototypen und Kleinserien. Eine weitere Besonderheit ist das vertikale Forschungskonzept unter Nutzung der zusammenhängenden und aufeinander abgestimmten Kompetenzen des Institutes auf den Gebieten Systementwicklung, Schaltungsentwurf, Technologie und Materialforschung.

Die Forschung des IHP setzt auf die typischen Stärken eines Leibniz-Instituts: Sie ist charakterisiert durch eine langfristige, komplexe Arbeit, die Grundlagenforschung mit anwendungsorientierter Forschung verbindet.

Die Realisierung der Forschungsprogramme erfolgt mit Hilfe eines regelmäßig aktualisierten Portfolios von Projekten auf Basis einer mittelfristigen Roadmap. Die Aktualisierung geschieht aufgrund inhaltlicher Erfordernisse sowie der Möglichkeiten für Kooperationen und Finanzierung. Drittmittelprojekte werden im Einklang mit den strategischen Zielen des IHP eingeworben.

IHP is focused on the research and development of silicon-based systems, high-frequency circuits and technologies for wireless and broadband communication.

The institute is working on the following four closely connected research programs:

1. Wireless Systems and Applications,
2. RF Circuits,
3. Technology Platform for Wireless and Broadband Communication,
4. Materials for Micro- and Nanoelectronics.

The research programs make use of the special opportunities provided by the IHP. For instance, the institute has a pilot line for technological research and developments as well as for manufacturing prototypes and small series. An additional feature is the vertical research concept employing the associated and harmonized competencies of the institute in the fields of system development, circuit design, technology and materials research.

The research of the IHP is based on the typical strengths of a Leibniz Institute: it is dominated by long-term, complex efforts which connect basic research with application-oriented research.

The realization of the research programs is accomplished utilizing a project portfolio based on a medium-term roadmap. The project portfolio is regularly updated according to content requirements as well as through opportunities for cooperations and outside funding. Grant projects are acquired in accordance with the strategic goals of IHP.

Die Forschungsprogramme haben die folgenden wesentlichen Ziele:

Drahtlose Systeme und Anwendungen

In diesem Programm werden komplexe Systeme für die drahtlose Kommunikation in Form von Prototypen und Anwendungen untersucht und entwickelt. Ziel sind Hardware/Software-Systemlösungen auf hochintegrierten Single-Chips. Der vertikale Forschungsansatz zeigt sich auch in der Architektur der erarbeiteten Systeme. Im Wesentlichen wird die Wechselwirkung zwischen verschiedenen Schichten optimiert und eine vertikale Migration semantischer Elemente realisiert.

Die drei Hauptforschungsrichtungen sind WLANs hoher Performance, Sensornetze mit extrem geringem Energieverbrauch und Design for Testability.

Für WLANs hoher Performance sollen Datenraten bis 10 Gbps bei Trägerfrequenzen bis zu 60 GHz erreicht werden. Weiterführende Arbeiten hin zu Datenraten bis 100 Gbps und Trägerfrequenzen bis 300 GHz werden im Grundlagenbereich dieses Forschungsprogramms vorbereitet. Ein weiteres wichtiges Forschungsthema ist die Quality of Service im Hochlastbereich, da bei zunehmender Nutzung drahtloser Technologien Zugriffskonflikte nicht zu vermeiden sind.

Die Forschung zu Systemen mit geringem Energieverbrauch hat zum Ziel, Sensornetze auf Basis hochintegrierter Chips zu realisieren. Typische Anwendungen dafür sind Body-Area-Netze für medizinische Anwendungen oder im Wellness-Bereich. In diesem Zusammenhang werden neue Netzarchitekturen, verteilte, ressourcenarme Middlewareansätze, neue energieeffiziente Medienzugriffsprotokolle sowie energieeffiziente Transceiver erforscht und realisiert. UWB-Technologien sind Beispiele für Kommunikation im Nahbereich und Anwendungen mit hohen Ortsauflösungseigenschaften. Andere Funklösungen im Bereich Sensornetze sind PSSS (Parallel Sequence Spread Spectrum) - basierte Ansätze, die sich durch besonders hohe Bandbreiteneffizienz auszeichnen.

Significant goals of IHP's research programs are specified below.

Wireless Systems and Applications

This program investigates and develops complex systems for wireless communication as prototypes and applications with the objective of finding solutions for hardware/software systems on highly integrated single chips. The vertical research approach is also reflected in the architecture of the addressed systems. Basically, inter-layer interaction is optimized and a vertical migration of semantic elements is performed.

The three major directions of research are high performance WLAN, ultra-low power sensor networks and design for testability.

The target of high performance WLAN research is to achieve a data rate up to 10 Gbps at carrier frequencies of up to 60 GHz. Continuing activities towards data rates up to 100 Gbps and carrier frequencies up to 300 GHz will be carried out in the basic research area of this research program. Quality of Service in the high load region is an additional important research field, because the increasing use of wireless technologies will inevitably result in growing conflicts of access.

The research on systems with low energy consumption is directed towards sensor networks on single chips. Typical applications are body-area networks for health care or wellness. In this context new network architectures, distributed low resource middleware concepts, new energy efficient protocols for medium access as well as energy efficient transceivers are investigated and realized. UWB technologies are examples for short-range communication as well as applications requiring high spatial resolution. Other radio-based solutions for sensor networks are PSSS (Parallel Sequence Spread Spectrum) – based approaches, distinguished by exceptionally high bandwidth efficiency.

Die Forschung zu kontextabhängigen Middleware-Systemen betrifft insbesondere auch die Erhaltung der Privatsphäre und die Sicherheit bei der Nutzung mobiler Endgeräte. Darüber hinaus wird die symmetrische bzw. asymmetrische Verteilung von Ressourcen zwischen Endgeräten und Servern im Gesamtsystem untersucht.

Hochfrequenz-Schaltkreise

In diesem Programm werden integrierte mm-Wellen-Schaltkreise & Synthesizer, Breitband-Mischsignal-Schaltkreise sowie Schaltkreise für drahtlose Anwendungen mit sehr geringem Energieverbrauch entwickelt und als Prototypen realisiert.

Integrierte Millimeterwellen-HF-Schaltkreise für Frontends und Synthesizer zum Einsatz in der drahtlosen Kommunikation bei Frequenzen von etwa 10 bis 200 GHz werden derzeit entwickelt.

Für die glasfasergestützte Breitbandkommunikation werden Konzepte und elektronische Komponenten für Glasfasersysteme mit Datenraten bis über 100 Gbps pro Laser-Wellenlänge entwickelt. Beispiele dafür sind extrem breitbandige Verstärker, A/D- und D/A-Wandler, schnelle Logik sowie gemischt analog/digitale Signalverarbeitung in Echtzeit.

Extrem energiesparende HF-Frontends und Komponenten werden für Sensornetze entwickelt, mit denen die geforderte Batterie-Lebensdauer von 10 Jahren erreichbar ist.

Research in context-sensitive middleware systems especially addresses privacy and security matters in using mobile devices. Moreover, the symmetrical and asymmetrical resource distribution between client and server parts of the overall system is investigated.

RF Circuits

In this program mm-wave circuits, broadband mixed-signal ICs and ICs for ultra-low-power wireless applications will be designed and realized as prototypes.

Millimeter-Wave RF ICs for frontends and synthesizers for wireless communication at currently 10 to 200 GHz are under development.

Concepts and electronic components for fiber-optic broadband communication systems with data rates up to > 100 Gbps per Laser wavelength will be developed. Examples are extremely broadband amplifiers, A/D- and D/A-converters as well as fast logic and real-time analog/digital signal processing.

Ultra-low-power RF frontends and components for sensor networks with a target battery lifetime of ten years are under development.

Technologieplattform für drahtlose und Breitbandkommunikation

In diesem Programm werden Technologien (insbesondere BiCMOS-Technologien) mit zusätzlichen Funktionen durch die modulare Erweiterung industrieller CMOS-Technologien entwickelt. Die Schwerpunkte in diesem Programm sind Technologien mit hoher Performance, kostengünstige Technologien für System-on-Chip, sowie die Sicherung des Zugriffs interner und externer Designer auf die Technologien des IHP.

Die Forschung in Richtung Technologien hoher Performance zielt auf extrem schnelle SiGe HBTs, einschließlich komplementärer Bauelemente und neuer Bauelementekonzepte für Anwendungen bei Frequenzen bis > 100 GHz.

Zielstellung der Forschung für kostengünstige Technologien ist es, BiCMOS-Technologien mit ausreichender Performance und geringen Fertigungskosten zu entwickeln sowie darin zusätzliche Module wie HF-LDMOS, Flash und passive Bauelemente zu integrieren.

Die 0,25- μ m- und 0,13- μ m-BiCMOS-Technologien des IHP sind europa- und weltweit für Designer nutzbar.

Ein Zeitplan für die entsprechenden technologischen Durchläufe in der Pilotlinie in Frankfurt (Oder) ist über die Internetadresse des IHP einsehbar.

Technology Platform for Wireless and Broadband Communication

The goal of this program is to develop value-added technologies, preferably BiCMOS technologies, by the modular extension of industrial CMOS. The focal points in this program are technologies with high performance, low-cost technologies for system-on-chip, and the provision of technology access for internal and external designers.

The research towards high-performance technologies targets ultrafast SiGe HBTs, including complementary devices and new device concepts, for applications at frequencies of up to > 100 GHz.

The aim of the research for low-cost technologies is to develop BiCMOS technologies with ample performance and low manufacturing costs and to integrate additional modules such as RF LDMOS, Flash and passive devices.

IHP's 0.25 μ m and 0.13 μ m BiCMOS technologies are available for designers in Europe and throughout the world.

A schedule for technological runs in the pilot line in Frankfurt (Oder) can be found via IHP's internet address.

Materialien für die Mikro- und Nanoelektronik

Die Materialforschung am IHP hat die Integration neuer Materialien in gegenwärtige und zukünftige Si-Technologien zum Ziel, um so verbesserte, zusätzliche oder neuartige Funktionalitäten zu erreichen. Darüber hinaus werden Grundlagen für neue Forschungsgebiete am IHP geschaffen.

Aktuelle Schwerpunkte der Arbeiten zu neuen Hoch-k-Dielektrika sind binäre und ternäre Legierungen für zukünftige Anwendungen in MIM-Kondensatoren, Speichern und Transistoren sowie als Epitaxievermittler für globale hochwertige heteroepitaktische Halbleiterschichten (Halbleiter-Isolator-Halbleiter-Schichtstapel). Weiterhin werden neue Materialien für akustische Oberflächenwellenfilter (SAW-Filter) und für nichtflüchtige Speicher (NVM-Speicher) bewertet.

Zukünftige Aktivitäten konzentrieren sich auf integrierbare THz-Bauelemente, insbesondere den HBT, MIIMIM-Tunneltransistoren mit heißen Elektronen sowie Graphen-Transistoren.

Gegenstand der Arbeiten im Gemeinsamen Labor mit der BTU Cottbus ist die Si-Materialforschung. Dabei sollen die Eigenschaften des Si-Materials maßgeschneidert werden, um neue Anwendungen zu ermöglichen und um bestehende Anwendungen zu verbessern.

Schwerpunkte sind die grundlagenorientierte Vorlauforschung zu Si-basierten Lichtemittern für die optische Datenübertragung, zum „Defect Engineering“ für zukünftige Si-Wafer, zum Bandstrukturdesign und Ladungsträgertransport in Si-basierten Quantenstrukturen und zur Beherrschung der elektrischen Eigenschaften von Kristalldefekten in Solar-Si.

Materials for Micro- and Nanoelectronics

Materials research at IHP targets the integration of new materials into current and future silicon technologies to achieve additional, better or innovative functionalities. It also gears towards the preparation of new research fields at the institute.

Current focal points of the activities with high-k dielectrics are binary and ternary alloys for future applications in MIM capacitors, memories and transistors as well as for epitaxy mediation for global high quality heteroepitactical semiconductor layers (silicon-insulator-silicon stacks). Additionally, new materials for SAW filters and non-volatile memories are evaluated.

Future activities will concentrate on THz devices with the capability to be integrated, preferably HBTs, MIIMIM hot electron tunnelling transistors and graphene transistors,

Silicon materials research is the subject matter of the Joint Lab IHP/BTU. Silicon properties are tailored to enable new applications and to improve existing ones.

Focuses are initial basic research for Si-based light emitters for optical data transmission, defect engineering for future silicon wafers, band structure design and charge carrier transport in Si-based quantum structures, and the control of electrical properties of crystal defects in solar silicon.

Update 2008



Das Jahr 2008

Im Dezember 2008 feierte das IHP den 25. Jahrestag seiner Gründung. Als besonderer Erfolg gelang es in diesem Jahr, Drittmittel in Höhe von 12,3 Millionen Euro einzuwerben. So konnten fünf durch das BMBF und weitere fünf durch die EU geförderte Projekte neu beginnen.

Das 2008 bekannt gewordene Ergebnis der Evaluierung des Institutes war ebenfalls motivierend für die weitere Arbeit. Der Senat der Leibniz-Gemeinschaft hat das IHP im Ergebnis der Evaluierung ohne Einschränkungen zur weiteren Förderung empfohlen. Dieses wurde für den maximal möglichen Förderzeitraum von sieben Jahren durch die gemeinsame Wissenschaftskonferenz (GWK) bestätigt. Die wissenschaftlichen Leistungen werden als sehr gut und teilweise exzellent beurteilt. Hervorgehoben wurde der vertikale Forschungsansatz des Institutes, beginnend mit grundlagenorientierter Materialforschung bis hin zur Erstellung von Bauelementprototypen im eigenen Reinraum. Das IHP übt laut Senat eine wichtige Brückenfunktion zwischen den Hochschulen und der Industrie aus, was sich in einer intensiven und erfolgreichen Zusammenarbeit mit zahlreichen Partnern aus diesen Bereichen, so etwa in Form von Gemeinsamen Laboren, zeige.

Die enge Kooperation mit Hochschulen zeigt sich auch in gemeinsamen Berufungen. So wurden im Rahmen gemeinsamer Berufungsverfahren Wolfgang Mehr zum Professor der TFH Wildau und Bernd Tillack zum Professor der TU Berlin berufen. An beiden Einrichtungen gibt es gemeinsame Labore, gemeinsame Forschungsprojekte und Vorlesungen durch Mitarbeiter des IHP.

Auch 2008 war das Institut aktiv bei der Organisation wissenschaftlicher Veranstaltungen. Beispiele dafür sind Veranstaltungen wie das „High-k Symposium“ der Deutschen Physikalischen Gesellschaft am 25. Februar, der „15. Workshop on Dielectrics in Microelectronics (WoDiM)“ vom 23.-25. Juni, und der „7. Workshop High-Performance SiGe BiCMOS“ mit anschließendem zweitägigem „Tutorial IHP Design Kits“ vom 17.-19. September. Gemeinsam mit den asiatischen Partnern wurde der „2. German Korean Joint Workshop on Nano-

Update 2008

In December 2008, the IHP celebrated its 25th anniversary. As a particular success, third-party funds of 12.3 million Euros were raised in the last year. On that basis, five projects funded by the Federal Ministry of Education and Research and five projects funded by the European Union could start.

The result of the institute's evaluation, published in 2008, was also motivating for further activities. In its report the Senate of the Leibniz Association recommended the IHP without any reservation for further funding. This was confirmed by the Joint Science Conference (GWK) for the maximum possible funding time of seven years. The scientific results were evaluated as very good and partly as excellent. The institute's vertical approach in research, starting with basic materials research and reaching to prototype device preparation in the institute's own cleanroom, was highlighted. According to the Senate, the IHP is an important link between universities and the industry, which is visible in prosperous and intensive cooperations with numerous partners from these fields, for example in "Joint Labs".

The close cooperation with academies is also visible in joint appointments. Within joint appointment procedures, Wolfgang Mehr was appointed to the University of Applied Sciences Wildau and Bernd Tillack to the Technical University of Berlin, both as professors. There are Joint Labs, joint research projects and lectures held by members of the IHP at both universities.

Again in 2008, the institute actively organized scientific events. Examples are the "High-k Symposium" of the German Physical Society on February 25, the "15th Workshop on Dielectrics in Microelectronics (WoDiM)" on June 23-25, and the "7th Workshop High-Performance SiGe BiCMOS", followed by a two-day "Tutorial IHP Design Kits" on September 17-19. Together with Asian partners, the "2nd German Korean Joint Workshop on Nanotechnology" on January 21-23 and the 3rd Sino-German Workshop "The Silicon Age: Silicon

technology“ vom 21.-23. Januar und der 3. Sino-German Workshop „The Silicon Age: Silicon for Microelectronics, Photonics and Photovoltaics“ vom 9.-14. Juni durchgeführt. Aktiv beteiligt waren Wissenschaftler des IHP bei der Organisation des „4. International SiGe Technology and Device Meetings (ISTDM)“ vom 11.-14. Mai, des Symposiums K „Advanced Silicon Materials Research for Electronic and Photovoltaic Applications“ der E-MRS Frühjahrstagung vom 26.-30. Mai, und des Symposiums „SiGe, Ge & Related Compounds: Materials, Processing and Devices“ beim gemeinsamen internationalen ECS-Meeting vom 12.-17. Oktober.

Wissenschaftliche Ergebnisse

Im Folgenden wird auf ausgewählte wissenschaftliche Fortschritte in den Forschungsprogrammen im Jahr 2008 hingewiesen. Detaillierte Ergebnisse einzelner Forschungsprojekte sind im nachfolgenden Kapitel „Ausgewählte Projekte“ dargestellt.

Drahtlose Systeme und Anwendungen

Das IHP ist Konsortialführer im durch das BMBF geförderten Projekt EASY-A (Enablers for Ambient Services and Systems - 60 GHz Broadband Links), dessen Hauptzielstellung die Realisierung einer drahtlosen Datenübertragung mit einer Rate von etwa 10 Gbps ist. Das Projekt hat 15 Partner und Unterauftragnehmer bei einem Gesamtvolumen von 18 Mill. Euro und einer Projektlaufzeit von drei Jahren. Der im Projekt WIGWAM (Wireless Gigabit with Advanced Multimedia Support) realisierte Demonstrator wurde erweitert und an die Anforderungen von EASY-A angepasst. Dabei konnten wir eine Echtzeit Videoübertragung im 60-GHz-Band über eine Entfernung von mehreren Metern zeigen.

Die im 7. Forschungsrahmenprogramm der EU geförderten Projekte MiMAX (Advanced MIMO systems for MAXimum reliability and performance), Galaxy (GALs interfAce for compleX digital sYstem integration) und Omega (Home Gigabit Access) wurden gestartet und erzielten erste Ergebnisse. Im Rahmen des vom IHP koordinierten Projektes Galaxy wurde ein Patent zur effizienten und kostengünstigen Durchführung von

for Microelectronics, Photonics and Photovoltaics“ on June 9-14 were realized. Scientists of the IHP were actively engaged in organizing the “4th International SiGe Technology and Device Meetings (ISTDM)” on May 11-14, the symposium K “Advanced Silicon Materials Research for Electronic and Photovoltaic Applications” of the E-MRS spring meeting on May 26-30, and the symposium “SiGe, Ge & Related Compounds: Materials, Processing and Devices” at the Joint International ECS Meeting on October 12-17.

Scientific Results

In the following, selected scientific advances in the research programs in 2008 will be pointed out. Detailed results of single research projects will be described in the next chapter “Selected projects”.

Wireless Systems and Applications

The IHP is the leader of the project EASY-A (Enablers for Ambient Services and Systems - 60 GHz Broadband Links) supported by the Federal Ministry of Education and Research. The main goal of this project is to realize wireless communication with a data rate of about 10 Gbps. Fifteen partners and subcontractors are involved in this project with a total volume of 18 Mill. Euro and a duration of three years. The demonstrator, realized in the project WIGWAM (Wireless Gigabit with Advanced Multimedia Support), was extended and adapted to the requirements of EASY-A. We were able to demonstrate a real-time video transmission in the 60 GHz band over a distance of several meters.

The projects MiMAX (Advanced MIMO systems for MAXimum reliability and performance), Galaxy (GALs interfAce for compleX digital sYstem integration) and Omega (Home Gigabit Access), supported within the 7th EU research program, were started and achieved first results. Within the project Galaxy, coordinated by the IHP, a patent was filed for the efficient and economic asynchronous tests on the basis of test

asynchronen Tests auf der Basis von Testprozessoren eingereicht. Im Projekt MiMAX wurde ein Patent für das optimale Training der Amplituden und Phasenwerte für MiMo-Parameter eingereicht. Im Rahmen von Omega wurde ein Verfahren für die semantische Beschreibung von Quality-of-Service-Parametern zwischen verschiedenen MAC-Protokollen entwickelt. Alle drei Projekte wurden auf mehreren internationalen Konferenzen vorgestellt.

In dem vom BMWi geförderten Projekt HOMEPLANE (Home Media Plattform und Netzwerke) wurden die Arbeiten zur Unterstützung der Dienstgüte bei der Übertragung von Medienströmen in drahtlosen Heimnetzen vorangetrieben. Ergänzungen der Hard- und Firmware im WLAN-Chipset des IHP nach dem IEEE 802.11a/g Standard wurden entwickelt und implementiert. Diese bilden die Voraussetzungen für innovative Algorithmen der TU Dortmund, welche die Medienströme verwalten und die benötigte Dienstgüte garantieren. Zurzeit werden diese Resultate und neue Komponenten zur Sicherheit mit den Beiträgen der Projektpartner zur Middleware, zum Ressourcenmanagement, zur Netzorganisation und zu den Benutzerschnittstellen zu einem aussagekräftigen Demonstrator integriert.

Das IHP ist jetzt ein registrierter Partner der ESA. Ein Ziel des Institutes ist es, den im Rahmen des Projektes Modulare Prozessor-Bibliothek entwickelten Prozessor LEON-3-FT in eine große Mission der ESA einzubringen. Zusätzlich werden derzeit Projekte für eine generalisierte Prozessorbasis für Satelliten zusammen mit der DLR vorangetrieben. Ein weiterer Speichergenerator für PROMs wurde zusammen mit der ukrainischen Firma Genesys realisiert und getestet.

Auf dem Gebiet drahtlose Sensornetze wurde ein erster sicherer Knoten für das Bundesamt für Sicherheit in der Informationstechnik (BSI) entwickelt. Für das neu eingeworbene Projekt wurde bereits ein erstes Tape-Out durchgeführt. Dieser Knoten soll Sensornetze im Grenzüberwachungsbereich gegen Manipulationen und das Eindringen von Außen schützen. Ein Parallel Sequence Spread Spectrum (PSSS)-basiertes Basisband für die Sensornetzkommunikation wurde realisiert.

processors. In the MiMAX project a patent was filed for the optimal training of amplitudes and phases for MiMo-parameters. Within the Omega project, a method for the semantic description of Quality-of-Service-Parameters between different MAC protocols was developed. All three projects were presented at international conferences.

In the project HOMEPLANE (Home Media Platform and Networks), financed by the Federal Ministry of Economics and Research, activities to support quality of service in the transmission of media streams in wireless home networks were continued. Supplements of Hard- and Firmware in the WLAN-Chipset of the IHP according to the IEEE 802.11a/g standard were developed and implemented. They are the precondition for innovative algorithms of the TU Dortmund, which manage the media streams and guarantee the required quality of service. Currently these results and new security components, together with the contributions of the project partners for middleware, resource management, network organisation, and user interfaces, are being integrated in a compelling demonstrator.

The IHP is now a registered partner of the ESA. It is an aim of the institute to introduce the LEON-3-FT processor, which was realized in the Modular Processor Library project, into a great ESA mission. In addition, several projects for a general processor basis for satellites are being prepared in cooperation with the DLR. Another memory generator for PROMs was designed and tested in cooperation with the Ukrainian company Genesys.

In the area of wireless sensor networks a first secure node was developed for the Federal Office for Information Security (BSI). The BSI project was newly funded and a first tape-out was already accomplished. This secure node should protect sensor networks in borderline applications against external manipulation and invasion. A Parallel Sequence Spread Spectrum (PSSS)-based base band for communication in sensor networks was realized.

Das am 1. Januar 2008 gestartete Projekt FeuerWhere (Tracking Fire Fighters) wird durch das BMBF gefördert. Es wurde auf der CeBIT 2008 erfolgreich präsentiert. Das EU-Projekt UbiSec&Sens (Ubiquitous Sensing and Security in the European Homeland) wurde im Dezember 2008 planmäßig und sehr erfolgreich beendet.

Hochfrequenz-Schaltkreise

Für 60 GHz WLAN-Anwendungen wurde der Leistungsverstärker mit der weltweit besten Linearität ($P_{1dB} = 17$ dBm) realisiert und erfolgreich in eine hochintegrierte Sendeschaltung integriert. Erste Arbeiten an einem 120-GHz-Empfänger für Radaranwendungen zeigen gute Messergebnisse. In Zusammenarbeit mit der Firma Alcatel-Lucent wurde ein frequenzagiler Synthesizer für Software-Defined Radio-Anwendungen in Mobilfunk-Basisstationen entwickelt. Der Synthesizer ist von 600 MHz bis 4,4 GHz einstellbar und weist ein geringes Phasenrauschen auf.

Es wurde eine neue Schaltungsarchitektur für Flash-A/D-Wandler erarbeitet, die eine höhere Bandbreite ermöglicht. Hierfür wurde eine Patentanmeldung eingereicht und ein Chip entwickelt, der Rekordwerte für Auflösung und Bandbreite (4 Bit effektiv bei 7 GHz) erzielte. In einem Projekt mit der Firma Alcatel-Lucent wurden Delta-Sigma-A/D-Wandler für zukünftige, neuartige Mobilfunk-Basisstationen mit energieeffizienten Sendeverstärkern entworfen. Der weltweit erste Delta-Sigma-Modulator für 2 GHz (UMTS) Class-S Sendeschaltungen wurde entwickelt. Außerdem wurden zwei innovative switched-mode Sendeschaltungen zum Patent angemeldet.

Ein neues Projekt mit der Europäischen Weltraumorganisation ESA wurde erfolgreich eingeworben, in dem in Zusammenarbeit mit einem deutschen Konsortium und europäischen Satellitenfirmen ein D/A-Wandler für Kommunikationssatelliten entwickelt werden soll. Weitere Projekte im Bereich Synthesizer für Satellitenanwendungen wurden erfolgreich weitergeführt, d.h. die Schaltungen erfüllen mittlerweile die meisten von der ESA spezifizierten, ambitionierten Anforderungen.

Started on January 1st in 2008, the project FeuerWhere (Tracking Fire Fighters) is supported by the BMBF. There was a successful project presentation at the CeBIT 2008.

In December 2008, the EU project UbiSec&Sens (Ubiquitous Sensing and Security in the European Homeland) was completed very successfully and in time.

High Frequency Circuits

For 60 GHz WLAN applications, a power amplifier with the world's best linearity ($P_{1dB} = 17$ dBm) was realized and successfully integrated in a highly integrated transmitter circuit. First tests of a 120 GHz radar receiver displayed promising results. A frequency-agile synthesizer for software-defined radio applications in mobile base stations was developed in cooperation with Alcatel-Lucent. The synthesizer works in the range from 600 MHz to 4.4 GHz and has a low phase jitter.

A new circuit architecture for higher bandwidth was developed for flash A/D converters. For this architecture, a patent application was made and a chip with a record resolution and bandwidth (4 bit effective at 7 GHz) was developed. Delta-Sigma A/D converters for future novel mobile phone base stations with energy-efficient transmitter stage were designed in a project together with Alcatel-Lucent. The world's first Delta-Sigma modulator for 2 GHz (UMTS) class-S circuitry was designed. Furthermore, two innovative switched-mode circuitries were applied for a patent.

In cooperation with a German consortium and European satellite companies a D/A converter for Comsats is planned as a new project with the European Space Agency (ESA). Other projects in the field of synthesizers for satellite applications were successfully continued, meaning that the circuits now achieve most of the specified, ambitious standards of the ESA.

Im Projekt PULSERS II wurde ein komplettes Frontend nach dem Verfahren Impuls-Radio UWB für einen Demonstrator zusammen mit Sennheiser und EADS fertig gestellt. Die Arbeiten im Projekt PULSERS II gewannen einen renommierten Preis beim ICT Mobile Summit in Stockholm.

In dem für das IHP strategisch wichtigen Bereich Schaltungen für die Photonik konnten in der Abteilung Circuit Design in 2008 drei Projekte jeweils mit Förderung durch EU-, BMBF- und Industriemittel gestartet werden. Zusätzlich konnte ein weiteres Projekt im Rahmen der KMU-Initiative des BMBF eingeworben werden, das in 2009 beginnen wird. Die Projekte befassen sich mit Breitbandschaltungen für die optische Kommunikation bei Datenraten von 40 bis 160 Gbps.

Technologieplattform für drahtlose und Breitbandkommunikation

Die 0,13- μ m-BiCMOS-Technologie wurde 2008 erstmalig für externe Partner in Shuttle Runs zur Verfügung gestellt. Der Prozess bietet hervorragende Möglichkeiten für hochintegrierte Mischsignal-Schaltungen. Insbesondere die in der Technologie enthaltenen Heterobipolartransistoren mit Schwingfrequenzen bis zu 300 GHz und Transitfrequenzen bis zu 250 GHz sind für höchste Geschwindigkeitsanforderungen geeignet.

Ein wichtiger Schwerpunkt der Aktivitäten in der Technologie sind Arbeiten zur weiteren Erhöhung der Grenzfrequenzen von Heterobipolartransistoren, die im Rahmen des EU-Projektes DOTFIVE durchgeführt werden. Ziel des Projektes ist es, HBTs mit Grenzfrequenzen von 500 GHz zu entwickeln. Im Ergebnis dieser Arbeiten konnte das IHP auf der IEDM-Konferenz im Dezember 2008 einen HBT-Modul mit weiter verbesserter Operationsgeschwindigkeit vorstellen. Mit den entwickelten HBTs wurden Verzögerungszeiten von 2,5 ps an Ringoszillatoren nachgewiesen. Damit konnte der bisher vom IHP veröffentlichte Weltrekordwert weiter deutlich verbessert werden.

Die zukünftige Entwicklung von Technologien am IHP und deren Anwendung in Schaltungen und Systemen

Within the project PULSERS II a complete impulse-radio frontend for a demonstrator was completed together with Sennheiser and EADS. The achievements in the PULSERS II project won a renowned prize at the ICT Mobile Summit in Stockholm.

In the area of photonic circuits, which is of strategic importance for the IHP, three projects were started in the department circuit design, which are supported by the EU, the BMBF and industrial partners. One more project was started within the SME initiative of the BMBF, which will begin in 2009. The projects are focused on broadband circuits for optical communications at data rates from 40 to 160 Gbps.

Technology Platform for Wireless and Broadband Communication

In 2008, the 0.13 μ m BiCMOS technology was offered to external partners in shuttle runs for the first time. The process offers excellent opportunities for highly integrated mixed-signal circuits. Especially the heterobipolar transistors in this technology with oscillation frequencies up to 300 GHz and transit frequencies up to 250 GHz are particularly suitable for highest speeds.

An important focus of the technological activities is the further increasing of the frequencies of heterobipolar transistors, realized in the European project Dotfive. The project goal is the development of HBTs with frequencies up to 500 GHz. As a result of this work, the IHP presented an HBT module with an improved working frequency at the IEDM conference in December 2008. Ring oscillator gate delays of 2.5 ps were measured with these HBTs. Herewith IHP's published world record was clearly improved.

The future development of the technology at the IHP and its application in circuits and systems is following

verfolgt eine „More than Moore“-Strategie, d.h. Ziel ist die Integration von Modulen mit zusätzlicher Funktionalität in die BiCMOS-Technologie. So wurde neben der weiteren Erhöhung der Grenzfrequenz mit der Zielstellung 500 GHz im letzten Jahr mit Arbeiten zur Verbindung von Photonik und Elektronik gestartet.

Die regelmäßigen Technologie-Shuttles am IHP ermöglichen auch Industriepartnern, Hochschulen und anderen Forschungseinrichtungen die Präparation innovativer Entwicklungsmuster und Prototypen. Es werden verschiedene 0,25- μm -BiCMOS-Technologien für innovative Schaltkreise angeboten. Ein erster 0,13- μm -BiCMOS-Shuttle-Run wurde im September gestartet. Für 2009 sind zwei reguläre 0,13- μm -MPW-Shuttle geplant.

Materialien für die Mikro- und Nanoelektronik (einschließlich gemeinsame Labore)

„Engineered Wafer“ - Systeme stellen einen wichtigen Materialansatz zur weiteren Leistungssteigerung der siliziumbasierten Mikroelektronik dar. Ziel ist dabei die globale Integration alternativer Halbleiterschichten geeigneter kristalliner und elektrischer Qualität auf der Siliziumscheibe mittels „Layer Transfer“ - bzw. Heteroepitaxie-Verfahren. In Zusammenarbeit mit der Siltronic AG konzentrieren sich die Arbeiten auf die Entwicklung einer 100 %-igen Ge- bzw. GaN-Materialplattform auf Silizium. Die Integration dieser Halbleiterschichten erfolgt mittels MBE- und chemischer Dampfphasenschichtabscheidungsverfahren (CVD), wobei gitterangepasste Oxidpuffersysteme einen wesentlichen Baustein für die erfolgreiche Heteroepitaxie darstellen. Die Integration von InP mittels Heteroepitaxie auf Si wird für Hochfrequenz-Anwendungen zurzeit evaluiert.

Zielstellung des vom BMBF geförderten Projektes MEGA EPOS (Metall-Gate-Elektroden und epitaktische Oxide als Gate-Stacks für zukünftige CMOS-Logik- und Speichergenerationen) ist die Entwicklung dielektrischer Schichten für zukünftige DRAM-Kapazitäten (Dynamic Random Access Memories). Im Fokus der Arbeiten stehen Hf- und Zr-basierte polykristalline Materialien, die eine kubische Perovskit-Struktur besitzen. Die Schicht-

a “More than Moore” strategy, i.e. the integration of modules with additional functionality in the BiCMOS technology. In this context, in addition to the further increasing of cut-off frequencies with the goal of 500 GHz activities to connect photonics with electronics were started in the last year.

The regular IHP technology shuttles also allow universities, research institutes and industrial partners to prepare innovative development samples and prototypes. Different 0.25 μm BiCMOS technologies are offered for innovative circuits. A first 0.13 μm BiCMOS shuttle run was started in September 2008. In 2009, two regular 0.13 μm MPW shuttles will start.

Materials for Micro- and Nanoelectronics (including Joint Labs)

Engineered silicon wafer systems are an important materials science approach to further improve the performance of silicon based microelectronics. The goal is to achieve the global integration of alternative semiconductors with appropriate structural and electrical quality via either layer transfer or heteroepitaxy. In collaboration with the company Siltronic AG, R & D work at IHP focuses on the global integration of germanium and gallium nitride on the silicon material platform. The heteroepitaxy is achieved by either Molecular Beam Epitaxy (MBE) or Chemical Vapor Deposition (CVD) techniques, using single crystalline oxide heterostructure as versatile buffer systems.

Currently, IHP is evaluating the field of indium phosphide heteroepitaxy on silicon for high frequency applications.

The goal of the BMBF-funded project MEGA EPOS (metal gate electrodes and epitaxial oxides as gate stacks for future CMOS logic and memory generations) is the development of dielectric materials for advanced DRAM (Dynamic Random Access Memory) capacitor applications. The investigations are focused on Hf- and Zr-based polycrystalline oxides having a cubic perovskite structure. The dielectric layers are

ten werden in einer Molekularstrahl-Epitaxie-Anlage (MBE) hergestellt. Für Materialien wie BaHfO_3 , BaZrO_3 und SrHfO_3 wurden Dielektrizitätskonstanten von ~ 40 und Leckstromdichten von $\sim 10^{-7} \text{ A/cm}^2$ bei CET $\sim 1,2 \text{ nm}$ (Capacitance Equivalent Thickness) erreicht. Durch eine Kombination von BaHfO_3 und TiO konnte die Dielektrizitätskonstante bis auf ~ 65 verbessert werden. Im Hinblick auf die technologische Verwertung dieser Materialien wird auch eine entsprechende chemische Dampfphasen-Abscheidung (CVD) entwickelt. Mittels Ab-Initio-Berechnungen wurden wichtige Hinweise für die Optimierung der Abscheidungsprozesse gewonnen.

Das Ziel des vom BMBF geförderten Projektes SAW-Funkmodule besteht in der Entwicklung einer neuen Generation von Funkmodulen, mit denen Datenübertragungssysteme entwickelt werden können, die sich durch verbesserte Störsicherheit, Abhörsicherheit und Übertragungssicherheit im Vergleich zum Stand der Technik auszeichnen.

Die Herstellung piezoelektrischer ZnO- und AlN-Schichten auf der Oberfläche von (Bi)CMOS-Schaltungen eröffnet die Möglichkeit, Oberflächenwellenfilter (SAW-Filter) und SAW-Resonatoren mit (Bi)CMOS-Bauelementen zu verbinden, um schaltbare Filterstrukturen zu erhalten. Neben der Möglichkeit zur kostengünstigen Massenproduktion ermöglichen (Bi)CMOS-kompatible Herstellungsverfahren die monolithische Integration der Bauelemente, wodurch parasitäre Effekte vermieden werden.

Kondensatoren sind in der Automobilelektronik ein häufig verwendetes Bauteil. Um deren benötigte Fläche zu reduzieren, sind integrierte Kondensatoren mit sehr hohen spezifischen Flächenkapazitäten notwendig. Eine höhere Flächenkapazität würde eine höhere Integrationsdichte erlauben, was die Halbleiterbauteilfertigung wirtschaftlicher und energieeffizienter macht. Ziel des vom BMBF geförderten Forschungsvorhabens MaxCaps ist die Entwicklung von Materialien und von Abscheidungsprozessen für Ultra-Hoch-k-Dielektrika (UHK) mit der Anwendung in hochintegrierten Kapazitäten für die Automobilelektronik. Ein Schwerpunkt liegt dabei auf perovskitartigen Materialien, die eine sehr hohe Dielektrizitätskonstante > 100 besitzen.

prepared using molecular beam deposition (MBE). For BaHfO_3 , BaZrO_3 , and SrHfO_3 , dielectric constants of around 40 and leakage current densities of 10^{-7} A/cm^2 at CET of 1.2 nm (Capacitance Equivalent Thickness) were achieved. A combination of BaHfO_3 and TiO allowed for improving the dielectric constant to around 65. To enable technological evaluation of the new materials, suitable chemical vapour deposition (CVD) processes are being developed at the same time. The experiments were supported by theoretical simulations and ab initio calculations delivering important input for optimization of the deposition conditions.

The project tapping protected and integrated Surface Acoustic Wave (SAW) radio modules is focused on the development of a new generation of radio modules, which could be used for data communication systems with improved noise immunity, tapping protection and transmission reliability.

The manufacture of piezoelectric ZnO- and AlN-layers on the well established (Bi)CMOS technology provides the opportunity of merging Surface Acoustic Wave (SAW)-filters and -resonators with (Bi)CMOS devices, in order to obtain switching filters. Apart from cost effective mass production, (Bi)CMOS compatible manufacturing technologies provide the monolithic integration of SAW filters with reduced parasitic effects.

Capacitors are commonly used devices in automobile electronics. In order to reduce the required area, integrated capacitors with extremely high specific area capacities are required. The increase of the area capacity permits the integration density and therefore assists the economic and energy efficient semiconductor production.

The BMBF-funded project MaxCaps (Integrated Metal-Insulator-Metal capacitors with ultra high-k dielectrics) is targeted on the development of materials and the deposition process of ultra-high-k (UHK) dielectrics for integrated capacitors for automotive applications. The main focus is on perovskite-related materials with extremely high dielectric constants > 100 .

Eine Klasse nichtflüchtiger Speicher (NVM) basiert auf der Widerstandsänderung (RRAM) zwischen einem leitenden („ON“) und einem isolierenden („OFF“) Zustand in MIM-Strukturen.

Die Back-End-Of-Line (BEOL) Integration von MIM-Strukturen erlaubt, im Vergleich zu alternativen NVM-Konzepten, eine relativ einfache Realisierung eingebetteter NVM-Zellen, um die Funktionalität von ICs zu erhöhen, z. B. SiGe:C-BiCMOS-Technologien für mobile Applikationen.

Vor kurzem begann die Forschung am IHP mit HfO₂-basierten RRAMs, in denen zum ersten Mal puls-induziertes resistives Schalten beobachtet wurde. HfO₂ stellt aufgrund der Kompatibilität mit dem IHP-BEOL-Prozess ein geeignetes Metalloxid dar. Der HfO₂-basierte Ansatz ist weiterhin aussichtsreich wegen des geringen Leistungsverbrauchs (< 0,1 mW), des schnellen Schaltens (< 100 µs), einer hohen Retention (> 10⁴ s) und einer simplen Struktur. Die Integration von HfO₂ in TiN-basierte MIM-Strukturen mit einer Ti-Zwischenschicht wird im SiGe:C-BiCMOS-Prozess gegenwärtig untersucht.

Das vom BMBF geförderte Projekt SiLEM (Silizium Lichtemitter) wurde 2008 erfolgreich abgeschlossen. In diesem Projekt hat das IHP zusammen mit dem MPI für Mikrostrukturphysik Halle und der Universität Stuttgart gearbeitet. Erreicht wurde die Erhöhung der D-Band-Emission sowie ein besseres Verständnis der Physik der Lumineszenz implantationsinduzierter Defekte bei 1,5 µm Wellenlänge. Zusätzlich wurde die Verschiebung der Emissions-Wellenlänge durch den Stark-Effekt beobachtet, wodurch die Integration von Lichtemitter und Modulator in einem Bauelement möglich erscheint. Das 2008 begonnene Projekt SiliconLight hat das Ziel, eine Si-basierte MIS-LED unter Nutzung von dünnen Hoch-k-Schichten zu erforschen. Weiter wurde eine Skizze für das Projekt OptSi eingereicht, woran sich auch AMD beteiligt hat. Ziel ist es zu evaluieren, wie mit optischer Datenübertragung Prozessorkerne auf einem Chip synchronisiert werden können.

Im 2008 erfolgreich abgeschlossenen Projekt Bandstrukturdesign hat das Joint Lab IHP/BTU Cottbus gemeinsam mit der RWTH Aachen Multi-Quantumwells aus nanokristallinen Silizium-Schichten erarbeitet. Wichtige Ergebnisse waren die Beobachtung von Quan-

One class of non-volatile memories (NVM) is based on a resistance change (RRAM) between a high (“on”) and a low (“off”) conducting state of MIM structures.

The back-end-of-line (BEOL) integration of MIM structures allows, in comparison to other alternative NVM concepts, a comparatively easy realization of embedded NVM cells to enhance the functionality of integrated circuits, e.g. SiGe:C BiCMOS technologies for mobile wireless communication.

Recently, IHP started research on HfO₂-based RRAM in which the electrically pulse-induced resistive switching behavior was shown for the first time. HfO₂ is a suitable metal oxide for RRAM as it is compatible with IHP BEOL processing. The HfO₂-based RRAM approach is furthermore promising due to its reduced power consumption (< 0.1 mW), fast switching (< 100 µs), long retention (> 10⁴ s) and simple structure. The integration of HfO₂ into TiN-based MIM structures using a Ti buffer layer is currently being investigated in the SiGe:C BiCMOS process.

The BMBF-funded cooperative project between the IHP, the Max Planck Institute for Microstructure Physics and the University of Stuttgart SiLEM (silicon light emitter) was successfully finished in 2008. Main results are an improved D-band emission and a better understanding of the physics of the luminescence of implantation induced defects at 1.5 µm wavelength. Additionally a shift of the emission wavelength by the Stark effect was observed, what appears to make the integration of the light emitter and the modulator in one device possible. The project SiliconLight, started in 2008, aims to investigate a silicon-based MIS-LED using thin high-k layers. Additionally, the project OptSi was proposed together with AMD. The goal of this project is to evaluate, how processor cores on a chip can be synchronized using optical data transmission.

The BMBF project band structure design was successfully completed in 2008. In this project, the Joint Lab IHP/BTU together with the RWTH Aachen has developed multi-quantum wells consisting of nanocrystalline layers. Main results were the observation

tum Confinement und das Erreichen der vollständigen Kristallisation amorph abgediegender Si-Schichten mit Dicken kleiner als 5 nm.

Zur Anwendung der von uns beobachteten starken Erhöhung des Ladungsträger-Transportes durch ein Silizium-Versetzungsnetzwerk - die Leitfähigkeit steigt um einen Faktor von etwa Zehntausend - wurden neue Projekte vorbereitet.

Die Nutzung dieses Effektes soll für Si-basierte thermoelektrische Generatoren demonstriert werden, die integriert werden können, um die Abwärme der Chips in elektrische Energie zurückzuwandeln. Wir erwarten einen ausreichend hohen ZT-Wert (beschreibt die Effizienz thermoelektrischer Materialien) erreichen zu können. Diese Idee wurde eingebracht in den Antrag für ein Verbundprojekt im Rahmen der BMBF-Fördermaßnahme „Werkstofftechnologien von morgen – Wissenschaftliche Vorprojekte in Werkstoff- und Nanotechnologien“ (WING).

Weiter wurde die Skizze ‚PowerTrans‘ zusammen mit Atmel/Telefunken, MPI Halle und anderen erarbeitet, um die Anwendung des Transporteffektes am Versetzungsnetzwerk für Leistungsbaulemente zu zeigen. Die Kooperation mit der Siltronic AG auf dem Gebiet zukünftiger Si-Wafer wurde fortgesetzt. Im Rahmen eines dreijährigen Forschungsprojektes wurden die experimentellen und theoretischen Arbeiten zur Sauerstoffpräzipitation weitergeführt.

Auf dem Gebiet Silizium für die Photovoltaik wurden im Rahmen des durch das BMU geförderten Projektes SolarFocus Methoden der Synchrotron-Mikroskopie aufgebaut und auf multikristallines Silizium angewandt. Dabei konnten kleine Ausscheidungen analysiert werden.

of a bandgap confinement and the complete crystallisation of amorphous layers with a thickness below 5 nm.

We prepared new projects, in order to make use of the strong increase of the charge carrier transport along a dislocation network in silicon - the conductivity was observed to increase by a factor of about 10.000.

The application of this effect should be demonstrated for Si-based thermoelectric generators that can be integrated to reconvert the chip's power losses to electricity. We expect to reach sufficiently high ZT (figure of merit of thermoelectric materials). This idea was part of a proposal for a joint project within the framework of the BMBF funding activity "Werkstofftechnologien von morgen – Wissenschaftliche Vorprojekte in Werkstoff- und Nanotechnologien" (WING).

Moreover, we prepared together with Atmel/Telefunken, MPI Halle et al. a project sketch to apply the dislocation induced carrier transport for power devices. The cooperation with the Siltronic AG for future silicon wafers was continued. Experimental and theoretical investigations on oxygen precipitates were conducted in a three years project.

In the framework of the BMU-funded project SolarFocus synchrotron-microscopic methods were built and applied for multicrystalline silicon for photovoltaics. Very small precipitates could be analyzed with this equipment.

Anniversaries 2008



25 Jahre IHP

Mit zahlreichen namhaften Gästen und Kooperationspartnern aus Wissenschaft, Wirtschaft und Politik feierte das Institut am 3. Dezember 2008 sein 25-jähriges Bestehen.

Im Dezember 1983 wurde das IHP – Institut für Halbleiterphysik – als Institut der Akademie der Wissenschaften der DDR gegründet mit dem Forschungsauftrag, wissenschaftliche Grundlagen für die Konstruktion und Herstellungstechnologie mikroelektronischer Bauelemente zu erarbeiten. Die Forschungsbereiche waren Bauelemente und Halbleiterphysik, Mikrostrukturierung, Schichtabscheidung, Kristallbearbeitung sowie wissenschaftlicher Gerätebau. Den Wissenschaftler/-innen stand ein Technikum mit einem Reinraum der Klasse 100 mit 1,5 bzw. 1,0 μm CCD-, MOS- und BiCMOS-Labortechnologien auf 100 mm Silizium-Substraten zur Verfügung.

Mit dem politischen und wirtschaftlichen Wechsel auf dem Gebiet der DDR erfolgte 1991 eine Evaluierung des Instituts. Der Wissenschaftsrat empfahl für das IHP „die Gründung eines Institutes der Blauen Liste, dessen Arbeitsschwerpunkt ein grundlagenorientiertes Forschungs- und Entwicklungsprogramm als Basis für innovative Entwicklungen in der Silizium-Technologie sein sollte und in dem gleichzeitig die Umsetzbarkeit neuer Ideen bei der Herstellung von Spezialbauelementen und Mikrosystemen demonstriert wird.“ Mit der Ausrichtung auf die Silizium-Germanium-Forschung wurde, aufbauend auf den vorhandenen Kompetenzen, ein zukunftssträchtiges Gebiet in der deutschen Forschungslandschaft erschlossen.

25 Years of IHP

On December 3rd, the institute celebrated its 25th anniversary together with numerous well-known guests and cooperation partners from science, economy, and politics.

The mission of the new institute, founded in December 1983 as IHP - Institut für Halbleiterphysik (Institute of Semiconductor Physics) and member of the Academy of Sciences of the GDR, was to develop scientific basics for the construction and production technology of microelectronic devices. The research areas were devices and semiconductor physics, microlithography, layer deposition, crystal processing and scientific toolbuilding. For the scientist's research, there was a pilot line with a class 100 cleanroom available with 1.5 respectively 1.0 μm CCD-, MOS- and BiCMOS laboratory technologies on 100 mm silicon substrates.

With the political and economical changes on the territory of the former GDR in 1991, the IHP was evaluated. As a result of this evaluation, the Science Council recommended for the IHP „the foundation of an institute of the Blue List, the main activity of which is to be a basic research and development program for innovations in silicon technologies, and in which also the feasibility of new ideas in manufacturing of special devices and microsystems will be demonstrated.“ Based on existing competencies and focusing on silicon-germanium basic research, a promising future field in the German research community was founded.



Nach diesen Vorgaben wurde zum 01.01.1992 die gemeinnützige IHP GmbH mit 150 Mitarbeiterinnen und Mitarbeitern sowie dem Land Brandenburg als Gesellschafter neu gegründet. Als Gründungsdirektor wurde Prof. Dr. Hermann G. Grimmeiss berufen.

Nach einer Erweiterung der Arbeitsrichtungen um Schaltkreis-Design und System-Design konnte 1999 der Umzug des IHP in einen Institutsneubau und die Inbetriebnahme einer Pilotlinie mit 200-mm-Wafern und 0,25-µm-BiCMOS-Technologien in einem 1000 m² Reinraum der Klasse 1 erfolgen. Arbeitsgegenstand der 180 Mitarbeiter/-innen ist nunmehr die Forschung und Entwicklung auf dem Gebiet der Mikroelektronik und Informationstechnologie, insbesondere zur Förderung der Zusammenarbeit von Grundlagenarbeit, Technologie und Anwendung. Der Umzug des Institutes und die Erweiterung der Forschungsinfrastruktur wurden durch eine Neufirmierung begleitet. Das Institut führt seit Mai 2000 den Namen IHP GmbH - Innovations for High Performance Microelectronics/Institut für innovative Mikroelektronik.

Seit 2002 ist Prof. Dr. Wolfgang Mehr Wissenschaftlich-Technischer Geschäftsführer. Unter seiner Leitung erfolgten die Erweiterung der Grundlagenforschung, der Ausbau des MPW & Prototyping Services und die kontinuierliche Steigerung der internationalen Zusammenarbeit mit Wissenschaftseinrichtungen und der Industrie. Unter anderem erweiterten sich ab 2004 die Anwendungsfelder der Forschung auf die Automobilindustrie, die Medizintechnik, die Luft- und Raumfahrt sowie die Automatisierungstechnik. Die international anerkannte Forschungsleistung demonstrierte das IHP 2007 u. a. durch die Vorstellung einer 60-GHz-WLAN-Technologie mit 1 Gbps Übertragungsrate. Seit 2008 bietet das IHP im Rahmen seines MPW-Services eine 0,13-µm-BiCMOS-Technologie mit einer Grenzfrequenz von 300 GHz an.

Die hohe Leistungsfähigkeit des IHP zeigt sich in den wissenschaftlichen Beiträgen auf den weltweit führenden Fachkonferenzen, in der kontinuierlichen Erhöhung der Drittmiteinnahmen und in der ständig steigenden Anzahl der internationalen Nutzer des Multiprojekt Wafer & Prototyping Services. Bedeutsam für

Under these premises, the non-commercial IHP GmbH was founded on January 1st 1992 – with 150 employees and the Federal State of Brandenburg as the owner. Professor Hermann G. Grimmeiss was the founding director.

After an extension of the research areas with circuit design and system design, in 1999 the IHP moved into a new building and started operating a pilot line with 200 mm wafers and 0.25 µm BiCMOS technologies housed in a 1000 m² class 1 cleanroom. Object of research for the 180 employees now became research and development in the field of microelectronics and information technology, particularly to encourage the cooperation between basic research, technology, and applications. The institute's move and the extension of the research infrastructure were accompanied by a renaming. Since May 2000, the IHP's name is IHP GmbH – Innovations for High Performance Microelectronics/Institut für innovative Mikroelektronik.

Since 2002, Professor Wolfgang Mehr is the Scientific Director. Under his direction, the extension of the basic-oriented activities, the extension of the MPW & Prototyping Services, and the continuous expansion of the international cooperation with scientific institutions and the industry took place. Amongst others, since 2004 the focal points were extended to the automobile industry, medical technology, aerospace industry, and automation technology. As an internationally accepted scientific performance, the IHP demonstrated a 60 GHz WLAN technology with a transfer rate of 1 Gbps in 2007. Since 2008, the IHP provides a 0.13 µm-BiCMOS technology with a 300 GHz cut-off-frequency within its MPW Services.

Today's capability of the IHP is reflected in its scientific contributions at leading international conferences, in the permanent increase of third-party funds, and the continually rising number of international users of the Multi Project Wafer & Prototyping Services. Besides the employees' outstanding professional com-

diesen Erfolg ist neben der herausragenden fachlichen Kompetenz der Mitarbeiter auch die hervorragende technische Ausstattung des IHP.

Als Leibniz-Institut ist das IHP Teil eines Verbundes, zu dem derzeit 86 außeruniversitäre Forschungseinrichtungen in ganz Deutschland gehören. Im Ergebnis der letzten Evaluierung wies der Senat der Leibniz-Gemeinschaft im Juli 2008 in seiner Förderempfehlung darauf hin, dass das IHP „eine wichtige Brückenfunktion zwischen den Hochschulen und der Industrie ausübt, was sich in einer intensiven und erfolgreichen Zusammenarbeit mit zahlreichen Partnern aus diesen Bereichen, so etwa in Form von Joint Labs, zeige.“

petence, the excellent technical equipment of the IHP is also significant for this success.

As a Leibniz-Institute, the IHP is part of an association of 86 non-university research facilities in Germany. As a result of the latest evaluation of the institute, the Senate of the Leibniz Association pointed out in its funding recommendation in July 2008, that the IHP “is an important link between universities and industry, which shows in the intensive and successful cooperation with numerous partners from these fields, for example in the form of Joint Labs.”



Erste Reihe von links: Ministerin für Wissenschaft, Forschung und Kultur Prof. Dr. J. Wanka (Land Brandenburg), Staatssekretärin C. Quennet-Thielen (BMBF), Präsident Prof. Dr. E. Th. Rietschel (Leibniz-Gemeinschaft), Prof. Dr. H. G. Grimmeiss, (Universität Lund), ganz rechts: Prof. Dr. J. Murota (Tohoku Universität, Japan).

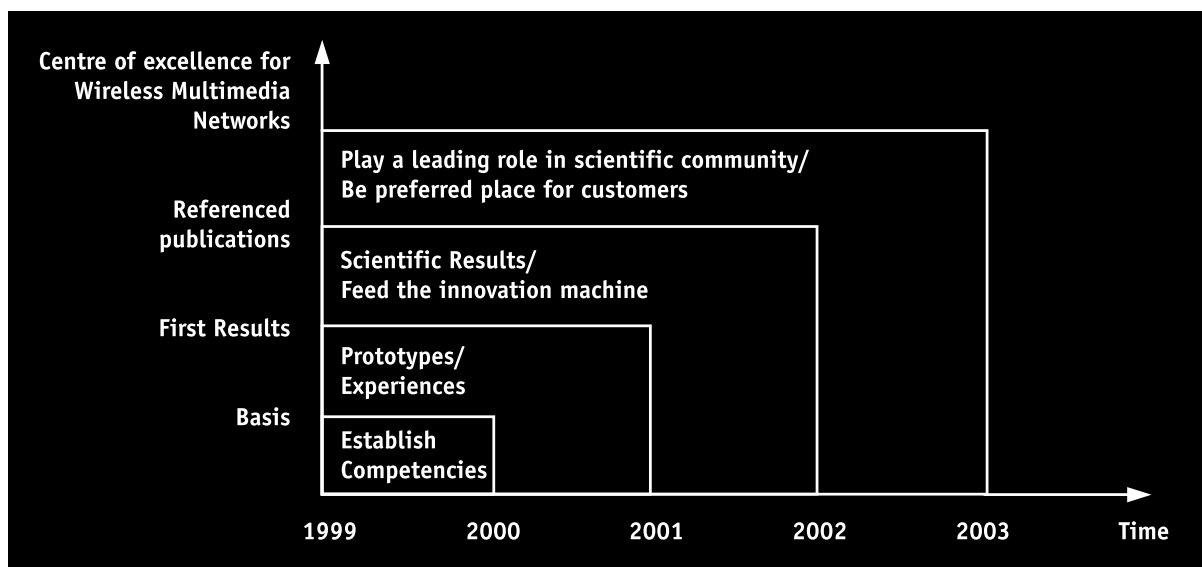
First row from left: State Minister for Science, Research and Culture Prof. J. Wanka (State of Brandenburg), Undersecretary of State C. Quennet-Thielen (BMBF), President Prof. E. Th. Rietschel (Leibniz Association), Prof. H. G. Grimmeiss (University of Lund), rightmost: Prof. J. Murota (Tohoku University, Japan)

Zehn Jahre System-Design im IHP

1998 nahm im IHP die Abteilung System-Design mit 20 Mitarbeitern unter Leitung von Prof. Dr. Rolf Kraemer, Inhaber des Lehrstuhls Systeme an der BTU Cottbus, seine Arbeit auf. Die Abbildung zeigt die ursprünglichen generellen Zielstellungen beim Aufbau der neuen Abteilung. Auf Basis der Stärken der Technologien des IHP wurde das Forschungsprogramm der Abteilung so angelegt, dass in vertikaler Form alle Aspekte eines modernen drahtlosen Kommunikationssystems und insbesondere auch deren gegenseitige Abhängigkeit untersucht werden konnten. Die ersten Projekte beschäftigten sich demzufolge mit WLANs und zellularen Funkssystemen.

Ten Years of System Design in the IHP

Managed by Professor Rolf Kraemer, chair owner for systems at the BTU Cottbus, the department System Design started in 1998 with 20 staff members at the IHP. The Figure demonstrates the first general aims for the new department. Based on the strengths of IHP's technologies, the department's research program was built such, that all aspects of a modern wireless communication system can be investigated in a vertical form, with a special focus on interdependencies. As a result, the first projects addressed WLANs and cellular radio systems.



Schrittweise Zielstellungen der Abteilung.
Step-by-step aims of the department.

Bereits im ersten Jahr gelang es, das BMBF-Projekt IBMS-2 und das EU-Projekt WINEGLASS aufzubauen, und damit eine erste solide Finanzierung von etwa 3,8 Mio. DM zu sichern. Gleichzeitig wurden die Ausbildungsprogramme und der Aufbau einer Infrastruktur für Systemforschung vorangetrieben. Erste Veröffentlichungen und Patente wurden eingereicht und neues

Already in the first year, the BMBF- project IBMS-2 and the EU-project WINEGLASS were acquired and thus secured a first sound funding of about 3.8 million DM. At the same time, the training programs and the installation of an infrastructure for system research were expedited. First publications and patents were filed and new personnel were hired as project leaders.

Personal für die Projektleitungen eingestellt. Im Jahr 1999 wurde aus der Abteilung die lesswire AG als erste Ausgründung des IHP gegründet. Die lesswire AG hat sich zu einem mittelständischen Unternehmen im Bereich der Funkkommunikation entwickelt, beschäftigt etwa 20 Mitarbeiter und hat ein geschätztes jährliches Umsatzvolumen von 2,5 Mio. €.

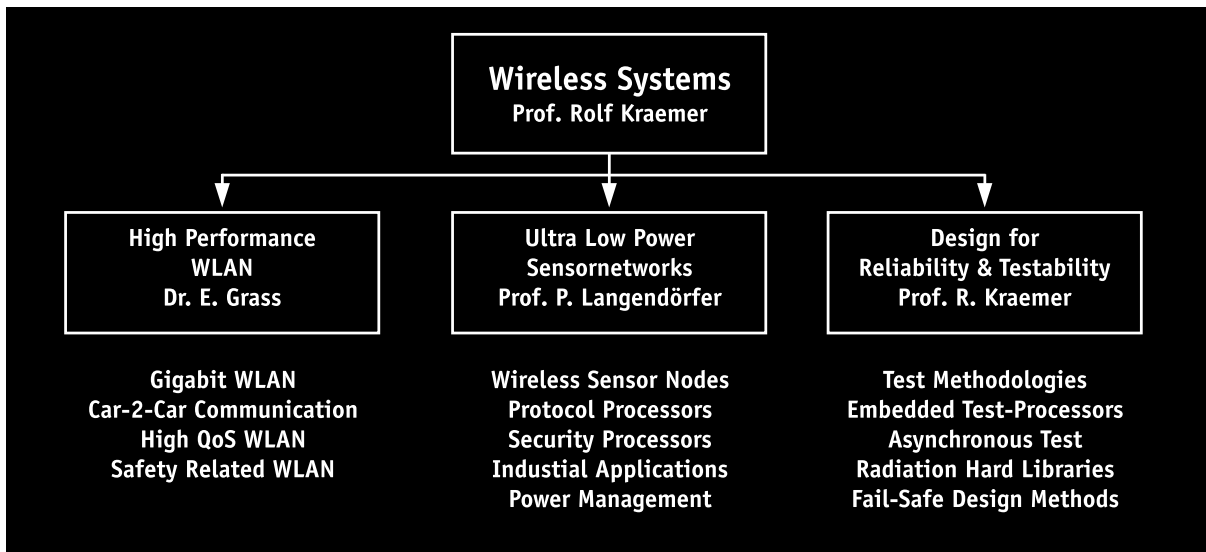
Der weitere Aufbau der Abteilung ab dem Jahr 2000 wurde durch eine Vielzahl von Aktivitäten bei der Projektakquisition, bei der Vernetzung der Projekte mit anderen Arbeiten des IHP, der strategischen Planung sowie der Personalkapazitäten und technischen Disziplinen bestimmt. Neben der stärkeren Ausrichtung auf WLANs mit hohen Übertragungsraten wurden zusätzlich Kompetenzen im Bereich der drahtlosen Sensornetze, deren Kommunikationsprotokolle und Middleware aufgebaut. Das erste BMWi-Projekt im Bereich der Sensornetze wurde ab 2003 durchgeführt. Hier war das IHP erstmals Konsortialführer eines größeren Projektes.

Die aktuellen Aktivitäten sowie die strategische Ausrichtung der Abteilung spiegelt die Gruppenstruktur (Abbildung) wider. Während in der Gruppe „High Performance WLAN“ neue, hochratige, drahtlose Systeme erforscht und realisiert werden, arbeitet die Gruppe „Ultra Low Power Sensor Networks“ auf dem Gebiet der drahtlosen Sensornetze. Die Gruppe „Design for Reliability & Testability“ leistet einerseits Unterstützung für die beiden anderen Gruppen durch die Bereitstellung von Prozessoren, Bibliotheken, Design Flows und Tests, treibt aber auch ein eigenes Forschungsthema „Zuverlässige und fehlertolerante drahtlose Systeme“ voran. Dieser neue Themenbereich ist für zukünftige Anwendungen drahtloser Systeme im Automobil, dem Flugzeug oder in Raumfahrtssystemen unerlässlich. Erstes Etappenziel dieser Gruppe ist der Aufbau einer eigenen Drittmittelfinanzierung.

The lesswire AG was founded from this department as the IHP's first spin-off. By now, this company has developed to a medium-sized enterprise working in radio communication. With about 20 employees the company's annual revenue is now estimated to 2.5 million €.

Since the year 2000, the further development of the department was dominated by numerous project acquisitions, linking-up of the projects with other IHP activities, the strategic planning as well as the planning of personnel capacity and technical fields. In addition to a stronger focus on high data rate WLANs, competencies for wireless sensor networks, their communication protocols and middleware were built up. The first BMWi project in the field of sensor networks was realized in 2003. In this project, the IHP was the consortium manager of a large project for the first time.

The current activities and the strategic direction of the department are shown in the internal structure (Figure). While the group "High Performance WLAN" investigates and realizes new high-bitrate wireless systems, the group "Ultra Low Power Sensor Networks" works in the field of wireless sensor networks. The group "Design for Reliability & Testability" supports the two other groups by providing processors, libraries, design flows, and tests. Additionally, this group expedites "Reliable and fault-tolerant wireless systems" as their own research subject. This new subject is essential for future applications of wireless systems in cars, airplanes, or aerospace systems. A first milestone of this group is to build up an own third-party funding.



Gruppenstruktur der Abteilung System-Design seit 2007.
Group structure of the department System Design since 2007.

Die wissenschaftlichen Ergebnisse der Abteilung flossen in zahlreiche Publikationen, Patente, Vorträge und Bücher ein. Durch die gleichzeitige Lehrtätigkeit von Mitarbeitern der Abteilung an der BTU Cottbus, der Humboldt-Universität zu Berlin sowie zeitweise an verschiedenen Fachhochschulen und Universitäten in Deutschland und Europa konnten auch sehr gute Mitarbeiter für die wissenschaftlichen Arbeiten gewonnen werden. Die Abteilung wird an der BTU Cottbus durch den Lehrstuhl Systeme vertreten und hat dort im Laufe der Zeit Lehrveranstaltungen über Betriebssysteme, verteilte Systeme, Management von verteilten Systemen, mobile Kommunikationssysteme, drahtlose Sensornetze, Nachrichtentechnik und VHDL-Systemdesign sowie verschiedene Seminare mit den Schwerpunktthemen drahtlose Systeme, Middleware, Car-2-Car-Kommunikation und eingebettete Systeme gehalten.

The scientific achievements of the department resulted in numerous publications, patents, lectures, and books. Thanks to the parallel teaching activities of the department's employees at the BTU Cottbus, the Humboldt University of Berlin and temporarily also at various universities and universities of applied sciences in Germany and Europe, very competent colleagues were attracted for the scientific work. The department is represented at the BTU Cottbus with the chair for systems and over time has given lectures on operating systems, distributed systems, management of distributed systems, mobile communication systems, wireless sensor networks, communications engineering and VHDL system design as well as various seminars focused on wireless systems, middleware, car-2-car communication and embedded systems.

In der Zukunft wird die Abteilung System-Design, die inzwischen eine hohe internationale Reputation erlangt hat, verstärkt auf Themen wie drahtlose Ultrahochgeschwindigkeitsnetze und modulare drahtlose Sensornetze in kritischen Infrastrukturen arbeiten. Die Sicherheitsthematik, die schon seit einigen Jahren zum Arbeitsgebiet der Abteilung gehört, wird durch das Thema Zuverlässigkeit ergänzt werden.

In the future, the department System Design with its high international reputation gained during the last years will work more in wireless ultrahigh-speed networks and modular wireless sensor networks in critical infrastructures. The aspect of security, which has already been part of the department's activities for some years, will be complemented by reliability.

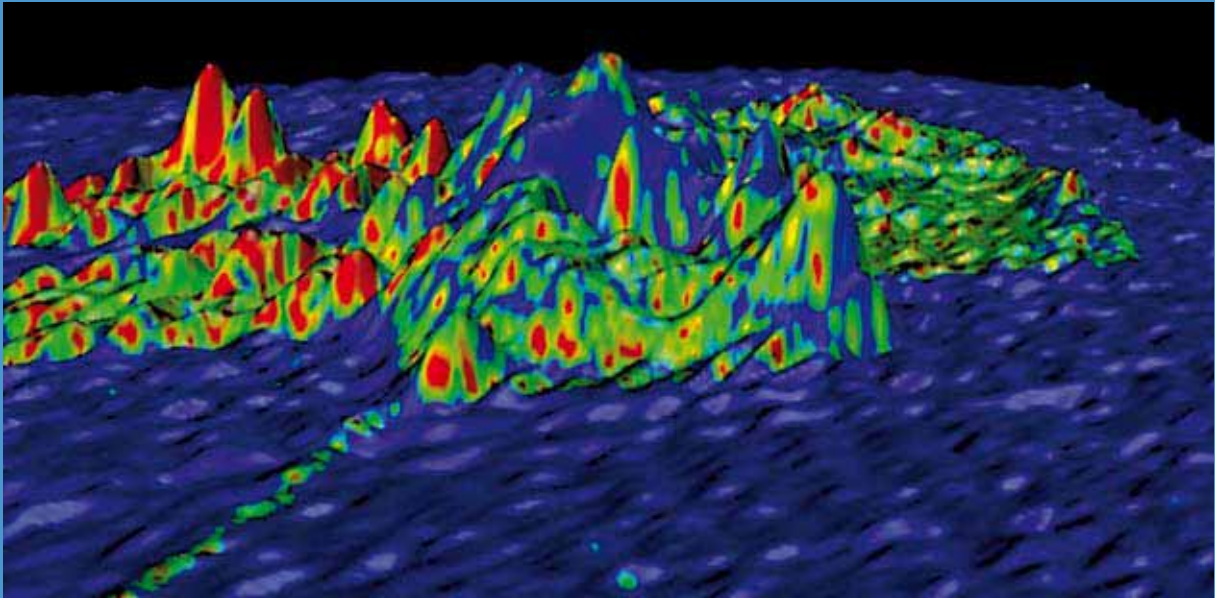
Im Rückblick kann der Aufbau der Abteilung als sehr erfolgreich bewertet werden – 40 Wissenschaftler/innen im Jahr 2008 sowie seit Gründung der Abteilung insgesamt 22,5 Mio. € Drittmittel, 76 Patente, 9 Dissertationen sowie etwa 350 Veröffentlichungen sind die sichtbaren Erfolge.

In retrospect, establishing this department can be stated as very successful. A staff of 40 scientists in 2008 and a total of 22.5 million € third-party funds, 76 patents, 9 dissertations, and about 350 publications since its foundation are visible results.



*Führung im Chip-Test-Labor anlässlich des „Tages der offenen Tür“ am 6. September 2008.
Visiting the chip test laboratory at the Open Day September 6, 2008.*

Selected Projects



FeuerWhere

Die Berliner Feuerwehr rückt jährlich zu etwa 300 000 Einsätzen aus. Insbesondere bei der Brandbekämpfung setzen sich die Rettungskräfte hohen Risiken aus und gehen an ihre körperlichen Grenzen. Bei starker Rauchentwicklung müssen die Einsatzkräfte Gebäude praktisch blind erkunden. Zur Orientierung liegt meist nur ein grober Lageplan des betroffenen Gebäudes vor.

Die Einsatzleitung erhält ihre Lageinformationen über Lageskizzen und Sprechfunk. Die Position der Einsatzkräfte und ihr körperlicher Zustand können aus diesen bruchstückhaften Informationen nur sehr grob abgeschätzt werden. Im durch das Bundesministerium für Bildung und Forschung (BMBF) geförderten Verbundvorhaben FeuerWhere soll in den Jahren 2008 bis 2010 der Einsatz technischer Hilfsmittel zur Verringerung dieses Informationsdefizits erforscht werden. Hierzu kommen drahtlose, selbstkonfigurierende Sensornetzwerke zum Einsatz, um die Unabhängigkeit von existierender Infrastruktur zu gewährleisten.

FeuerWhere

The Berlin fire brigade is called to about 300.000 incidents per year. Especially fire fighting exposes rescue forces to high risks and requires them to go up to and beyond their physical limits. When encountering strong smoke emissions the forces have to search buildings with almost no visibility. Usually only a rough plan is available for orientation at a disaster site or in a building.

Incident command has to manage the mission on pieces of information from radio communication and site sketch-maps. The location of the rescue forces inside buildings, their physical condition and the prevailing environmental parameters can only be roughly guessed from the pieces of information available. In the joint-project FeuerWhere, funded by the Federal Ministry of Education and Research (BMBF), we will research the use of technical devices to reduce this lack of information from 2008 until 2010. We will introduce wireless, self-configuring sensor networks that ensure independence of any existing infrastructure at the disaster site.



Abb. 1: Feuerwehr im Einsatz.
Fig. 1: Fire fighters in action.

Projektziel ist es, eine prototypische Lösung zu entwickeln, mit der die Position der Einsatzkräfte, deren Vitalzustand und die aktuellen Umweltparameter fortlaufend überwacht werden können. Das System muss ad-hoc aufgebaut und sukzessive ergänzt werden können. Forschungsschwerpunkt ist die Lokalisierung der Einsatzkräfte unter Einsatzbedingungen und in Gebäuden. Als eine wesentliche Technologie kommt dabei der NanoLOC-Transceiver zum Einsatz, der Signallaufzeitmessungen ermöglicht. Das PTTU-(Personal Tracking and Transmission Unit) Sensornetzwerk muss auch unter Einsatzbedingungen stabilen Datenaustausch ermöglichen. Als Verbindung zu den Einsatzkräften wird das System an TETRA-Digitalfunktechnik angebunden. In Abb. 2 ist die Architektur des Systems dargestellt.

The project goal is to develop a prototype solution that is capable of continuously monitoring the location and physical conditions of rescue forces as well as the current environmental parameters. This system must be designed for ad-hoc setup and consecutive extension during the incident. The main research focus is the localization of rescue forces in realistic environments and buildings. A central technology used for localisation is the NanoLOC transceiver, which allows distance estimations by time of arrival measurements. The PTTU (Personal Tracking and Transmission Unit) sensor network must provide a stable backbone even in harsh environments. To provide mobile access for rescue forces, a TETRA gateway for the system will be built. The architecture of the system is shown in Fig. 2.

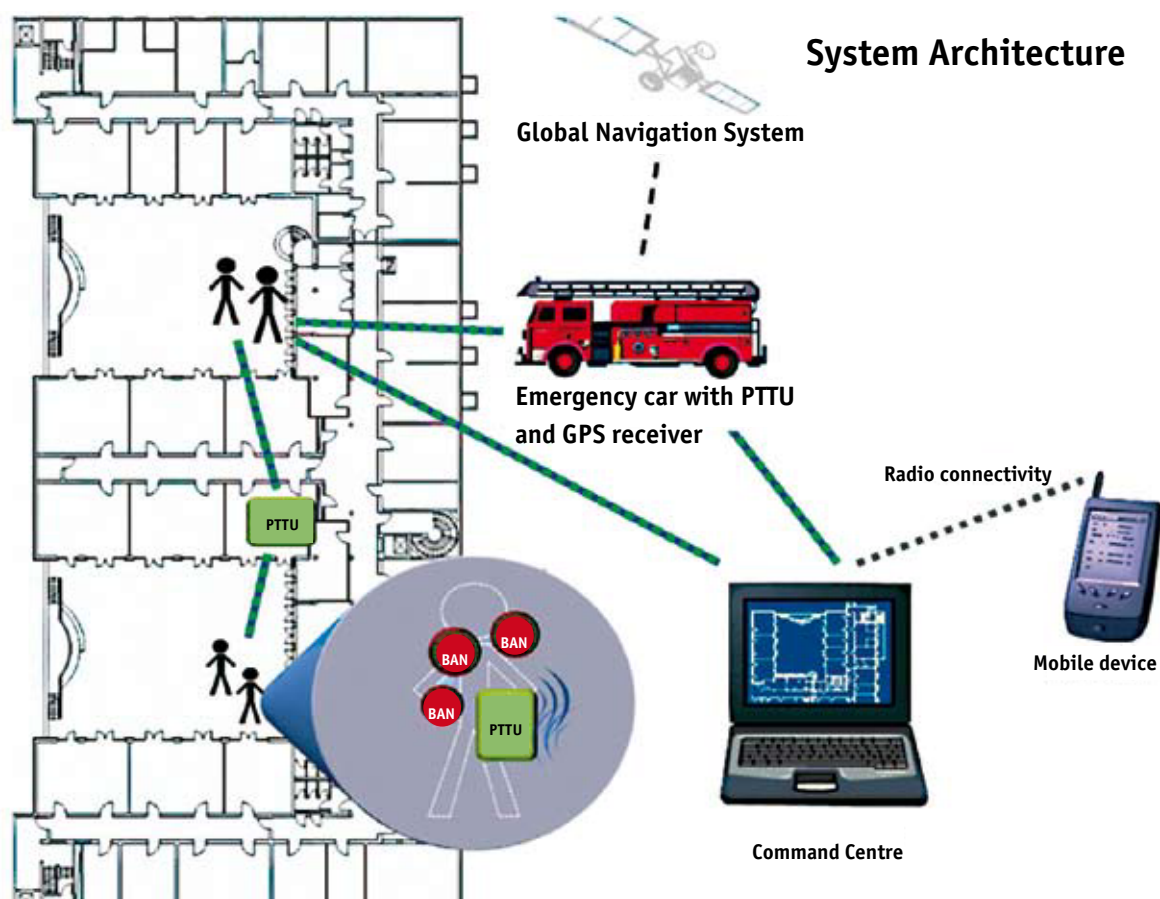


Abb. 2: Die Architektur des Systems.
Fig. 2: The architecture of the system.

Die Aufgabe des IHP ist die Entwicklung eines hochzuverlässigen körpernen Funknetzwerks (BAN). Dieses Funknetzwerk dient dazu Umgebungsparameter und die Vitaldaten der Feuerwehrleute zu sammeln. Wegen der widrigen Einsatzbedingungen und der Tatsache, dass das Leben der Feuerwehrleute vom BAN abhängt, ist dessen Zuverlässigkeit das vorrangige Entwicklungsziel. Um dieses zu erreichen werden die Messdaten auf alle Sensorknoten im BAN kopiert. Mit dieser Lösung wird das System robust gegen Ausfall von Knoten durch Energieverlust oder mechanische Einwirkungen. Die Replikation und Synchronisation der gesammelten Daten im BAN basiert auf dem IHP Middleware Ansatz zur verteilten Datenhaltung. Letzterer wird im Rahmen des Projektes hinsichtlich strenger Konsistenzmodelle erweitert. Der zusätzliche Einsatz mehrerer gleichartiger Sensoren dient der weiteren Erhöhung der Zuverlässigkeit und wird auch vom IHP verfolgt.

Alle Informationen werden der Einsatzleitung zentral zur Verfügung gestellt, um diese zeitnah bei potentiell lebenswichtigen Entscheidungen zu unterstützen.

The task of IHP in this project is to realize the wireless body-area network (BAN) used to gather vital information and environmental parameters. Due to the harsh conditions and the fact that the lives of fire fighters will depend on BAN, its reliability has top priority. To achieve this goal every node in the BAN has to hold a copy of the data available in the network. This holds true for the historical and current vital data and environmental parameters. Such a solution provides the system with robustness, i.e., if a node is destroyed or runs out of energy. The replication and synchronization of the data gathered in the BAN is based on IHP`s middleware solution for data storage. This approach will be extended with respect to more strict consistency models. Additional sensor redundancy can help provide the continuity and enhanced reliability of data collection by the system which will also be investigated by IHP.

All critical information is provided at a central station to support incident command in making potentially vital decisions.



Abb. 3: Präsentation des Projektes bei der CeBIT 2008.
Fig. 3: Presentation of the project at CeBIT 2008.

HOMEPLANE

Das vom Bundesministerium für Wirtschaft und Technologie (BMWi) finanzierte Projekt HOMEPLANE (Home Media Platform and Networks) hat zwei Ziele, welche innerhalb der dreijährigen Laufzeit erreicht werden sollen:

- *Eine homogene und flexible Middleware-Plattform auf Basis von Webservices soll sicher stellen, dass Geräte verschiedener Hersteller ohne großen Aufwand oder technischer Affinität zu einem effektiven, sicheren und benutzerfreundlichen Heimnetz zusammengestellt werden können.*
- *Durch Optimierung der Übertragung im WLAN (Wireless Local Area Network) soll es möglich werden, HDTV-Videoströme ohne Einbuße der Qualität drahtlos im Heimnetz zu übertragen, auch bei gleichzeitiger Nutzung der Funkkanäle in benachbarten Wohneinheiten.*

Dabei ist die erste Aufgabe im Fokus der Partner Siemens, Microsoft und AllTec, mit der Beteiligung des IHP im Bereich Sicherheit. Der Schwerpunkt der Partner TU Dortmund und IHP liegt in der Optimierung der WLAN-Übertragung für Medienströme.

Der Hintergrund für die Forschungsarbeiten zur optimierten WLAN-Übertragung liegt in dem weit verbreiteten IEEE 802.11 Standard für WLAN-Netze. Der Standard wurde ursprünglich für die Vernetzung von Computern entwickelt, wobei die Qualität der Übertragung nicht berücksichtigt wurde. In einem „best effort“-Verfahren wird gewährleistet, dass die beschränkte Bandbreite allen Nutzern fair zugeteilt wird. Es gibt aber keine Vorkehrungen, um Qualitätsmerkmale wie eine garantierte Datenrate oder eine Beschränkung der Übertragungsverzögerung zu erreichen. Die Erweiterung 802.11e aus dem Jahr 2005 beschreibt Maßnahmen, um eine Dienstgüte zu gewährleisten. Diese wurden aber bisher wenig implementiert oder erprobt.

Mit dem Vordringen der WLANs in neue Bereiche stellt sich die Frage der Dienstgüte immer mehr. Im Bereich der Heimvernetzung wollen Anwender ihre Geräte vernetzen, ohne Kabel zu verlegen oder Löcher in die Wand zu bohren. Der Lehrstuhl Kommunikationstechnik der

HOMEPLANE

Project HOMEPLANE (Home Media Platform and Networks) is financed by the German Federal Ministry of Economics and Technology (BMWi) and intends to solve two problems during its three-year duration:

- due to a flexible and homogeneous middleware platform based on Webservices, a user without technical expertise can easily assemble an effective, secure, and user-friendly home network from components of various manufacturers,
- an optimized WLAN (Wireless Local Area Network) transmission allows the real-time transfer of HDTV video data in high quality, even when done in parallel by several users.

The first target is the focus of project partners Siemens, Microsoft and AllTec, with the IHP contributing in the area of security. Partners TU Dortmund and IHP concentrate on the optimization of the WLAN transmission.

The background lies in the widely used IEEE 802.11 standard for WLANs. The standard was originally developed for computer-to-computer communication, whereby support of quality of service (QoS) was given low priority. A best-effort access to the available bandwidth shares it between all users fairly, but no provisions were made to guarantee a certain data rate or to reduce the transmission delay for streaming data. Since the year 2005, extension 802.11e to the standard describes methods to supply quality of service, but these have hardly been implemented or tested yet.

As WLANs are progressively deployed in other contexts, the question of quality of service becomes increasingly important. In home networking, users wish to connect their devices without unsightly cables or holes in the wall. The department Kommunikationstechnik of the Technical University Dortmund is developing algorithms which support the high-quality transmission of several parallel media streams by dynamically choosing parameters and intelligently allocating resources. These algorithms were extended during the project HOMEPLANE and built into the

TU Dortmund hat Verfahren entwickelt, um durch intelligente Ressourcenverteilung und Parameterwahl die parallele Übertragung mehrerer Medienströme mit der benötigten Qualität zu unterstützen. Im Laufe des Projektes wurden diese weiterentwickelt und in die am IHP entwickelten WLAN Module eingebaut. Das Resultat ist ein vollständiger IEEE 802.11a/g Modul in CardBus Format, welcher folgende Ergänzungen beinhaltet:

- Durch Einordnung in mehrere Warteschlangen können Datenströmen verschiedene Prioritätsklassen zugeordnet werden.
- Während des Betriebes werden Daten hochgereicht, welche den Zustand des Funkkanals charakterisieren und die Basis für komplexe Optimierungsverfahren sind.
- Die Module erlauben dem System eine detaillierte Steuerung der Übertragungsparameter für jedes Datenpaket.

Die hierfür nötige Datenverarbeitung geschieht in zwei Digitalchips, welche in der Abteilung System Design des IHP entwickelt und in der Pilotlinie des Institutes hergestellt wurden. Diese wurden in ein gemeinsames BGA-Gehäuse verpackt und auf der CardBus-Platine aufgelötet. Hierdurch wird es möglich, das CardBus-Format trotz des relativ großen Platzbedarfs der Analogschaltung zur gleichzeitigen Unterstützung von 2,4 und 5 GHz einzuhalten. Abb. 4 zeigt das (noch offene) BGA-Gehäuse mit den beiden Digitalchips. Das fertige WLAN-System ist in Abb. 5 dargestellt. Mit diesem Modul verfügt das IHP über eine einzigartige Unterstützung der Dienstgüte im WLAN, welche in verschiedenen Bereichen eingesetzt werden kann.



Abb.5: Am IHP entwickeltes IEEE 802.11a/g WLAN-Modul mit Unterstützung der Dienstgüte.

Fig.5: IHP WLAN module for the IEEE 802.11a/g standard with support of quality of service.

IEEE 802.11a/g modules developed at the IHP. The result is a complete WLAN module in CardBus format with a number of enhancements needed to support QoS:

- data is handled in several queues with different priority levels,
- statistical data is supplied to the host computer to characterize the channel state, forming the basis for decisions made by the optimization algorithms,
- the modules allow a detailed control over the transmission parameters on a packet-by-packet basis.

The required data processing is performed by two digital chips, developed in the System Department and manufactured in the IHP pilot line. These were bonded into a single BGA package and assembled onto the CardBus circuit board. This procedure keeps the module within the size constraints, in spite of the relatively large space needed by the analogue circuitry to support both 2.4 and 5 GHz. Fig. 4 shows the (still open) BAG package with the two digital chips. The complete WLAN module is shown in Fig. 5. With this module the IHP has a unique WLAN system which can support quality of service, which can be used in diverse applications.

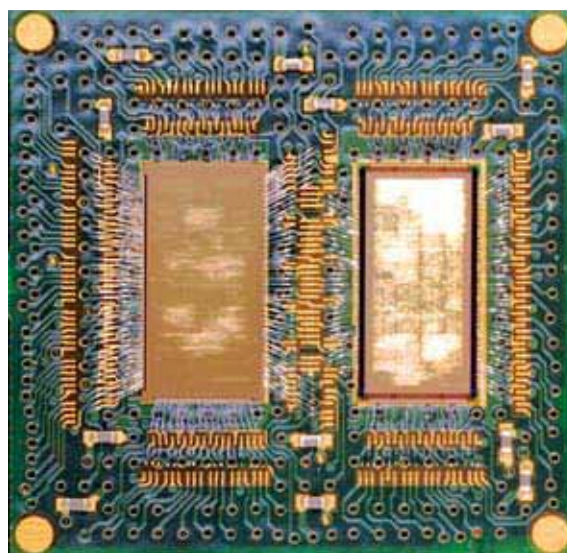


Abb.4: BGA Trägerplatine mit den gebondeten Digitalchips des WLAN-Moduls.

Fig.4: BGA packaging of the digital chips for the WLAN module.

OMEGA – Zukünftige Gigabit-Heimnetzwerke

In Zukunft werden in privaten Haushalten Internetverbindungen mit Datenraten von 100 Mbps und mehr standardmäßig verfügbar sein. Neue Technologien wie „Fibre To The Home“ (FTTH) und „Asymmetric Digital Subscriber Line“ (ADSL) ermöglichen sogar noch deutlich höhere Datenraten. Insbesondere wird es in Zukunft im Internet eine große Auswahl von Multimedia-Inhalten geben, die dem privaten Endnutzer im Haus verfügbar gemacht werden muss. Von einem Multimedia-Heimserver sind verschiedene Medienströme auf unterschiedliche Video- und Audiogeräte zu leiten. Des Weiteren muss das Heimnetz die Anbindung verschiedenster Desktop-, Laptop- und mobiler Rechner ermöglichen.

Ziel des Projektes OMEGA ist es, Konzepte für ein benutzerfreundliches Heimnetzwerk zu entwickeln. Um die zuverlässige Anbindung unterschiedlicher Geräte in allen Bereichen des Hauses zu gewährleisten, werden verschiedene Technologien parallel eingesetzt. Daher beschäftigen wir uns im Projekt OMEGA intensiv mit der Kombination und Zusammenarbeit verschiedener Technologien:

- *Drahtlose (Radio-) Kommunikationssysteme ermöglichen eine hohe Mobilität.*
- *Kommunikation mithilfe von sichtbarem Licht nutzt das Potential zukünftiger LED-Beleuchtung.*
- *Die Nutzung des Stromnetzes ermöglicht es, Daten durch dicke Wände und Decken zu übertragen.*

Jede dieser Technologien wird in einem separaten Arbeitspaket untersucht. Darüber hinaus werden im Inter-MAC-Arbeitspaket Methoden und Techniken entwickelt, alle drei Technologien zu kombinieren.

OMEGA – Gigabit Home Networks of the Future

In the future, high speed internet connections for private users with data rates above 100 Mbps will be standard in every home. New technologies such as “Fibre To The Home” (FTTH) and “Asymmetric Digital Subscriber Line” (ADSL) allow even higher data rates. In particular, a wide range of multimedia contents will be available on-line and will have to be delivered to the home. From a home media server several media streams have to be routed via a home network to various audio and video devices. Furthermore, a home network should also allow communication with a multitude of desktop, laptop and handheld computing devices.

The aim of the project OMEGA is the development of concepts for user-friendly home networks. To achieve reliable communications in all areas of a home, different technologies have to be combined. Therefore, OMEGA is focused on the interoperability of different technologies:

- radio communication systems enable high mobility,
- visible light communication utilizes the potential of future LED-based lighting systems,
- power line communication facilitates communication through thick walls and ceilings.

Each of these technologies is investigated in an individual work package. Additionally, the mechanisms for combining all three technologies are investigated in a separate work package named ‘Inter-MAC’.

OMEGA ist ein ‚Integriertes Projekt‘ im siebten EU-Rahmenprogramm. Das Projekt hat im Januar 2008 begonnen und wird von France Telecom koordiniert. Die wichtigsten Beiträge des IHP sind im ‚Radio‘-Arbeitspaket (WP2) und im Arbeitspaket ‚Inter-MAC‘ (WP5). In WP2 werden wir auf der Basis unserer umfangreichen Erfahrung auf dem Gebiet der 60-GHz-Kommunikation einen 60-GHz-Transceiver für die Anforderungen des Projektes OMEGA entwickeln und anpassen. Der 60-GHz-Demonstrator wird in das OMEGA-Netzwerk integriert. Im Zusammenwirken mit anderen Systemen wird eine robuste Verbindung für Video- und Audio-Anwendungen gewährleistet. Im Rahmen des ‚Inter-MAC‘-Arbeitspaketes werden am IHP auch Methoden und Techniken zur Kombination der verschiedenen Kommunikationssysteme entwickelt. Dazu wird eine einheitliche Semantik für die verschiedenen individuellen Protokollschichten vereinbart.

Ziel des Projektes ist es, die entwickelten Methoden, Techniken und Systeme in einem ‚Showroom‘, der einer Apartmentwohnung ähnelt, zu demonstrieren. Intensive Tests dienen der Verifikation und weiteren Verbesserung der entwickelten Systeme.
<http://www.ict-omega.eu/>

OMEGA is an Integrated Project within the EU-Framework 7. Twenty partners' institutions are contributing to this work. The project started in January 2008 and is co-ordinated by France Telecom. IHP's main contributions are in the Radio work package (WP2) and the Inter-MAC work package (WP5). In WP2, based on our experience on 60 GHz communication systems, we will develop and adapt a 60 GHz wireless transceiver to the requirements of OMEGA. We will develop a 60 GHz demonstrator for data rates beyond one Gbps to be integrated into the OMEGA framework. In conjunction with other technologies a robust link for video and audio streaming applications will be established. IHP also develops interfaces and methods for the combination of different communication technologies within the Inter-MAC WP5. A common semantic for the operation of the different individual MAC layers is defined.

Towards the end of the project, the developed techniques, transceivers and systems will be demonstrated in a showroom – resembling a future private apartment flat. Intensive tests will verify and further improve the developed systems.
<http://www.ict-omega.eu/>

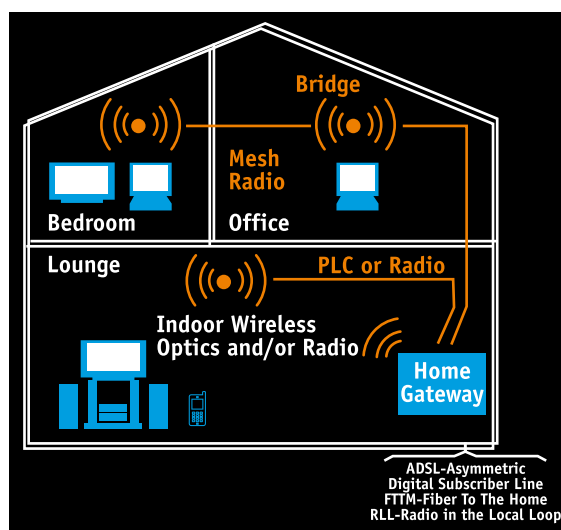


Abb. 6: Komponenten eines zukünftigen Gigabit-Heimnetzwerkes.
 Fig. 6: Elements of the future Gigabit Home Network.

SiGe-Schaltkreise über 100 GHz

Die spezifischen Eigenschaften von elektromagnetischer Strahlung bei Frequenzen von 100 GHz und darüber lassen sie für eine Reihe neuer Anwendungen interessant werden. Diese Anwendungen arbeiten bei Frequenzen im Übergangsbereich von den Millimeterwellen zum Terahertz-Gebiet, d.h. von 100 GHz bis einige THz. Die Strahlung kann sowohl mit optischen Methoden als auch mit elektronischen Methoden erzeugt werden. Der Aufwand bei der Erzeugung der Strahlung mit ausreichender Leistung ist heute noch sehr groß. Erst mit zukünftigen modernen Halbleiter-Technologien kann man diese Strahlung in hoher Qualität mit ausreichender Leistung herstellen und detektieren. Dabei werden höchste Ansprüche an die Parameter der verwendeten Halbleiter-Bauelemente gestellt. In Forschungsprojekten, an denen auch das IHP beteiligt ist, werden Frequenzen bis 500 GHz (0,5 THz) angestrebt.

Am IHP wurden unterschiedliche integrierte Schaltungen entwickelt für Anwendungen bei Frequenzen zwischen 94 GHz und 200 GHz. Unter anderem wurden rauscharme Verstärker (LNA) für 94 GHz und 120 GHz entwickelt sowie Oszillatoren für Frequenzen zwischen 94 GHz und 200 GHz. Im Folgenden wird das LNA-Design bei den genannten Frequenzen beschrieben.

Die Schwierigkeit im Design von Verstärkern bei Millimeterwellenfrequenzen resultiert aus den unvermeidlichen parasitären Induktivitäten am Übergang vom Chip zur Leiterplatte. Weiterhin ist bei Verwendung von Standard CMOS- oder BiCMOS-Technologien wegen interner parasitärer Elemente die Verbindung der Masse-Elektrode schwierig. Um dieses Problem zu vermeiden, wurde eine neuartige integrierte Wellenleiterstruktur entwickelt, die an allen Stellen des Chips eine nahezu ideale Masseverbindung bereitstellt. Diese Struktur ist in Abb. 7 dargestellt.

SiGe Circuits above 100 GHz

The specific properties of electromagnetic radiation at frequencies of 100 GHz and above make it interesting for several new applications. These applications will operate at frequencies in the transition region from millimeter-wave to the terahertz-region, which is from 100 GHz to a few terahertz. Radiation in this frequency range can be generated with optical means as well as with electronic methods. To date though, the generation of the radiation is still quite expensive. Only future modern semiconductor technologies will enable the generation of this radiation in high quality and with sufficient power. Also, the detection of the radiation will be performed with new semiconductor devices. Both processes will make high demands on the performance of the semiconductor devices. Cut-off frequencies as high as 500 GHz (0.5 THz) are targeted in research projects in which also IHP is involved.

At IHP, several integrated circuits for applications at frequencies between 94 GHz and 200 GHz have been developed based on IHP's SiGe BiCMOS technologies. Among others, low-noise amplifiers (LNA) for 94 GHz and 120 GHz and oscillators for frequencies between 94 GHz and 200 GHz were developed. In the following, the LNA-design will be described.

The design of integrated amplifiers at millimeter-wave frequencies faces the difficulty of inevitable parasitics at the interface to the PCB. Also, the wiring of ground node is difficult because of internal parasitics in a standard CMOS or BiCMOS technology. To overcome the quality problems with internal ground, an innovative transmission-line structure was developed providing high-quality grounding at every place of the chip. The principal structure of the new device is described in Fig. 7.

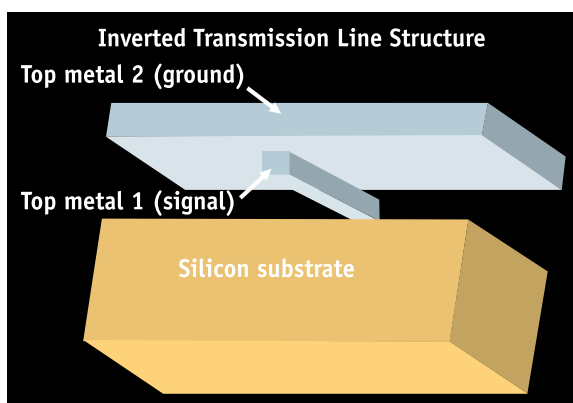


Abb.7: Ansicht der neuartigen integrierten Wellenleiter.
Fig.7: Perspective view on the innovative integrated transmission line structure.

Die Leistungsfähigkeit des Konzeptes wurde bestätigt, indem Verstärker für Frequenzen zwischen 60 GHz und 140 GHz entwickelt und hergestellt wurden unter Benutzung des 0,25- μm -SiGe-BiCMOS-Design-Kit des IHP. Als Beispiel zeigt Abb. 8 das Foto eines 120-GHz-Verstärkers. Die Anschlüsse oben und unten sind die Hochfrequenzanschlüsse in 100 μm GSG-Konfiguration für On-Wafer-Messungen. Wie man sehen kann, ist der gesamte Chip mit einer dicken Aluminiumschicht bedeckt, die nahezu ideale Masseverbindungen an jeder Stelle des Chips gewährleistet. Um Einsicht in die innere Struktur des IC zu bekommen, zeigt Abb. 9 das Chipfoto des 94-GHz-Verstärkers, wobei die integrierten Wellenleiter in der TopMetal2-Ebene eingezeichnet sind. Diese Wellenleiter dienen der Eingangs- und Ausgangsanpassung, dem Biasing und der Anpassung zwischen den

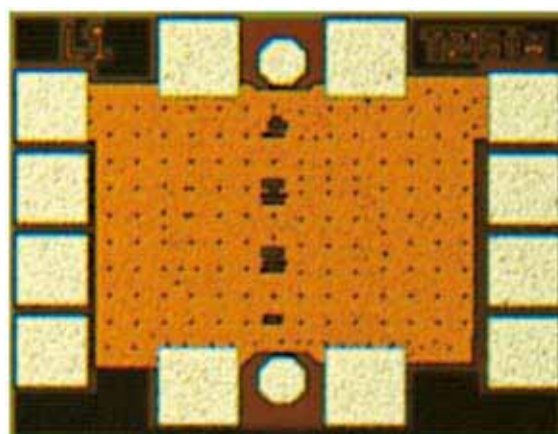


Abb.8: Chipfoto eines 120 GHz-Verstärkers.
Fig.8: Photo of 120 GHz amplifier.

The concept was verified by design and fabrication of amplifiers for frequencies between 60 GHz and 140 GHz. All the chips were designed utilizing the 0.25 μm SiGe BiCMOS design-kit of IHP. As an example, Fig. 8 shows the chip photo of a 120 GHz amplifier. The pads on top and on bottom are RF-pads in 100 μm ground-signal-ground (GSG) configuration for on-wafer test. As can be seen, the whole chip is covered with a thick Aluminum layer (top metal 2) to provide ideal ground at every place of the chip. To gain knowledge about the internal structure of the IC, Fig. 9 shows a chip photo of the 94 GHz amplifier including the drawing of the transmission lines in top metal 1. The transmission lines are used for input and output matching, biasing and for inter stage

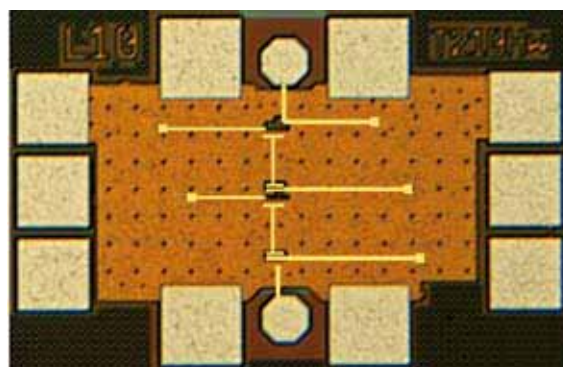


Abb. 9: Chipfoto des 94-GHz-Verstärkers mit sichtbar gemachten Wellenleitern.
Fig. 9: Photo of 94 GHz amplifier with visible buried transmission lines.

Stufen.

Die Verstärker-Chips wurden gemessen unter Verwendung eines Vektor-Netzwerk-Analysators. Die Abbildungen 10 und 11 zeigen die Messergebnisse an dem 120-GHz-Verstärker. Der Ausgang ist für eine optimale Anpassung an 50Ω designed, der Eingang für eine optimale Rauschanpassung. Der Vergleich der gemessenen mit den simulierten Kennwerten zeigt eine sehr gute Übereinstimmung. Unter anderem ist dies auch auf die Leistungsfähigkeit der entwickelten innovativen integrierten Wellenleiter zurückzuführen.

matching.

The amplifier chips were measured using a vector network analyzer. Figures 10 and 11 present the measurement results for the 120 GHz amplifier. The output is designed for optimum matching to 50Ω and the input for optimum noise matching. The comparison of the measured and simulated data demonstrates excellent conformance. Among others, this is due to the performance of the innovative transmission line structure described above.

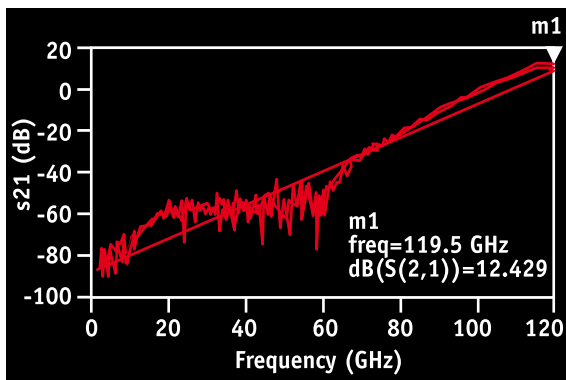


Abb. 11: Gemessene Verstärkung des 120-GHz-LNA.
Fig. 11: Measured gain of the 120 GHz LNA.

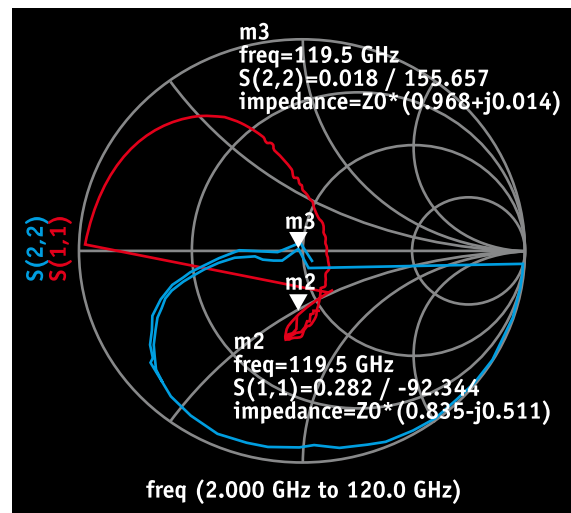


Abb. 10: Gemessene Eingangs- und Ausgangsanpassung.
Fig. 10: Measured input and output matching.

Reference:

W. Winkler, J. Borngräber, F. Korndörfer, C. Scheytt, "94 GHz Amplifier in SiGe Technology," in Proceedings European Microwave Integrated Circuits Conference (EuMIC2008), Amsterdam, October 2008.

60 GHz High-Performance Linear Amplifier and Transmitter

Die Schaltungen für den Power-Amplifier (PA) und den Transmitter wurden im Rahmen des durch das BMBF geförderten Projektes EASY-A entwickelt.

Ein 7 GHz breites, lizenzfreies Frequenzband um 60 GHz, welches als ISM-Band (für Industrie, Wissenschaft und Medizin) ausgewiesen wurde, eröffnet die Möglichkeit der drahtlosen Kommunikation mit Datenraten in der Größenordnung von Gigabit pro Sekunde. Ziel des Projektes ist es, einen Versuchsaufbau für 60-GHz-Funkverbindungen mit einer Datenrate im Bereich Gbps herzustellen.

Die Abb. 12 zeigt das Schaltungsprinzip des Senders. Die Senderschaltung besteht aus Mischer, Phasenregelschleife (PLL), Vorverstärker (Preamplifier), einem Spiegelfrequenz-Sperrfilter (Image Rejection Filter) und einem Leistungsverstärker (PA). Der Versuchsaufbau arbeitet bei einer Zwischenfrequenz (ZF) von 5 GHz und das 60-GHz-Funkmodul ist mit dem IEEE 802.11a Standard kompatibel. Das ZF-Signal wird im Mischer mit dem 56-GHz-Signal der integrierten PLL hochgemischt. Das Ausgangssignal des Mixers wird vom Vorverstärker erhöht. Der anschließende Filter unterdrückt die Spiegelfrequenz bei 51 GHz. Der PA dämpft die Spiegelfrequenz und sendet ein starkes Signal zur Antenne. Das im System verwendete OFDM Modulationsverfahren ist störanfällig gegenüber nichtlinearen Verzerrungen. Deshalb ist der Parameter 1 dB Ausgangs-Kompressionspunkt (P1dB) des PAs als Maß der maximalen Ausgangsleistung mit linearer Verstärkung von großer Bedeutung.

60 GHz High-performance Linear Amplifier and Transmitter

The circuitry of the power amplifier (PA) and the transmitter was developed within the BMBF-funded project EASY-A.

A large license-free band of 7 GHz centered around 60 GHz, which was designated as an Industrial, Scientific and Medical (ISM) band, offers the opportunity for wireless communication with data rates in the order of gigabit per second. The goal of the project is to make use of this large band and to produce a demonstrator for 60 GHz wireless communications with a data rate in the range of Gbps.

The transmitter architecture is shown in Fig. 12. The transmitter front-end consists of a mixer, a phase-locked loop (PLL), a preamplifier, an image rejection filter and a power amplifier. The system has an intermediate frequency (IF) at 5 GHz, and the 60 GHz transceiver front-end is compatible to IEEE 802.11a standard. The IF signal is up-converted in the mixer with the 56 GHz oscillator signal from the integrated PLL. The mixer has low gain so the signal is additionally amplified in the preamplifier. The filter suppresses the image at 51 GHz. The PA provides additional amplification, image suppression and delivers a strong signal to the antenna. The OFDM modulation scheme used in the system is sensitive to nonlinear distortion. Therefore, the PA parameter of interest is output 1 dB compression point (P1dB), which is a measure of maximum output power with linear amplification.

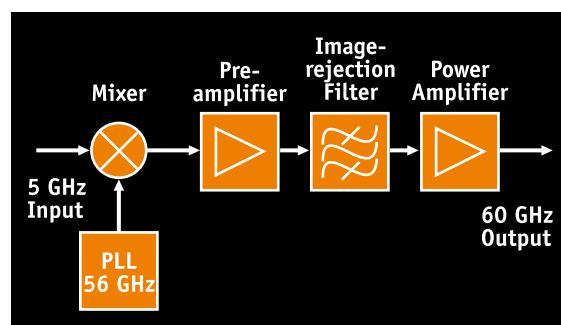


Abb. 12: Das Prinzipschaltbild des Senders.
Fig. 12: The architecture of the transmitter.

Der PA wurde in mehrstufiger differentieller Kaskodeschaltungstechnik entworfen. Kaskodeschaltungen bieten hohe Verstärkung, ca. 11 dB je Stufe in der Technologie des IHP, sowie die Möglichkeit der guten Quellen- und Lastanpassung. Für die geforderte Verstärkung des PA von 25 dB wurden drei Kaskodestufen entworfen. Der PA ist ein Klasse-A-Verstärker, um den P1dB zu erhöhen. Der differentielle P1dB am Ausgang liegt bei 13,5 dBm für 61 GHz. Der P1dB von 17,2 dBm bei 65 GHz ist der höchste publizierte über 60 GHz in SiGe-Technologie. Die Sättigungsleistung von 18,7 dBm bei 61 GHz erreicht bei 66 GHz mit 19 dBm ihr Maximum. Die Verstärkung von 33 dB wurde bei 61 GHz gemessen. Das kompakte differentielle Design führte zur kleinen Chipfläche von nur 1 mm x 0,6 mm = 0,6 mm² mit Bondpads. Der PA wurde in den Transmitterchip integriert. Das Chipfoto vom Transmitter ist als Abb. 13 zu sehen.

Der Transmitterchip wurde auf ein Board aufgebaut und mit dem Gesamtsystem ausgemessen. Fehlerfreie Datenübertragungen wurden über 5 m mit einem QPSK-Signal, 3/4 Code und einer Datenrate von 360 Mbps gemessen. Der Transmitter-Chip hat eine Leistungsaufnahme von 1,15 Watt und ist 1,8 x 1,4 mm² groß.

The topology chosen for the PA is a multi-stage differential cascode. Cascode offers high gain (around 11 dB per stage for IHP technology) and the possibility of good matching at both input and output. To achieve the required PA amplification of 25 dB, three-stage cascode was chosen. The PA is a class A amplifier to increase P1dB. Differential P1dB at the output is 13.5 dBm at 61 GHz. P1dB of 17.2 dBm at 65 GHz is the highest reported above 60 GHz in SiGe. Saturated power is 18.7 dBm at 61 GHz and maximum 19 dBm at 66 GHz. Measured amplification is 33 dB at 61 GHz. Compact differential design resulted in small size of 1 mm x 0.6 mm = 0.6 mm² with pads. The PA was integrated in the transmitter. Fig. 13 shows the chip photo of the transmitter.

The transmitter chip was mounted on board and measured with the whole system. The measurements showed error-free data transmission over 5 meters. This was done with QPSK signal, 3/4 coding, and data rate of 360 Mbps. Total power consumption of the transmitter is 1.15 W and chip size is 1.8 x 1.4 mm².

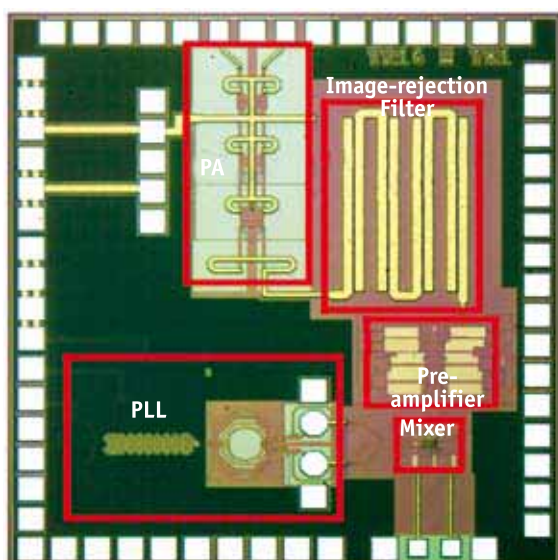


Abb. 13: Chippfoto des Transmitters.
Fig. 13: Transmitter chip photo.

Frequenzagiler SiGe Synthesizer für Software-Defined Radio

Ziel des Projektes ist es, einen Frequenzsynthesizer zu entwerfen, der in der Lage ist, I/Q-Signale in den Frequenzbändern 0,6 - 4,6 GHz, 5 - 7 GHz, 10 - 14 GHz und 20 - 28 GHz für ein Software-Defined Radio zu erzeugen. Das Design strebt eine vollständig integrierte Lösung mit sehr geringem Phasenrauschen an.

Die ständig wachsende Nachfrage nach vielfältigen drahtlosen Dienstleistungen lässt ständig neue Standards entstehen, die oft mit neuen Frequenzbändern oder neuen Modulationsarten einhergehen. Gegenwärtig wird der Systementwurf einschließlich Hard- und Software der PHY/MAC-Layer separat für jeden Standard durchgeführt, was die Nachnutzung von Hardware für einen neuen Standard verhindert. Es entstehen enorme Kosten durch die Ersetzung der Hardware in einem Netzwerk für einen neuen Standard. Oft ist die Koexistenz verschiedener Standards wünschenswert. Dies stellt eine starke Motivation für die Kommunikationsindustrie dar, eine Vielzahl von Kommunikationsstandards wie z.B. GSM, GPRS, EDGE, HSDPA, DVB-H, DVB-T, DAB, UMTS, LTE, WiMAX und WLAN in einem einzigen Gerät zu integrieren. Darüber hinaus treibt die Überfüllung des Spektrums die Forschungen zur effizienteren Nutzung des verfügbaren Spektrums, z.B. mittels Cognitive Radio. Für alle derartigen Anwendungen ist eine universelle programmierbare Hardware wünschenswert, welche oft als Software-Defined Radio bezeichnet wird. Einer der kritischen Blöcke eines solchen Radios ist der Frequenzsynthesizer. Die größte Herausforderung ist es, eine große Anzahl von Frequenzen zu erzeugen, ohne dabei das Phasenrauschen zu verschlechtern.

Frequency-Agile SiGe Synthesizer for Software-Defined Radio

The objective of this project is to design a frequency synthesizer which is able to provide I/Q signals over the frequency bands 0.6 - 4.6 GHz, 5 - 7 GHz, 10 - 14 GHz, and 20 - 28 GHz for the software-defined radio application. The design is aimed at fully integrated realization with very low phase noise.

The ever-increasing demand for the wide range of wireless services is continuously generating new standards, which often come with new frequency bands or with new modulations schemes. Currently, the system design including hardware and software design of the PHY/MAC layer is done separately for every standard, prohibiting the reuse of the hardware to accommodate a new standard. The costs required in evolving a complete network to a new standard by means of a hardware replacement are enormous. Often the coexistence of several standards is highly desirable. This strongly motivates the communications industry to integrate a multitude of communication standards, e.g., GSM, GPRS, EDGE, HSDPA, DVB-H, DVB-T, DAB, UMTS, LTE, WiMAX, WLAN into a single device. Moreover, the already crowded spectrum is driving research on more efficient use of the available spectrum, e.g. by cognitive radio. For all such applications, a universal programmable hardware is desirable, which is often referred to as software-defined radio. One of the critical blocks of such a radio is the frequency synthesizer. The main challenge is to generate a large number of frequencies without sacrificing the phase noise.

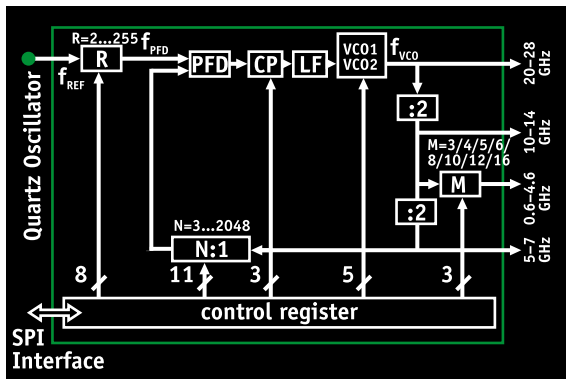


Abb. 14: Synthesizer-Architektur.
Fig. 14: Synthesizer architecture.

Die Feinabstimmung in dem Low-IF-Transceiver wird digital realisiert. In diesem Fall ist ein integer-N Frequenzsynthesizer adäquat, da somit fraktionale Seitenbänder vermieden werden. Im Allgemeinen wird der Multiband-, Multistandard-Träger durch Multiplikation, Mischung und Teilung der VCO-Frequenz erzeugt. Frequenzteilung ist jedoch vorzuziehen, da beim Mischen und Multiplizieren Seitenbänder entstehen. In diesem Synthesizer werden ein VCO mit relativ großem Abstimmbereich und ein Satz von Teilern benutzt, um den gesamten Abstimmbereich zu erhalten.

Die Architektur des Synthesizers ist in Abb. 14 gezeigt. Abb. 15 zeigt das Chipfoto. Der Synthesizer enthält einen integrierten VCO mit geringem Rauschen und einem Abstimmbereich von 20 - 28 GHz. Um einen weiten Abstimmbereich bei kleiner VCO-Verstärkung zu bekommen, hat der VCO zwei Kerne. Jeder dieser Kerne besitzt 16 Bänder, die mittels einer 4-Bit-Steuerleitung ausgewählt werden können. Der Synthesizer hat eine programmierbare Ladungspumpe, bei welcher der Strom von 250 μ A bis 3,75 mA variiert werden kann, ein integriertes Schleifenfilter und einen programmierbaren 11-Bit-Frequenzteiler (N). Ein Teil des Schleifenfilters kann außerhalb des Chips implementiert werden zur weiteren Seitenbandunterdrückung. Der 8-Bit-Referenzteiler gestattet eine programmierbare Vergleichsfrequenz am PFD-Eingang. Die Auflösung des Synthesizers wird durch den Referenzteiler, den programmierbaren Teiler, den Vorteiler und das Teilverhältnis M festgelegt.

In the digital low-IF transceiver architecture the fine step frequency tuning will be realized in the digital domain. In this case, an integer-N frequency synthesizer is adequate, since fractional spurs are avoided. Generally, multiplying, mixing or dividing the voltage controlled oscillator (VCO) frequency accomplishes the multi-band multi-standard carrier generation. However, the frequency division is the preferred technique as the mixing or the multiplications generate spurs. In this synthesizer, a VCO with a relatively large tuning range and a set of dividers will be used to accomplish the total tuning range.

The architecture of the synthesizer is shown in Fig. 14. Fig. 15 shows the die photo. The synthesizer contains a low-noise fully integrated VCO with a tuning range of 20 - 28 GHz. To achieve a wide tuning range while keeping a low gain (KVCO), the VCO has two cores. Each core has 16 bands selectable by a 4-bit digital control. The synthesizer has a programmable charge pump, where the charge pump current can be varied from 250 μ A to 3.75 mA, an integrated loop filter, and an 11 bit programmable feedback divider (N). Part of the loop filter can be implemented off-chip for further spur reduction. The 8-bit reference divider allows a programmable comparison frequency at the PFD input. The resolution of the synthesizer is set by reference divider, programmable divider, prescaler and M-divider value.



Abb. 15: Chip-Photo.
Fig. 15: Die photo.

Die gemessenen Abstimmbereiche sind 20,5 - 27,5 GHz, 10,25 - 13,75 GHz, 5,125 - 6,875 GHz und 0,64 - 4,58 GHz. Das gemessene Phasenrauschen ist -108 dBc/Hz, -120 dBc/Hz, -135 dBc/Hz bei 1 MHz Abstand vom Träger für 24 GHz, 4 GHz bzw. 700 MHz. Abb. 16 zeigt das Phasenrauschspektrum für 2, 3 und 4 GHz. Serielle Daten werden über eine SPI-Schnittstelle an die Register auf dem Chip übertragen. Die erforderlichen Versorgungsspannungen sind 2,5 V, 3 V und 5 V. Der Synthesizer wird in der SiGe-BiCMOS-Technologie SG25H3 des IHP gefertigt.

The measured lock ranges are 20.5 - 27.5 GHz, 10.25 - 13.75 GHz, 5.125 - 6.875 GHz, and 0.64 - 4.58 GHz. The measured phase noise is -108 dBc/Hz, -120 dBc/Hz, -135 dBc/Hz at 1 MHz offset for 24 GHz, 4 GHz, 700 MHz respectively. Fig. 16 shows phase noise spectrum for 2, 3 and 4 GHz. Serial data is transferred into the on-chip registers via a SPI interface. The required supply voltages are 2.5 V, 3 V and 5 V. The synthesizer IC is manufactured in IHP's SG25H3 SiGe BiCMOS process.

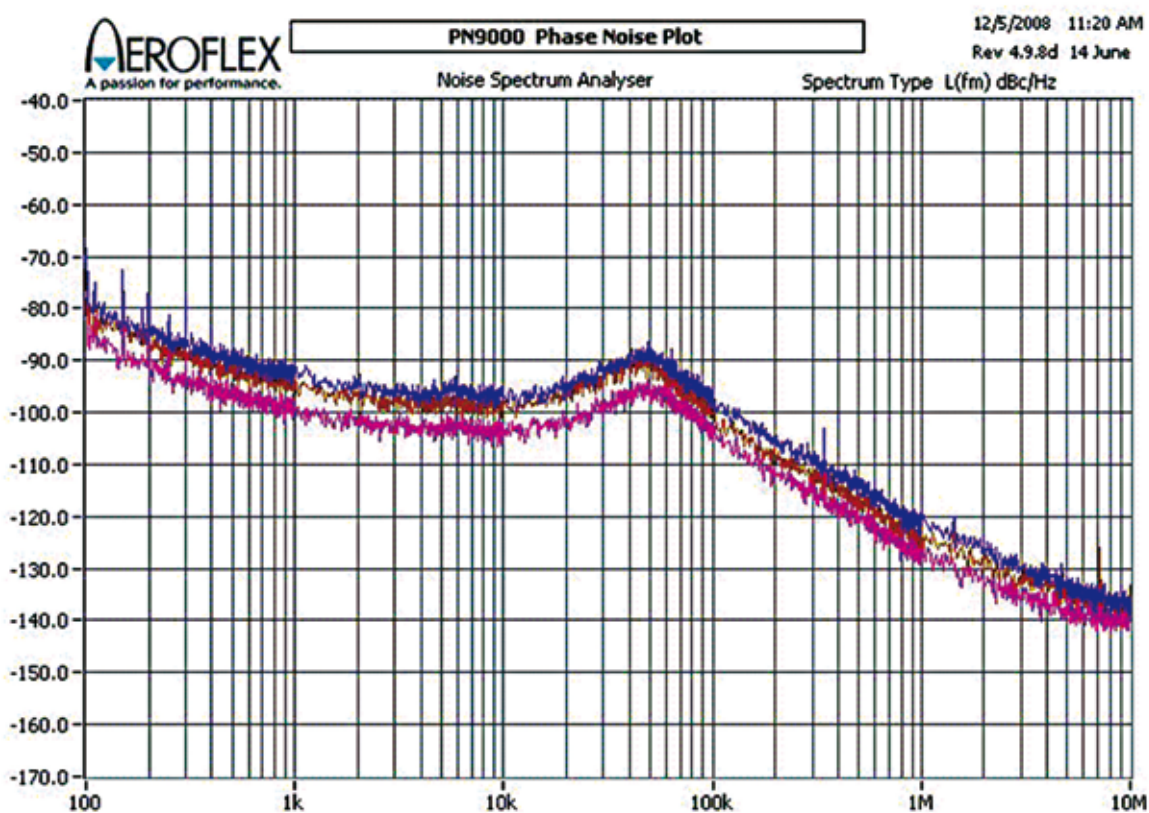
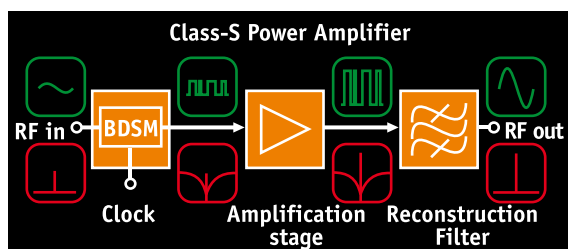


Abb. 16: Gemessenes Phasenrauschen bei 4 GHz, 3 GHz und 2 GHz.
 Fig. 16: Measured phase noise at 4 GHz, 3 GHz and 2 GHz.

Hochfrequenz-Modulator für Klasse-S-Verstärker

Ziel des Projekts ist ein Hochfrequenz- (HF) Modulator als einer der wichtigsten Kernbausteine für einen Klasse-S-Verstärker. Diese Klasse gehört zu den Schaltverstärkern und ermöglicht einen sehr hohen Wirkungsgrad. Abb. 17 zeigt das komplette System. Das HF-Leistungsverstärkermodul soll eine deutlich gesteigerte Leistungseffizienz gegenüber heute üblichen AB-Verstärkern aufweisen. Im Vergleich zu anderen Schaltverstärkern bietet die Klasse-S-Architektur deutlich höhere Linearität. Diese Architektur ist sehr gut geeignet für die Anwendung in Basisstationen. Da die Leistungsverstärker der Basisstationen den Stromverbrauch von Mobilfunknetzen dominieren, wird der Energieaufwand für die mobile Kommunikation deutlich gesenkt.

Das Projekt umfasst den Entwurf eines HF-Modulators, um den praktischen Nachweis der Machbarkeit eines vollständigen Klasse-S-Systems für hohe Leistungen in dem für Mobilfunk und Rundfunk typischen Frequenzbereich 100 - 2100 MHz zu führen. Die Effizienz des gesamten Klasse-S-Verstärkers hängt auch stark von den Eigenschaften des Modulators ab. Der Modulator soll ein quasi-digitales Signal liefern, um den Pulsbetrieb des Leistungsverstärkers zu ermöglichen. Als Modulatorarchitektur wurde eine Bandpass-Delta-Sigma-Struktur (BDSM) ausgewählt. Der BDSM wandelt ein HF-Signal mit nichtkonstanter Einhüllenden in ein 1-bit-Signal, das vom Leistungsverstärker verstärkt wird. Das nachgeschaltete Rekonstruktionsfilter filtert die unerwünschten Hochfrequenzanteile außerhalb des Nutzbandes aus und rekonstruiert so die verstärkte Version des ursprünglichen HF-Signals mit nichtkonstanter Einhüllender.



High Frequency Modulator for Class-S Amplifier

The project deals with a high-frequency modulator as one of the most important components of the class-S power amplifier, which is a switched mode amplifier with potentially very high efficiency. The complete system is shown in Fig. 17. The RF power amplifier module should offer much higher power efficiency than usual AB power amplifiers. In comparison to other switched mode amplifiers the class-S architecture shows better linearity. This architecture is very well-suited for base station applications. Since the power consumption of the base station power amplifier is dominant in the mobile networks, the development of the class-S system will reduce the total energy consumption for mobile communications.

The project includes the design of the high frequency modulator to prove the feasibility of a complete high-power class-S power amplifier for frequencies in the range of 100 - 2100 MHz. The power added efficiency of the class-S power amplifier depends on the properties of the modulator. The modulator should produce a quasi digital signal to guarantee the switching mode of the amplifier. The bandpass delta sigma structure (BDSM) has been chosen as architecture for the modulator.

The BDSM converts an RF signal with non-constant envelope into a 1-bit signal which is amplified by the switched-mode power amplifier. The subsequent reconstruction filter suppresses the undesired RF components outside of the filter passband and reconstructs in this way the amplified RF signal with non-constant envelope.

Abb. 17: Die Klasse-S-Verstärker-Architektur mit Bandpass-Delta-Sigma-Modulator (BDSM).
 Fig. 17: The Class-S power amplifier architecture with bandpass delta-sigma modulator (BDSM).

Bisher sind im Rahmen des Projektes zwei Chips erfolgreich entwickelt, integriert und gemessen worden. Der erste Chip hat 450 MHz Eingangsfrequenz und 1,8 GHz Abtastfrequenz. Der zweite ist für 2,1 - 2,2 GHz Eingangsfrequenz und 9 GHz Abtastfrequenz. Das Chipfoto des 2,1 - 2,2 GHz Modulators ist in Abb. 18 dargestellt.

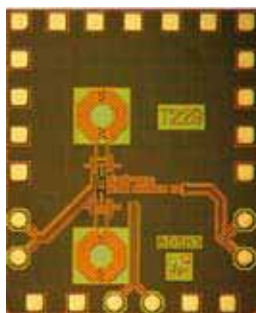


Abb. 18: Chip-Photo.
Fig. 18: Chip photo.

Beide Chips basieren auf der gleichen Architektur. Abb. 19 zeigt das Blockschaltbild des Modulators, der als 4.- Ordnung continuous-time LC BDSM ausgeführt ist. Der Analogteil besteht aus zwei LC-Resonatoren und gm-Zellen. Der Digitalteil beinhaltet den Komparator und D/A Wandler.

Mit einem Sinussignal am Eingang erreicht der 2,1 - 2,2 GHz Modulator einen SNR-Wert von 42-43 dB in 10 MHz Bandbreite. Das Ausgangsspektrum ist in Abb. 20 dargestellt. Der Leistungsverbrauch ist 270 mW bei -3 V Versorgungsspannung. Die Messungen zeigten, dass der Modulator für einen Klasse-S- Leistungsverstärker gut geeignet ist. Für ein WCDMA moduliertes Signal hat der Modulator einen Error-Vector-Magnitude- (EVM) Wert kleiner als 2,3 % im gesamten Abstimmbereich dargestellt.

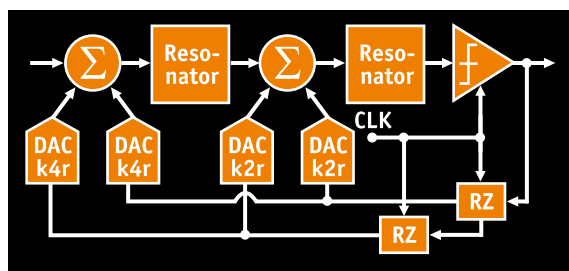


Abb. 19: BDSM-Architektur.
Fig. 19: BDSM architecture.

Currently, two chips have been successfully designed, integrated and measured in the project. The first one is working at 450 MHz input frequency and 1.8 GHz clock frequency. The second one can be tuned from 2.1 - 2.2 GHz signal frequency and clocked at 9 GHz. The microphotograph of the 2.1 - 2.2 GHz modulator is shown in Fig. 18.

Both chips are based on the same architecture. Fig. 19 shows a block diagram of the modulator which is implemented as a 4th order continuous-time LC BDSM. The analog part consists of two LC resonators. The digital part incorporates comparator and DACs.

The 2.1 - 2.2 GHz modulator achieves 42-43 dB signal-to-noise ratio (SNR) in 10 MHz bandwidth with sine wave input over the tuning range consuming 270 mW from -3 V supply. The output spectrum is shown in Fig. 20. Measurement results show that the circuit is well suited for Class-S power amplifier applications using WCDMA coding scheme. For a WCDMA modulated signal the modulator demonstrates an error vector magnitude (EVM) less than 2.3 % over the full tuning range.

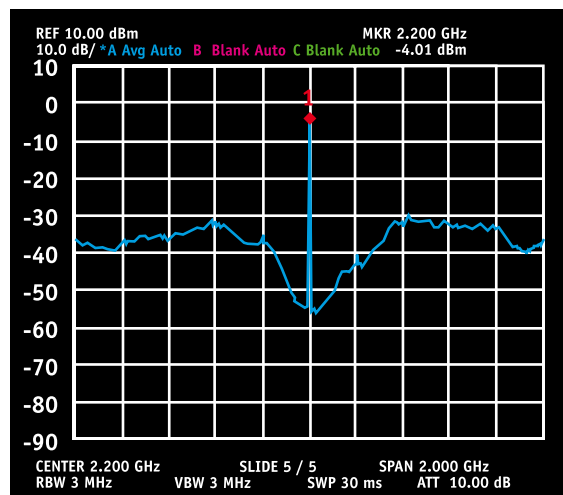


Abb. 20: Ausgangsspektrum.
Fig. 20: Output spectrum.

DOTFIVE

Das Ziel des Projektes DOTFIVE ist es, die maximale Arbeitsfrequenz von Silizium-Germanium-Hetero-Bipolartransistoren (SiGe-HBT) auf 0,5 Terahertz (500 Gigahertz) zu steigern. Dies bedeutet eine signifikante Steigerung im Vergleich zum derzeitigen Stand der Technik mit etwa 250 Gigahertz. Das IHP ist hier an einem leistungsstarken Konsortium von 15 europäischen Partnern aus Industrie und Forschung beteiligt, das in diesem Projekt von der europäischen Kommission innerhalb des 7. Rahmenprogramms unterstützt wird. Der Projektstart war im Februar 2008.

Die angestrebte deutliche Steigerung der Arbeitsfrequenz in einem Materialsystem, das mit der etablierten Silizium-Technologie kompatibel ist, ermöglicht neuartige und komplexe Systemlösungen, die zudem tauglich für die Massenproduktion sind. Die breite Palette möglicher Anwendungsgebiete, die sich mit dem Vordringen in den Terahertz-Frequenzbereich eröffnet, reicht von schneller Datenübertragung über Radaranwendungen bis hin zu neuartigen bildgebenden Verfahren in Medizin und Technik.

Das IHP ist neben dem IMEC eines von zwei beteiligten Instituten, das sich mit der Untersuchung „revolutionärer“ Konzepte zur Herstellung von SiGe-HBTs beschäftigt, jenseits etablierter Prozesstechnologien. Andere Projektpartner befassen sich mit der Optimierung bestehender technologischer Ansätze, der Unterstützung der Bauelemententwicklung durch Simulation, der Bauelementcharakterisierung und der Entwicklung von Demonstratorschaltungen.

Im ersten Jahr befasste sich die Projektarbeit am IHP zum einen mit der Optimierung der Kollektorisolation mit dem Ziel der Reduzierung parasitärer Kapazitäten bei gleichzeitigem Erhalt guter Leitfähigkeit des Kollektor-Anschlusses. Ein weiterer Forschungsansatz war die Untersuchung der Möglichkeiten zur vertikalen Skalierung des Basisprofils mithilfe neuartiger Methoden zur thermischen Ausheilung („Flash-Annealing“). Weiterhin wurde eine neuartige Transistorarchitektur entwickelt, die durch reduzierte parasitäre Elemente eine

DOTFIVE

The project DOTFIVE is dedicated to the goal of developing a Silicon-Germanium Hetero-Bipolar-Transistor (SiGe HBT) achieving a maximum operating frequency of at least 0.5 terahertz (500 gigahertz). This represents a significant performance enhancement compared to the state-of-the-art of about 250 gigahertz. IHP is part of a powerful consortium consisting of 15 European industry and research partners that is supported in this project by the European Commission within the 7th framework program. The project was started in February 2008.

The aspired enhancement of the maximum operating frequency, within a technology based on a material system that is compatible to the well-established silicon technology, paves the way for new and complex system solutions, which are moreover suited for mass production. A broad range of possible system applications that becomes feasible when entering the terahertz frequency regime, covers high-speed communication, radar application, as well as applications of mmWave imaging and sensing.

IHP, together with IMEC, is one of two institutes of the project that works on the “revolutionary” approach for constructing SiGe-HBTs beyond established concepts. Other partners investigate the possibilities of an “evolutionary” way of further optimizing the existing device architectures, support the technological development by device simulation, are involved in device characterization, and are designing demonstrator circuits to benchmark the device results.

During the first year of the project the work at IHP was mainly focused on three topics. A first task has been to investigate possibilities for reducing parasitic capacitances without compromising the conductance of the collector area. A second research focus has been to evaluate novel methods for thermal annealing (“flash annealing”) in order to achieve scaled vertical device profiles. A third activity has been the development of a novel transistor architecture that features a reduced impact of parasitic elements and

Verbesserung der Hochfrequenzeigenschaften erreicht. Hierbei wurde der Ansatz verfolgt, die in der üblichen „Doppel-Polysilizium“-Technologie nachteilige vertikale Anordnung des Basisanschlusses durch eine laterale Konstruktion zu ersetzen. Neben anderen Maßnahmen hat vor allem eine verbesserte Ausformung des selektiven epitaktischen Wachstums durch eine veränderte Ausrichtung der Bauelemente zur Kristallorientierung des darunterliegenden Silizium-Substrates zu einer weiteren Verbesserung der Hochfrequenzparameter geführt.

Durch die technologischen Entwicklungen konnte neben sehr guten Grenzfrequenzen f_T/f_{max} von 300 GHz/350 GHz ein Rekordwert der Gatterverzögerungszeit in Ringoszillatorschaltungen von 2,5 ps gemessen werden. Ein Vergleich der Grenzfrequenzen f_T und f_{max} der neuen Technologie („this work“) und der bisher schnellsten IHP-Technologie („reference“) ist in Abb. 21 gezeigt. Diese Ergebnisse wurden auf der IEDM-Konferenz im Dezember 2008 in San Francisco der Fachwelt vorgestellt.

thus enhanced RF-performance. In this approach, the vertical construction of the base connection, which is common in the standard ‘Double-Polysilicon’ Technology, is replaced by a lateral arrangement. In addition to several other measures a further enhancement of the RF performance for the SiGe HBTs has been largely achieved due to the optimized epitaxial growth conditions for the base stack, which we found for a changed orientation of the devices with respect to the underlying crystal structure of the silicon substrate.

The technological development has led to devices showing an outstanding RF-performance with f_T/f_{max} values of 300 GHz/350 GHz, as well as a record value for the gate delay in ringoscillators of 2.5 ps. A comparison of the RF parameters f_T and f_{max} of the new technology (“this work“) and the previous generation of IHP’s high-performance HBTs (“reference“) is shown in Fig. 21. These results have been presented at the IEDM conference in San Francisco in December 2008.

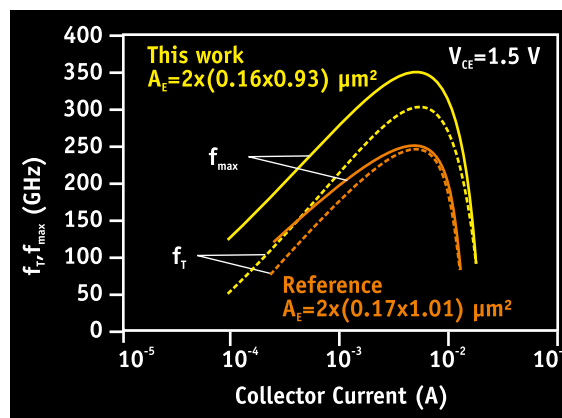


Abb. 21: HF-Parameter f_T und f_{max} der neuen Transistorarchitektur im Vergleich zur vorangegangenen IHP-Technologie.

Fig. 21: RF-Parameters f_T and f_{max} of the new device architecture compared to the previous IHP technology.

RF-LDMOS Transistoren in der 130-nm-SiGe-BiCMOS-Technologie

Ziel des Projektes ist die Entwicklung von integrierten MOS-Leistungstransistoren in der 130-nm-SiGe-BiCMOS-Technologie des IHP.

Für System-on-Chip-Anwendungen mit Komponenten wie Leistungsverstärkern oder Lasertreibern werden Transistoren mit hohen Durchbruchspannungen und hohen Grenzfrequenzen benötigt. Bisher bekannte Konzepte für die Integration von RF-LDMOS-Transistoren in skalierte CMOS- oder BiCMOS-Technologien sind mit einer Erhöhung der Komplexität der Prozesstechnologie und der Kosten verbunden. Im Rahmen der Entwicklung der 130-nm-SiGe-BiCMOS-Technologie am IHP werden Konzepte für HV-Transistoren untersucht, die ohne jeden zusätzlichen Prozessaufwand hergestellt werden.

In der 130-nm-BiCMOS-Technologie SG13 wurden für Anwendungen im Radiofrequenz-Bereich einsetzbare LDMOS-Transistoren mit maximalen Transitfrequenzen f_T von 25 GHz und Durchbruchspannungen BVDSS von 19 V realisiert. Zur Herstellung dieses Transistortyps werden nur Masken- und Implantationsschritte des zugrunde liegenden Dual-Gate-Oxide CMOS-Prozesses verwendet. Ein schematischer Querschnitt des Transistors ist in Abb. 22 dargestellt. Die Driftregion wird dabei durch eine Überlagerung der schwach dotierten Draingebiete (LDD) der 3,3 V NMOS- und PMOS-I/O-Transistoren realisiert. Die Kanalregion des Transistors wird durch den Halo-Implant des 1,2 V NMOS-Transis-

RF LDMOS Transistors in the 130 nm SiGe BiCMOS Technology

The goal of this project is the development of integrated MOS power transistors in the 130 nm SiGe BiCMOS technology of IHP.

System-on-chip solutions with components such as power amplifiers or laser drivers call for transistors with high breakdown voltages as well as high transit frequencies. Previously published concepts for the integration of RF LDMOS transistors into scaled CMOS or BiCMOS technology platforms require additional process effort and increase process complexity and cost. In the course of the 130 nm SiGe BiCMOS development the IHP investigates RF LDMOS integration concepts which do not require any additional process effort.

LDMOS transistors for radio frequency applications with maximum transit frequencies f_T of 25 GHz and breakdown voltages BVDSS of 19 V were realized in the 130 nm SiGe BiCMOS technology SG13. The integration concept for this device utilizes only mask steps and implantations of the standard dual gate oxide CMOS core. Fig. 22 shows a schematic cross-section of the device. The drift region is realized by superimposing the lightly-doped drain (LDD) regions of the 3.3 V NMOS and PMOS I/O devices. The channel region of the transistor is formed by the source-sided halo implant common with the 1.2 V NMOS transistor of the standard CMOS process together with the

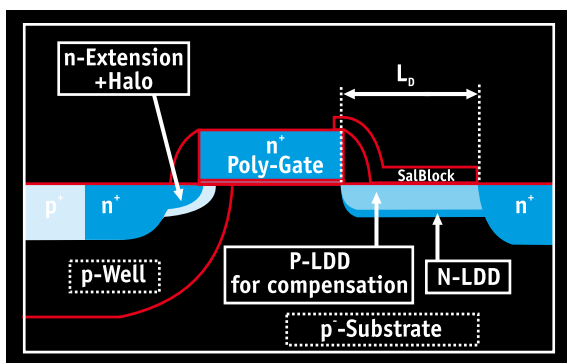


Abb. 22: Schematischer Querschnitt des RF-NLDMOS.
Fig. 22: Schematic cross-section of the RF NLDMOS.

tors des Standardprozesses gemeinsam mit dem P-well, der die Gateregion nur partiell überlappt, gebildet. Die Transistoren nutzen das 7-nm-Gateoxid der 3,3-V-I/O-Transistoren. Die vorgestellte Konstruktion erlaubt die Realisierung von Hochvolttransistoren mit sehr kurzen Gatelängen und führt dadurch zu verbesserten Hochfrequenzeigenschaften.

Mit Durchbruchspannungen von 19 V und Grenzfrequenzen f_T und f_{MAX} von 25 GHz bzw. 55 GHz gehören diese Bauteile zu den besten ihrer Klasse. Integrierte Hochvolttransistoren mit vergleichbaren Parametern konnten bisher in CMOS-Prozessen nicht ohne zusätzlichen Prozessaufwand realisiert werden. Abb. 23 zeigt f_T und f_{MAX} als Funktion des Drainstroms. Neben den DC- und HF-Eigenschaften bestimmt die Langzeitstabilität, also die Änderung bauteilspezifischer Parameter durch spannungsinduzierten Stress, den Anwendungsbereich von Hochvolttransistoren. Die hier vorgestellten LDMOS-Transistoren zeigen für Betriebsspannungen $V_D = 6$ V bei zehnjährigem Dauerbetrieb weniger als 10 % Degradation für alle Transistorkenngrößen. Der bezüglich der Alterung durch den Einfluss heißer Ladungsträger empfindlichste Parameter ist der On-Widerstand R_{ON} . Sein Alterungsverhalten ist in Abb. 24 als Funktion der Betriebsspannung V_D dargestellt.

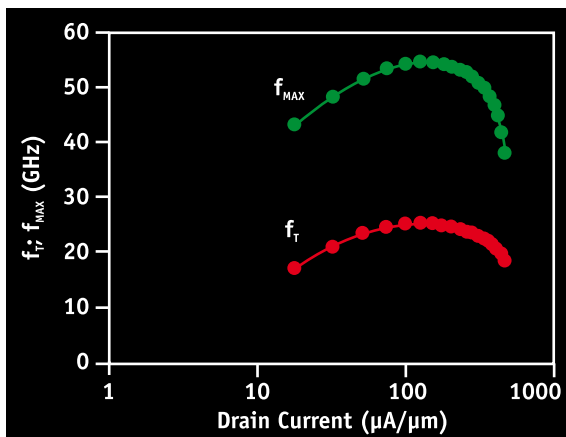


Abb. 23: Grenzfrequenzen f_T und f_{MAX} als Funktion des Drain-Stroms.

Fig. 23: Cutoff-frequencies f_T and f_{MAX} as a function of the drain current.

P-well which overlaps the gate region only partially. The devices share the 7 nm gate oxide of the 3.3 V I/O devices. The proposed device structure facilitates the realization of high-voltage transistors with very short gate length resulting in improved high-frequency characteristics.

With breakdown voltages of 19 V and cutoff-frequencies f_T and f_{MAX} of 25 GHz and 55 GHz, respectively, the devices are among the best in their class. Integrated high-voltage devices with similar performance have not yet been achieved in CMOS processes without additional process effort. Fig. 23 shows f_T and f_{MAX} as a function of the drain current. Apart from DC and RF characteristics, it is the long-term reliability, i.e. the change of device parameters due to high voltage stress, that determines the areas of application for high-voltage devices. The LDMOS devices presented here exhibit less than 10 % degradation of all transistor characteristics during 10 years of operation at a supply voltage $V_D = 6$ V. The most sensitive parameter with respect to aging due to hot carriers is the on-resistance R_{ON} . Its aging behavior is plotted in Fig. 24 as a function of the supply voltage V_D .

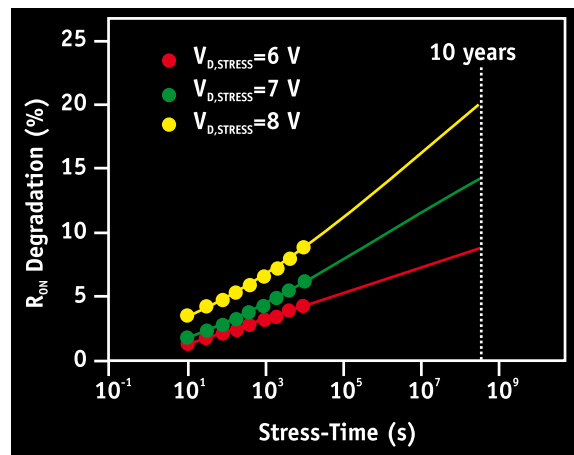


Abb. 24: Degradation des On-Widerstandes R_{ON} als Funktion der Stresszeit für verschiedene Stressspannungen. Für eine Betriebsspannung von $V_D = 6$ V beträgt die Degradation bei einem Dauerbetrieb von 10 Jahren weniger als 10 %.

Fig. 24: R_{ON} degradation vs. stress-time for different stress voltages. For an operating voltage of $V_D = 6$ V we obtain a degradation below 10 % for a 10 year lifetime.

Die Erweiterung des Portfolios der in der 130-nm-BiCMOS-Technologie verfügbaren Bauelemente um die hier vorgestellten RF-LDMOS-Transistoren schafft eine wichtige Voraussetzung für die Integration komplexer Kommunikationssysteme und RF-Komponenten mit hoher Ausgangsleistung auf einem Chip.

The extension of the device portfolio of the 130 nm BiCMOS technology by the RF-LDMOS transistors presented here, paves the way for the integration of complex communication systems and high power RF components on a single chip.



*In der Pilotlinie des IHP.
Inside IHP's pilot line.*

Entwicklung einer neuen Ätzchemie für das Plasmaätzen tiefer Trenches

Plasmaätzprozesse sind wesentliche technologische Teilschritte bei der Herstellung von Halbleiterbauelementen. Der Deep-Trench-Kondensator eines dynamischen Speichers, der in DRAM-Strukturen verwendet wird, bestimmt in entscheidendem Maße die Bauelementeigenschaften. Die weitere Verringerung der lateralen Strukturgrößen bei annähernd gleich bleibender Kapazität lässt sich nur durch eine Erhöhung des Aspektverhältnisses der tiefen Trenches realisieren.

Im Rahmen einer Kooperation mit Qimonda Dresden wurden Deep-Trench-Ätzprozesse unter Verwendung verschiedener Hartmasken und Ätzchemien untersucht. Ziel dieser Arbeiten war es, möglichst hohe Ätzselektivitäten Si/Hartmaske zu realisieren.

Die Experimente zum Deep-Trench-Ätzen (DT) wurden in einer magnetfeld-unterstützten Plasmaätzkammer (P 5000, Narrow Gap) durchgeführt. Als Hartmaskenmaterial wurde eine 200 nm dicke TiN-Schicht bzw. eine Sandwichstruktur TiN/Ti analoger Gesamtdicke ausgewählt (Abb. 25). Als Ätzchemie wurden zuerst die für das DT-RIE typischen Gasgemische $\text{HBr}/\text{NF}_3/\text{O}_2$ verwendet. In späteren Experimenten wurden Alternativen für die passivierende Ätzgaskomponente Sauerstoff angetestet.

Development of New Dry Etch Chemistry for Deep Trench Plasma Etching

Dry etch processes are essential technological steps in semiconductor technology.

The deep trench capacitor of a dynamical memory used in DRAM structures essentially determines electronic device characteristics.

The advanced scaling of lateral feature sizes at almost constant capacity is only realizable by an enhanced deep trench aspect ratio.

In cooperation with Qimonda Dresden deep trench etch processes using different hard masks and etch chemistries were investigated with the aim of realizing etch selectivities between Silicon and hard mask materials as high as possible.

For deep trench (DT) etch experiments a commercial magnetic-enhanced dry etch chamber (P 5000, Narrow Gap) was used.

For hard mask composition a 200 nm thick TiN film and a 200 nm thick Ti/TiN sandwich were chosen, respectively (Fig. 25).

First experiments based on the typical DT RIE gas chemistry $\text{HBr}/\text{NF}_3/\text{O}_2$. In subsequent etch processes passivating alternatives to oxygen were investigated.

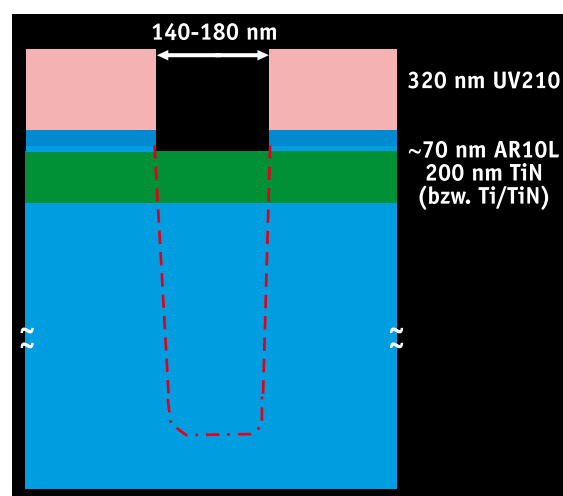


Abb. 25: Schichtaufbau.
Fig. 25: Etch stack.

Bei Ätzversuchen mit der Standard-Chemie $\text{HBr}/\text{NF}_3/\text{O}_2$ kommt es zu einem unerwünschten Ätzstopp, verursacht durch eine signifikante Ti-Konzentration am Trenchboden. Ersetzt man jedoch den Sauerstoff durch CO_2 als passivierende Komponente für das DT-Ätzen, so ergeben sich folgende Vorteile:

- Gleiche bzw. sogar höhere Ätzselektivitäten sowohl zu TiN, als auch zum „klassischen“ Maskenmaterial TEOS,
- Eine effektivere Passivierung der TiN-Oberfläche, wodurch ein Ätzstopp am Trenchboden verhindert wird,
- Ein bedeutend größeres Prozessfenster beim DT-RIE, wodurch Prozesse mit variablen CO_2 -Flüssen gut zu steuern sind.

Diese Aussagen werden durch die Ergebnisse in Abb. 26 bestätigt. Indem der CO_2 -Fluss während des Ätzens stufenweise verringert wird, erreicht man Prozessbedingungen, bei denen die TiN/Ti-Maske lange erhalten bleibt. Durch Passivierung der Hartmaske wird der Abtrag der Schicht verlangsamt; gleichzeitig wachsen die Trenchöffnungen aber nicht zu. Infolge dessen werden Ti-haltige Ablagerungen am Trenchboden verhindert bzw. wenigstens minimiert, so dass der Ätzprozess voranschreitet und größere Trenchtiefen erreicht werden können.

Etch experiments with standard chemistry $\text{HBr}/\text{NF}_3/\text{O}_2$ result in an undesirable etch stop caused by significant Ti concentrations at trench bottom.

Changing the passive component (CO_2 in place of oxygen) results in following advantages for DT etching:

- Equal or higher etch selectivities to both TiN and “classical” mask material TEOS,
- TiN surface passivation, more effectively preventing an etch stop at trench bottom,
- Wider process windows for DT etching with varying CO_2 flows allowing much more effective process control.

Results illustrated in Fig. 26 confirm these conclusions. A stepwise CO_2 flow reduction during etching guarantees a longer stabilization of the TiN/Ti mask. Hard mask passivation reduces layer removal and prevents an overgrowth of trench openings. Consequently, deposition of Ti containing etch products at trench bottom is prevented or minimized. Etching advances and results in higher trench depths. The film deposited on the original TiN hard mask during the etch process was analyzed by XPS (Fig. 27) as a thin SiO_2 layer. Under this layer thicker Ti_xO_y and $\text{Ti}_x\text{O}_y\text{Si}_z$ films are detected followed by the original TiN/Ti hard mask.

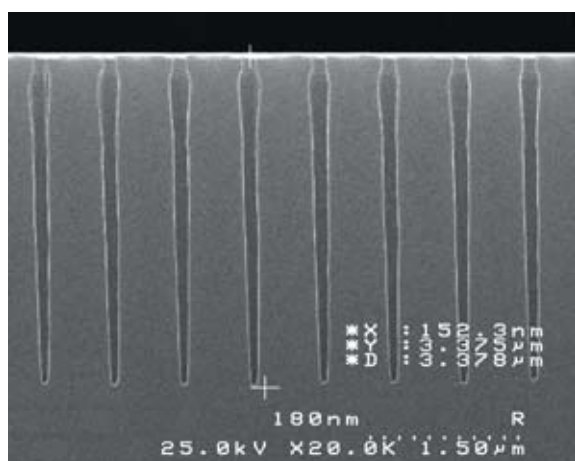


Abb. 26: DT-RIE über TiN/Ti-Maske im $\text{HBr}/\text{NF}_3/\text{CO}_2$ -Plasma.
 Fig. 26: DT RIE with TiN/Ti mask in $\text{HBr}/\text{NF}_3/\text{CO}_2$ plasma.

XPS-Untersuchungen (Abb. 27) des auf der ursprünglichen TiN-Hartmaske während des Ätzprozesses abgeschiedenen Films zeigen, dass es sich um eine dünne SiO₂-Schicht handelt. Dieser folgt eine dickere Ti_xO_y- bzw. eine Ti_xO_ySi_z-Schicht, bevor die ursprüngliche TiN/Ti-Hartmaske zum Vorschein kommt.

Der Einsatz von CO₂ beim Deep-Trench-RIE stellt eine aussichtsreiche Alternative dar. Unter günstigen Prozessbedingungen, bei einem akzeptablen Prozessfenster, gelingt es, über eine lediglich 200 nm dünne TiN/Ti-Hartmaske ungefähr 3,5 µm tiefe Trenches zu ätzen. Dies sind immerhin fast 50 % der zu erreichenden Endtiefe. Dadurch würden sich die bisher verwendeten Hartmaskenstapel, sowohl was die Gesamtdicke betrifft, als auch hinsichtlich der Komplexität, vereinfachen. Mit dünneren und weniger komplexen Hartmasken sind die hohen Anforderungen hinsichtlich der CD-Übertragung beim DT Mask-open wesentlich einfacher zu realisieren.

Using CO₂ is a promising alternative in deep trench RIE. Under optimal process conditions and an acceptable process window, approx. 3.5 µm deep trenches can be realized over a 200 nm thin TiN/Ti hard mask. This result corresponds to almost 50 % of the final deep trench target. It is a precondition for a transition to thinner and less complex hard mask stacks in commercial deep trench etch processes. These new hard masks guarantee an accurate CD transition during DT mask open.

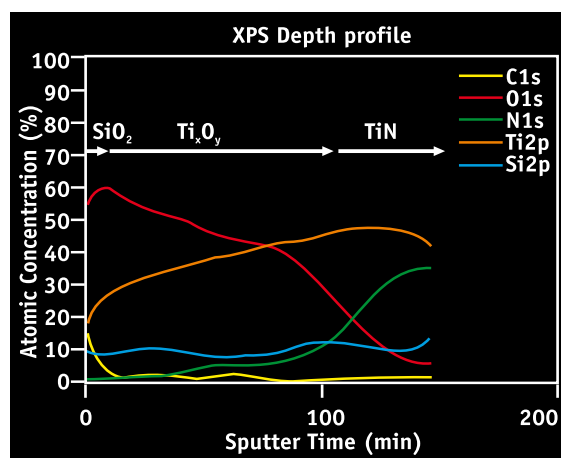


Abb. 27: XPS-Tiefenprofile.
Fig. 27: XPS depth profiles.

Siliziumphotonik

Als Antwort auf stetig steigende Bandbreitanforderungen in der Kommunikation und auch im Bereich Computing gibt es intensive Anstrengungen zur Entwicklung integrierter photonischer Technologien, mit besonderem Augenmerk auf der Zusammenführung von Silizium-IC-Technologie und integrierter Optik, der Siliziumphotonik (Silicon Photonics). Die Verfügbarkeit photonischer Funktionalität auf Wafer-Level würde den Weg zu neuen Märkten und Anwendungen im optischen Bereich öffnen, vergleichbar dem Übergang von diskreter Elektronik zur IC-Technologie.

Ziel dieses Vorhabens ist die Entwicklung einer siliziumphotonischen Technologie. Vorgesehen ist die photonische Erweiterung der existierenden qualifizierten SiGe-BiCMOS-Technologie des IHP, die dann in der bereits aus EUROPRACTICE bekannten Art und Weise Universitäten, Instituten sowie mittelständischen Unternehmen zur Verfügung gestellt werden soll. Die Anstrengungen zur Entwicklung einer qualifizierten elektronisch-photonischen Technologie sind bislang international einmalig.

Siliziumphotonische Anwendungen orientieren sich an breiten Märkten, wie z.B. dem Access-Bereich oder an Highend-Märkten wie dem High-Performance-Computing. Die Attraktivität von Silizium für optoelektronische Anwendungen beruht dabei auf den Eigenschaften, die das Material gleichzeitig für integrierte Schaltungen und passive Wellenleiter qualifizieren. Die Realisierung von optischen Wellenleitern (= photonische Funktionalität) im Front-End-of-Line-Bereich ist daher die natürliche Wahl für das Integrationsschema (siehe Abb. 28a).

Silicon Photonics

Continuously increasing bandwidth requirements in optical communications and computing give rise to intense development efforts in integrated photonics, with particular interest in the convergence of silicon IC-technology and integrated optics, silicon photonics. The availability of photonic functionality via a planar wafer level technology would pave the way for new markets and applications in the photonic realm, comparable to the transition from discrete electronics to IC-technology.

In the frame of our present efforts we aim at the development of a silicon photonics technology. To be precise, we plan to extend the existing qualified IHP SiGe BiCMOS technology by photonics functionality. In the future, this option will be offered in a fashion similar to the current EUROPRACTICE scheme, which is available to universities, research institutes and SMEs. Our planning of making available a qualified combined photonics-electronics technology is presently unparalleled world-wide.

Silicon photonics applications target large markets, such as access networks, or high-end markets such as high-performance computing. The particular charm of silicon rests on its properties that allow for the realization of integrated circuits and passive optical waveguides at the same time. The realization of waveguides (i.e. photonic functionality) within the front-end of line is therefore the natural choice for the integration scheme (Fig. 28a).

Kompakte optische Wellenleiter basieren nicht auf Bulk-Silizium sondern auf SOI- (Silicon-On-Insulator) Substraten. Dabei handelt es sich um Photonic-Nanowires, die typischerweise Sub-Mikrometer-Dimensionen aufweisen (siehe Abb. 28b).

Compact optical waveguides are not realized in bulk silicon, but require SOI-substrates (silicon-on-insulator). They are commonly referred to as photonic nanowires, with typical dimensions in the sub-micron range (Fig. 28b).

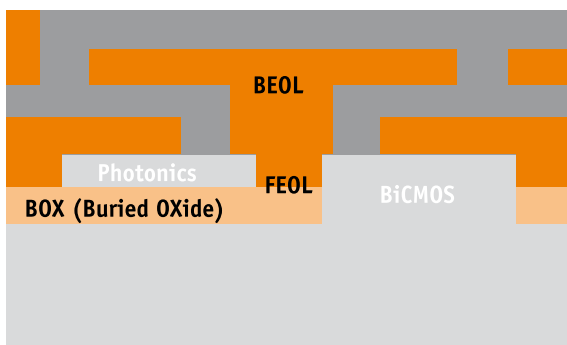


Abb. 28: (a) Integrationsschema für Photonik und Elektronik im Front-End-Bereich (FEOL) der BiCMOS-Technologie des IHP.

Fig. 28: (a) Front-End-Of-Line-Integration of photonics & electronics in IHP BiCMOS technology.

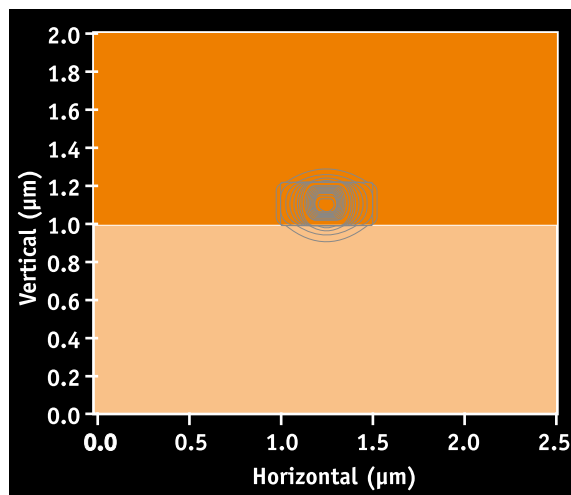


Abb. 28: (b) Grundmode in einem Silizium-Nanowire.

Fig. 28: (b) Fundamental mode in a silicon nanowire waveguide.

Das IHP konnte mit der TU Berlin 2008 mehrere nationale und europäische Projekte zum Thema Silizium-photonik erfolgreich einwerben. In diesem Zusammenhang stellt das IHP die notwendige Siliziumtechnologie bereit. Das für den Entwurf integrierter optischer Bauelemente notwendige Wissen und die zugehörigen Simulationstools sind an der TU Berlin im Fachgebiet Hochfrequenztechnik beheimatet. Außerdem findet sich dort die für die Präparation optischer Proben notwendige Technologie und auch das erforderliche WDM (Wavelength Division Multiplexing)-Mess-Equipment. Um die Zusammenarbeit von IHP und TU Berlin auf dem Gebiet zu koordinieren und zu vertiefen, wurde die Gründung des Joint Labs „Silicon Photonics“ initiiert.

IHP and TU Berlin successfully acquired federal and European funding for joint silicon photonics research. IHP provides the required silicon technology. Integrated optics design know-how and simulation tools are provided by TU Berlin (department of RF technology, HFT). TU Berlin also provides technology for optical sample preparation together with WDM measurement equipment (wavelength division multiplexing). In order to coordinate and deepen the cooperation between IHP and TU Berlin, a Joint Lab “Silicon Photonics” was initiated.

Im Rahmen dieser Zusammenarbeit sind am IHP bereits SOI-Wellenleiter im Modul Shallow-Trench-Isolation realisiert worden. Dabei handelt es sich um 1,4 μm -Rippenwellenleiter (siehe REM-Bild in Abb. 29 a), die geringe Dämpfungen ($< 0,5 \text{ dB/cm}$) aufweisen. Transmissionsmessungen über den Wafer zeigen nur geringe Schwankungen in den Dämpfungswerten, was das hohe Potential der vorhandenen Technologie für photonische Anwendungen aufzeigt.

Neben der einfachen Wellenleiter-Performance wurden auch PLC (Planar Lightwave Circuits)-Strukturen untersucht, wie z.B. Mach-Zehnder-Interferometer. Die gemessenen Filterkurven (Abb. 29 b) zeigen ein zu anderen PLC-Technologien vergleichbares Verhalten der integrierten Optik mit hohen Extinktionsverhältnissen und korrektem Phasengang.

In the frame of this cooperation SOI waveguides have been realized at IHP in the STR module (shallow trench isolation). The waveguides are 1.4 μm rib waveguides (SEM image Fig. 29 a) with low optical loss ($< 0.5 \text{ dB/cm}$). Transmission measurement across the wafer show little variation, hinting at the high potential of existing etch technology for photonic applications.

Apart from simple waveguide test structures also PLC (Planar Lightwave Circuits) structures were studied, e.g. Mach-Zehnder interferometers. Measured filter characteristics (Fig. 29 b) show a performance comparable to other PLC technologies with high extinction ratios and correct phase behavior.

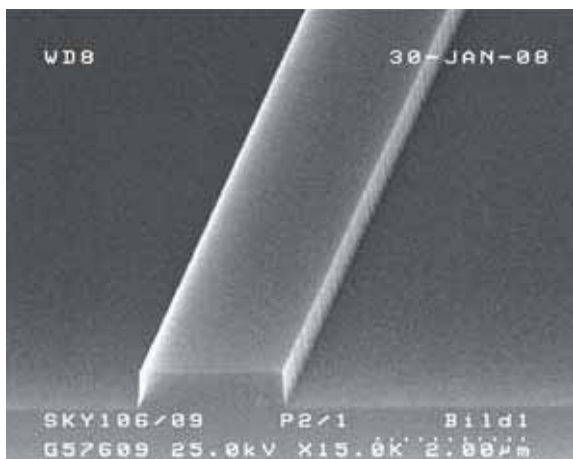


Abb. 29: (a) REM-Bild eines Siliziumrippenwellenleiters.
Fig. 29: (a) SEM image of a silicon rib waveguide.

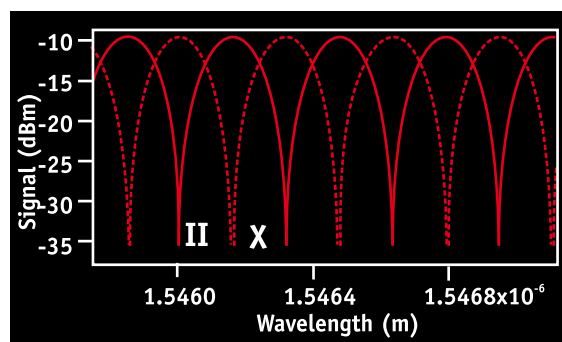


Abb. 29: (b) Filterkurve eines Mach-Zehnder-Interferometers auf Silizium. Gezeigt werden die Signale am Parallel- (II) und Cross-Port (X).
Fig. 29: (b) Filter curves of a Mach-Zehnder interferometer on Silicon. Plotted are signals at bar (II) and cross (X) port.

Einkristalline Germanium-Schichten auf Silizium: Von MBE zu CVD

Das Projekt zielt auf die globale Integration von Germanium in die Silizium-Technologieplattform. Die vorhandene Gitterfehlpassung zwischen Ge und Si wird mittels eines Oxidpuffers, bestehend aus Pr_2O_3 , vermittelt. Nach grundlegenden Arbeiten der Ge-Schichtabscheidung mittels Molekularstrahlepitaxie (MBE) wird als nächster Schritt die Ge-Deposition mit Hilfe chemischer Dampfphasenabscheidung (CVD) durchgeführt. Da die elektrischen Eigenschaften dieser Schichten von Defekten geprägt werden, steht die Defektcharakterisierung im Vordergrund. Hierbei hat sich die zerstörungsfreie Röntgenbeugung (XRD) als hilfreich erwiesen. Nach einer Prozessoptimierung findet sich eine geringere Defektdichte in CVD-gewachsenen Ge-Filmen.

Für die Erweiterung der Si-Technologieplattform durch optoelektronische oder Höchstfrequenz-Anwendungen ist die Integration neuer Materialien unabdingbar, die kostengünstig auf Siliziumwafern prozessiert werden können. Diese neuen Materialien weisen häufig eine Gitterfehlpassung von einigen Prozent auf, die im Rahmen dieses Projektes mittels eines flexiblen Oxidpuffers kompensiert wird. Motiviert durch die weltweite Suche nach einem kostengünstigen Ge-Dünnschichtsubstrat werden in diesem Projekt der Pr_2O_3 -Puffer mittels MBE auf einem Si(111)-Substrat und darauf die Ge-Schicht mittels MBE oder CVD abgeschieden. Da die Grenzfläche zwischen der Ge-Schicht und dem Oxidpuffer ein möglicher Entstehungsort für Defekte ist, die die hohen Beweglichkeiten der Ladungsträger im Ge herabsetzen können, stehen der Nachweis der Defekte, ihre Entstehung und ihre mögliche Verhinderung im Fokus dieses Projektes .

Mittels moderner Röntgenbeugungsmethoden wurden die MBE- und die CVD-gewachsenen Ge-Schichten zerstörungsfrei bezüglich ihrer Defekte charakterisiert. Typische Ergebnisse sind in Abb. 27 dargestellt, wobei die Röntgenintensität in der Nähe eines Si(111)- bzw. Ge(111)-Bragg-Reflexes entlang der spekulären (111)-Richtung detektiert wurde. Diese „Reciprocal Space Maps“ (RSM) geben Einblick in die Gitterfehlpassung und die Kristallqualität.

Single crystalline Germanium layers on Silicon: From MBE to CVD

The project goal is the global integration of Germanium into the Silicon technology platform. The lattice mismatch between the two materials is adapted via a complex oxide buffer consisting of Pr_2O_3 . After successful Ge integration by molecular beam epitaxy (MBE), chemical vapor deposition (CVD) of Ge was applied as a more technology-relevant deposition technique. Because the electronic properties of the Ge layer are strongly influenced by the total number of defects, their characterization is the main focus of this project. X-ray diffraction has proven to be a useful tool for this purpose. After a corresponding process optimization, one observes a lower defect density in CVD grown Ge films.

In order to extend the Si-technology platform into innovative fields such as optoelectronics or high frequency applications, the integration of new materials which can be processed onto Si is essential. These new materials often exhibit a pronounced lattice mismatch in comparison with the Si substrate. In the framework of this project, this lattice mismatch is adapted by using a flexible oxide buffer. Driven by the search for a cost effective Ge thin film substrate, we have grown Ge by means of MBE and CVD on a Pr_2O_3 buffer layer on Si(111). While MBE deposition was done in the view of basic research aspects, the gained knowledge was used to optimize the technology-relevant CVD process. To enable high charge carrier mobility inside Ge, special attention was devoted to the nature, generation and prevention of defects in the Ge film, mainly created at the interface between the semiconductor and the oxide buffer.

By means of X-ray diffraction methods, Ge films grown by MBE and CVD were characterized with respect to the defect structure. Typical results are shown in Fig. 27, where the diffracted X-ray intensity in the vicinity of the Si(111) and Ge(111) peaks is detected along the specular (111) direction. These reciprocal space maps (RSM) allow insight into both the lattice mismatch and crystal quality.

Die unterschiedlichen Gitterdimensionen werden durch die unterschiedlichen Positionen des Ge(111)- und des Si(111)-Reflexes verdeutlicht (horizontale Linien), wobei die Position des Ge(111)-Reflexes auf eine vollständig relaxierte Ge-Struktur hindeutet.

Die diffuse Röntgenintensität um die punktförmigen Si(111)- und Ge(111)-Bragg-Reflexe ist ein Maß für die Defektdichte. Im Vergleich zu dem sehr scharfen Si(111)-Volumenreflex weist die Umgebung des Ge(111)-Reflexes eine deutliche Erhöhung an diffuser Defektstreuung auf, die z. B. auf Punktdefekte innerhalb des Ge-Films zurückgeführt werden kann. Im Gegensatz dazu weist die durch die rote Linie gekennzeichnete linienförmige diffuse Streuintensität auf die Existenz von Stapelfehlern (Stacking Faults, Microtwins, etc.) entlang der (11-1)-Gleitebenen des Ge-Kristalls hin (siehe Schichtstapel Abb. 30).

Zusammenfassend kann man aus Abb.30 den Schluss ziehen, dass die mittels MBE hergestellten heteroepitaktischen Ge-Schichten (linkes Bild) im Vergleich zu den optimierten CVD-Schichten (rechtes Bild) eine deutlich höhere Defektdichte besitzen.

The different lattice dimensions of Ge and Si are resolved by the separated Si(111) and Ge(111) Bragg peaks (horizontal dashed lines), where the position of the Ge(111) reflection indicates a fully relaxed Ge layer.

In addition, the diffuse scattered X-ray intensity near the Si(111) and the Ge(111) Bragg reflections is a measure of the defect density. Compared to the needle-like intensity distribution around the Si(111) substrate peak, the Ge(111) peak is surrounded by a strong halo caused for example by point defects inside the Ge film. Furthermore, the tilted red line visualizes a diffuse scattering contribution from extended defects (stacking faults, microtwins etc.) along the (11-1) slip planes of Ge (as shown in the layer stack of Fig. 30).

By comparison of the reciprocal space maps of MBE Ge (left hand) and CVD Ge (right hand) on Pr₂O₃/Si(111) in Fig. 30, the decrease of diffuse scattered intensity near the Ge(111) peak is observed for CVD Ge. This result indicates a decreased defect density. The total defect density, consisting of point defects, stacking faults and microtwins, is drastically reduced, which should promote a better electrical performance of CVD-grown Ge with respect to MBE deposition.

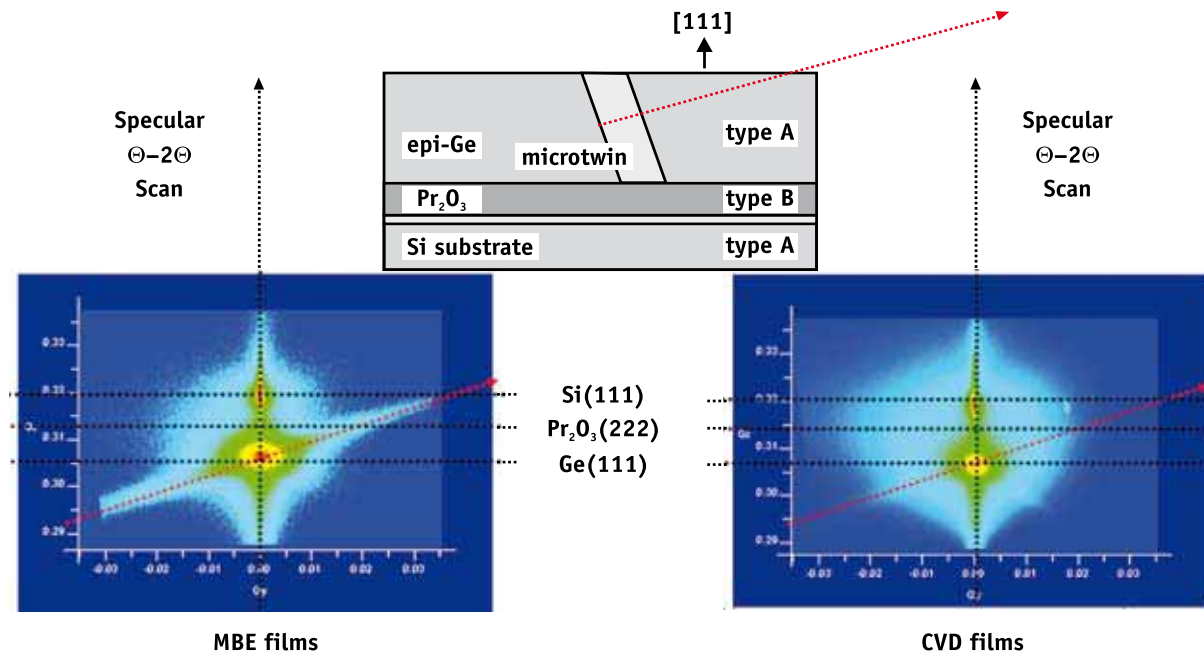


Abb. 30: Charakterisierung mittels Röntgenbeugung von Ge(111)-Filmen auf Pr₂O₃/Si(111). Die Ge-Filme wurden mittels MBE (links) und CVD (rechts) hergestellt.

Fig. 30: X-ray diffraction of Ge(111) films on Pr₂O₃/Si(111). Ge-films were deposited by means of MBE (left hand) and CVD (right hand).

MIM-Strukturen für RRAM- Anwendungen

Ziel des Projektes ist es, die Funktionalität integrierter Schaltungen (ICs), z.B. SiGe:C-BiCMOS-Technologien für die mobile drahtlose Kommunikation, durch die Back-End-Of-Line-Integration (BEOL) von Metall-Isolator-Metall-Strukturen (MIM) zu erweitern. Diese Strukturen erlauben eine vergleichsweise einfache Realisierung eingebetteter nichtflüchtiger Speicherzellen (NVM), die auf der Widerstandsänderung eines Isolators zwischen einem leitenden „ON“- und einem isolierenden „OFF“-Zustand basieren.

Heutzutage basiert die überwiegende Mehrzahl nichtflüchtiger Speicher auf dem „Floating-Gate-Flash“-Prinzip, das aber ernste Skalierungsbegrenzungen aufweist. Verschiedene Konzepte alternativer nichtflüchtiger Speicher, wie Resistive Random Access Memory (RRAM), Ferroelectric Random Access Memory (FeRAM), Phase-Change Random Access Memory (PCRAM) und Magnetic Random Access Memory (MRAM), sind gegenwärtig Gegenstand der Forschung, um die Skalierbarkeit weiter zu erhöhen. Trotz enormer Anstrengungen stellt die Integration alternativer nichtflüchtiger Speicher unter BEOL-Bedingungen eine Herausforderung dar, z. B. auf Grund des begrenzten Wärmebudgets. Andererseits erweist sich die Integration von RRAMs als vergleichsweise einfach und kostengünstig. Darüber hinaus bietet RRAM die Vorteile einer guten Skalierbarkeit, einer hohen Retention und einer reduzierten Leistungsaufnahme.

Das Widerstands-Schalten in binären (Nb_2O_5 , TiO_2 , Ta_2O_5 , NiO usw.) und ternären Metalloxiden (Perowskite wie $SrTiO_3$) ist gegenwärtig Gegenstand der Forschung. Auf Grund der weitverbreiteten Si-Reinraumkompatibilität von Hafniumdioxid (HfO_2) verfolgt das IHP den Ansatz, dieses schaltbare Metalloxid in MIM-Strukturen zu verwenden.

Mögliche Mechanismen für das Widerstands-Schalten in MIM-Systemen bestehen häufig aus einer Kombination physikalischer und/oder chemischer Effekte. Die Festkörperphysik des Schaltverhaltens eines Isolators ist jedoch noch nicht vollständig verstanden. Ein ver-

MIM Structures for RRAM Applications

The project goal is to extend the functionality of integrated circuits (ICs), e.g. SiGe:C BiCMOS technologies for mobile wireless communication, by back-end-of-line (BEOL) integration of metal-insulator-metal (MIM) structures. These structures allow a comparatively easy realization of embedded non-volatile memory (NVM) cells based on a resistance change between a high (“on-state”) and a low (“off-state”) conducting state.

Today, the vast majority of non-volatile memory devices is based on the floating gate device which faces serious scaling limitations. Various alternative NVM concepts, such as resistive random access memory (RRAM), ferroelectric random access memory (FeRAM), phase-change random access memory (PCRAM), and magnetic random access memory (MRAM) are currently under investigation to extend the scalability of floating gate devices. Despite the tremendous amount of research, the integration of alternative NVM under BEOL constraints in silicon microelectronics is still a challenge due to several requirements, e.g. restricted thermal budget. On the other hand, with the RRAM approach, device integration promises to be comparatively easy and cost-effective. Furthermore, RRAM attracts growing interest due to its good scalability, long retention time, and reduced power consumption.

The resistive switching behavior in binary (Nb_2O_5 , TiO_2 , Ta_2O_5 , NiO, etc.) and ternary metal oxides (perovskite-type oxides such as $SrTiO_3$) is currently the subject of research. Due to the widespread Si cleanroom compatibility, IHP is focused on hafnium dioxide (HfO_2) as a desirable switching oxide for RRAM.

Conceivable mechanisms for the resistive switching in MIM systems often consist of a combination of physical and/or chemical effects. The solid state physics of the resistive switching mechanism is not yet fully understood. A detailed physical understanding of the switching mechanism could help to reduce the dispersion in the switching parameters and to further optimize RRAM device characteristics.

bessertes Verständnis wird helfen, die auftretenden Dispersionen in den Schaltparametern zu verringern und RRAM-Speicherzellen zu optimieren.

Abb. 31 (a) zeigt typische J-V-Abhängigkeiten, die das Widerstands-Schalten in Au/27 nm HfO₂/TiN-Stapeln demonstrieren. Dabei wird der „ON“-Zustand nach einem Formierungsprozess erreicht. Bei einer Spannung $V_{\text{reset}} = (1,5 \pm 0,5)$ V fällt der Strom vom „ON“- in den „OFF“-Zustand ab. Indem die Spannung im „OFF“-Zustand über $V_{\text{set}} = 3$ V erhöht wird, wechselt das System in den „ON“-Zustand. Beide Zustände sind während eines Spannungsdurchlaufs reproduzierbar und das Widerstandsverhältnis beträgt über 10^4 . Der maximale Stromdichtewert im „ON“-Zustand liegt bei 5×10^{-2} A/cm² und die verbrauchte Leistung beträgt 120 μW bei 2 V. Anstatt eines Spannungsdurchlaufs können auch gepulste Spannungen oder Ströme benutzt werden, um die Schaltzeit zu ermitteln.

Abb. 31 (b) zeigt eine Endurance von 10^2 , die durch eine Sequenz von Spannungs- und Strompulsen erzielt wurde. Bei Anwendung von 5 ms-Set-Pulsen mit 10 μA Amplitude, wird vom „OFF“- in den „ON“-Zustand geschaltet. Anschließend kann mit einer Sequenz von 100 μs-Pulsen mit 5 V Amplitude vom „ON“- in den „OFF“-Zustand gewechselt werden.

Fig. 31 (a) shows typical J-V characteristics demonstrating the resistive switching in Au/27 nm HfO₂/TiN stacks. Following the forming process, the ON-state is reached. At a voltage of $V_{\text{reset}} = (1.5 \pm 0.5)$ V, the current decreases from the ON- to the OFF-state. Afterwards, by sweeping in the OFF-state toward positive voltages higher than $V_{\text{set}} = 3$ V, the device is switched back into the ON-state. Both ON- and OFF-states are reproducible during voltage sweeping and the resistance ratio is above 10^4 . The maximum current density value in the ON-state is 5×10^{-2} A/cm² and the power is less than 120 μW at 2 V. Instead of sweeping, pulsed voltages or currents can be used to determine the switching time for faster device operation.

Fig. 31 (b) demonstrates about 10^2 times of cycling endurance achieved by a sequence of voltage and current pulses. When a sequence of 5 ms set pulses with 10 μA magnitude is applied, the OFF-state is switched to the ON-state. Subsequently, using a sequence of 100 μs reset pulses of 5 V magnitude, the ON-state is changed to the OFF-state.

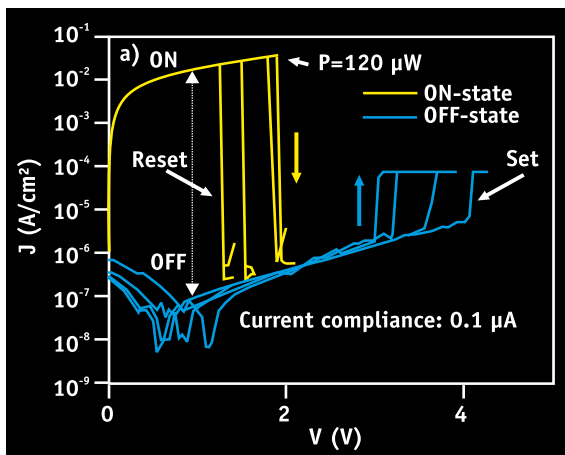


Abb. 31 (a): Unipolares Widerstands-Schalten in einem Au/27 nm HfO₂/TiN-Stapel.

Fig. 31 (a): Unipolar resistive switching of an Au/27 nm HfO₂/TiN stack.

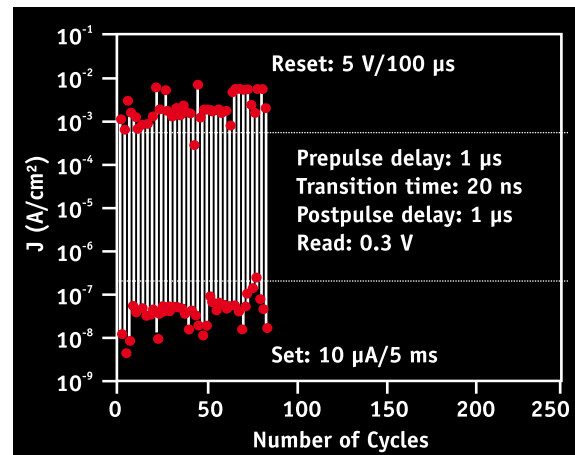


Abb. 31 (b): Endurance mit 5 ms-Set-Pulsen und 100 μs-Reset-Pulsen.

Fig. 31 (b): Cycling endurance with 5 ms set pulses and 100 μs reset pulses.

Hf- und Zr-basierte dielektrische Materialien für Speicheranwendungen

Ziel des Projektes ist die Entwicklung der dielektrischen Schichten für zukünftige Dynamic Random Access Memory (DRAM) Speicher-Kondensatoren.

Da reines Hafniumoxid (HfO_2) bei DRAM-Anwendungen benötigte Kapazitätsdichten nicht liefern kann, ist die Optimierung dieses technologisch akzeptierten Materials durch Zusätze von anderen Elementen erwünscht. In diesem Projekt bildet HfO_2 eine Basis auf der dielektrische Materialien wie das BaHfO_3 , BaZrO_3 , SrHfO_3 entwickelt werden. Diese Materialien werden als amorphe Schichten in einer Molekularstrahl-Beschichtungskammer abgeschieden und nach der Beschichtung einer schnellen Wärmebehandlung (RTA) unterzogen. Der letzte Schritt bewirkt den Übergang in die kristalline Phase, wie durch Röntgen-Beugung nachgewiesen wird (Abb. 32). Die Kristallisation wird durch einen Anstieg der Dielektrizitätskonstante begleitet, wie in Abb. 33 für unterschiedliche untersuchte Materialien dargestellt ist. Durch die erhöhte Dielektrizitätskonstante können größere Kapazitätsdichten erreicht und kleinere DRAM Speicherzellen gebaut werden.

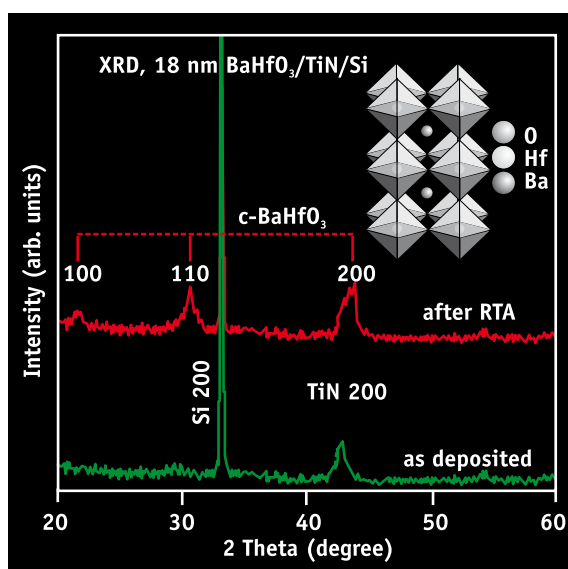


Abb. 32: XRD Messungen an amorphen und kristallinen BaHfO_3 Schichten.

Fig. 32: XRD measurements illustrating formation of polycrystalline BaHfO_3 .

Hf- and Zr-based Perovskite Dielectrics for Memory Applications

The goal of the project is to develop a dielectric material for advanced dynamic random access (DRAM) capacitor applications.

Since pure HfO_2 does not provide sufficiently high capacitance densities and sufficiently low leakage currents, engineering of this already broadly accepted material is required. In this work, HfO_2 is taken as a base to form alkaline earth perovskites with dielectric constants better than that of HfO_2 . In this approach, amorphous layers of materials such as BaHfO_3 , BaZrO_3 , SrHfO_3 , etc. are deposited on TiN and subsequently transformed into polycrystalline form using rapid thermal annealing. Fig. 32 shows x-ray diffraction (XRD) measurements on BaHfO_3 indicating crystallization in the cubic perovskite phase. The crystallization process is associated with a significant increase in the dielectric constant as shown in Fig. 33. The increased dielectric constant allows in turn for achieving higher capacitance densities and as a result smaller and cheaper DRAM memory cells.

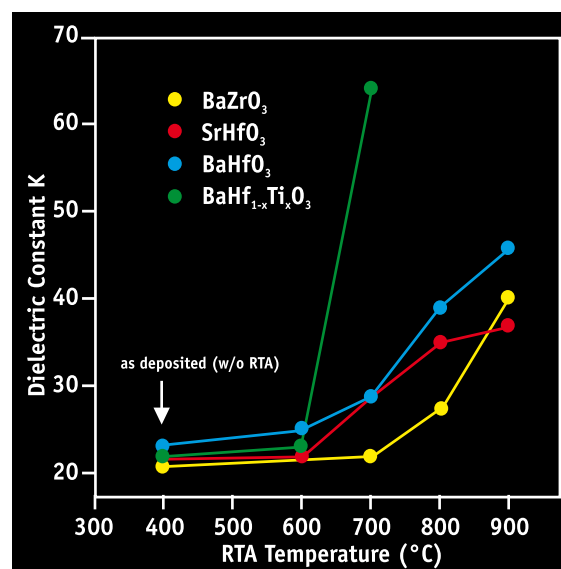


Abb. 33: Dielektrizitätskonstante als Funktion der RTA Temperatur für verschiedene untersuchte Materialien.

Fig. 33: Dielectric constant as a function of RTA temperature for different investigated materials.

Aus der Gruppe der im Projekt untersuchten Materialien wurde für weitere Optimierung polykristallines BaHfO₃ ausgewählt. Besonders interessant für DRAM-Kapazitäten erscheint die Legierung von BaHfO₃ und TiO, die als kubisches Perovskit kristallisiert und eine hohe Dielektrizitätskonstante und niedrige Kristallisationstemperatur aufweist. Im Hinblick auf die technologische Verwertung dieses Materials wird eine entsprechende chemische Dampfphasen-Abscheidung (CVD) entwickelt.

Messungen und Analysen in diesem Projekt werden intensiv durch Simulationen und Ab-initio-Berechnungen unterstützt. Auf diese Weise können wichtige Hinweise für die Optimierung der Abscheideprozesse gewonnen werden. Die Leckstrom-Analyse, die durch quantenmechanische Simulationen unterstützt wird, liefert wichtige Information über Defekte, die bei der Abscheidung der Dielektrika entstehen können. Die Leckströme werden hier sowohl makroskopisch als auch auf der „Nanoskala“ mittels modernen Techniken wie Conducting Atomic Force Microscopy (CAFM) untersucht (s. Abb. 34).

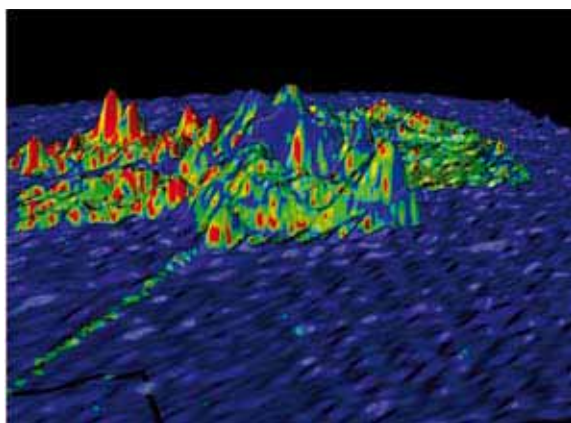


Abb. 34: AFM Topologie eines „defekten“ Gebietes. Die Farben korrespondieren mit den Leckströmen, die durch die dielektrische Schicht fließen.

Fig. 34: AFM topology of a defected area. The colour map corresponds to the leakage current flowing across the dielectric film.

From the group of investigated perovskites, BaHfO₃ was chosen for further optimization. The combination of BaHfO₃ and TiO appears to be especially promising which results in a formation of a cubic perovskite with a very high dielectric constant and relatively low crystallization temperature (compare Fig. 33). To enable technological evaluation of this material a suitable chemical vapour deposition (CVD) process is being developed in cooperation with Vilnius University (Lithuania).

Measurements and analyses in this project are effectively supported by theoretical simulations and ab-initio calculations, which deliver important input for the optimization process. Analysis of leakage current characteristics, for example, guided by quantum-mechanical simulations and ab-initio calculations provide insight into leakage mechanisms and nature of defects which are present in the prepared dielectric films.

The leakage currents are analysed macroscopically using standard current-voltage but also microscopically using modern conducting atomic force microscopy (CAFM) technique. An example of such measurement is shown in Fig. 34.

Atomare Gasphasenabscheidung von TiN als Elektrode für MIM-Kondensatoren

Auf Grund der guten Leitfähigkeit, der chemischen Stabilität und der passenden Austrittsarbeit ist Titanitrid (TiN) ein geeigneter Kandidat für ein metallisches Elektrodenmaterial. Obwohl man TiN mittels Sputterverfahren abscheiden kann, ist diese Methode nicht für gute Seitenwandbeschichtungen in dreidimensionalen Strukturen geeignet.

Deshalb wurden in diesem Projekt TiN-Schichten mit dem Verfahren der atomaren Gasphasenabscheidung (AVD) hergestellt, das auf der gepulsten Injektion von flüssigen Präkursoren und einer kontaktfreien Verdampfung basiert. Wegen seiner guten thermischen Stabilität und seiner geringen Reaktionsfreudigkeit mit Ammoniak wurde $Ti[N(Et)_2]_4$ (TDEAT) als Präkursor gewählt.

Durch Analysen mittels Röntgen-Beugung (XRD), Röntgen-Reflektometrie (XRR) und Röntgen-Photoelektronen-Spektroskopie (XPS) konnte geklärt werden, weshalb die Temperaturabhängigkeit des spezifischen Widerstandes von der Präkursor-Konzentration abhängt (siehe Abb. 35). Den größten Einfluss auf die Änderung des spezifischen Widerstandes hat die Mikrostruktur der Schichten. Darüber hinaus beeinflusst der Kohlenstoffgehalt die minimalen Widerstandswerte. Ein verdünnter Präkursor bewirkt bei 425 °C einen minimalen Kohlenstoffgehalt von 4 % in den TiN-Schichten. Der Kohlenstoffgehalt steigt sowohl bei 400 °C auf 5 % als auch bei 500 °C auf 8 %. Die gleiche Tendenz zeigt die Wachstumsrate der TiN-Schichten, die mit unverdünnten TDEAT-Präkursoren abgeschieden wurden. Es war das Ziel, die Schichten im amorphen Zustand abzuscheiden, um die Diffusion von Sauerstoff im TiN zu verhindern.

Die Austrittsarbeit der AVD-TiN-Schichten wurde mittels hochfrequenter C-V-Messungen an Metall-Oxid-Halbleiter-Strukturen (MOS) bestimmt. HfO_2 -Schichten unterschiedlicher Dicke dienten als Dielektrikum. Die HfO_2 -Schichten wurden ebenfalls mittels des AVD-Verfahrens abgeschieden, wobei ein unverdünnter TEMAHF-Präkursor zum Wachstum bei 320 °C benutzt wurde.

Atomic Vapor Deposition of TiN as Metal Electrode for MIM Capacitors

TiN is known as a good candidate for metal electrodes due to its high conductivity, chemical inertness and suitable work function. Although titanium nitride (TiN) is easily deposited by sputtering, this technique can not provide the required step coverage in three dimensional structures.

Therefore, in this study, depositions of TiN films were performed by Atomic Vapor Deposition (AVD) technique. It is based on non-continuous injection of liquid precursors followed by a non-surface contact evaporation. $Ti[N(Et)_2]_4$ (TDEAT) was chosen as a precursor due to its reasonable thermal stability and non-excessive reactivity with ammonia.

Combining X-ray diffraction (XRD), X-ray reflectometry (XRR), and X-ray photoelectron spectroscopy (XPS) investigations, we can explain the fact that TiN layers deposited by different precursor concentrations have minimum resistance values at different temperatures (see Fig. 35). The microscopic structure of the films seems to have the highest impact on the resistivity variation. Furthermore, the carbon content influences the minimal resistance values. For the diluted precursor, the carbon concentration in the TiN layer is minimal with 4 % at 425 °C deposition temperature and increases to 5 % at 400 °C and to 8 % at 500 °C. The same tendency is obtained for TiN layers made by the pure TDEAT precursor. As a consequence, optimized films should remain in the amorphous state in order to prevent oxygen diffusion into the TiN films.

The work function of AVD-TiN was extracted from high-frequency C-V measurements of metal-oxide-semiconductor (MOS) structures, including HfO_2 layers with different thicknesses as dielectric. HfO_2 films were also obtained by AVD technique, using pure TEMAHF precursor at 320 °C. Without charges in the oxide and at the oxide-semiconductor interface, the flat band voltage (V_{FB}) is simply equal to the difference between the gate metal work function and the semiconductor work function. In real MOS structures, V_{FB} is

Die Austrittsarbeit von TiN lässt sich aus der Differenz von Flachbandspannung (V_{FB}) und Austrittsarbeit des Siliziums bestimmen. Allerdings wird V_{FB} in realen MOS-Strukturen durch feste Ladungen im Oxid und an der Oxid-Halbleiter-Grenzfläche beeinflusst. Nach Ausschuss dieser Effekte beträgt die Austrittsarbeit von AVD-TiN 4,7 eV.

Ziel der Untersuchungen war die Anwendung von AVD-TiN-Schichten als Elektrodenmaterial in Metall-Isolator-Metall-Kondensatoren (MIM). Der unverdünnte Präkursor wurde für die weiteren TiN-Abscheidungen im Rahmen des thermischen Budgets des Back-End-Of-Line-Prozesses (BEOL) bei 400 °C eingesetzt.

Der spezifische Widerstand von TiN als Funktion der Schichtdicke ist in Abb. 36 dargestellt. Die Streuung der Leitungselektronen an der Schichtoberfläche bewirkt eine Verringerung der Leitfähigkeit. Dieser Effekt ist bei sehr dünnen Schichten besonders stark ausgeprägt. Das Streuomodell ist durch die grüne Linie in Abb. 36 repräsentiert, wobei der Festkörperwiderstand 380 Ωcm beträgt, und eine mittlere freie Weglänge von 21 nm abgeschätzt wurde. TiN-Filme wurden in Vias mit einem Durchmesser von 500 nm und einem Aspektverhältnis von 2 abgeschieden. Mittels des Standardprozesses bei 3 mbar konnte eine Seitenwandbedeckung von 90 % erreicht werden (von unten nach oben).

further affected by fixed charges in the oxide and at the oxide-semiconductor interface. After eliminating these effects, the determined work function of AVD-TiN is 4.7 eV.

This study is focused on the application of AVD-TiN as electrode material for metal-insulator-metal (MIM) capacitors. Therefore, the pure precursor was used for further depositions of TiN layers in the frame of the thermal budget of the back-end-of-line (BEOL) process at 400 °C. The resistivity of TiN films versus thickness is presented in Fig. 35. The scattering of the conduction electrons at the surface of the film causes a reduction of the conductivity.

This effect becomes more pronounced with decreasing film thickness. The scattering model is shown as the solid line in Fig. 36, whereby the bulk resistivity is 380 Ωcm and the mean free path is calculated as 21 nm. A good step coverage for deposition in trenches is one of the advantages of the AVD technique. TiN films were deposited in 500 nm diameter vias with an aspect ratio of 2. The standard process pressure of 3 mbar is suitable to achieve a good step coverage of ~90 % (bottom to top).

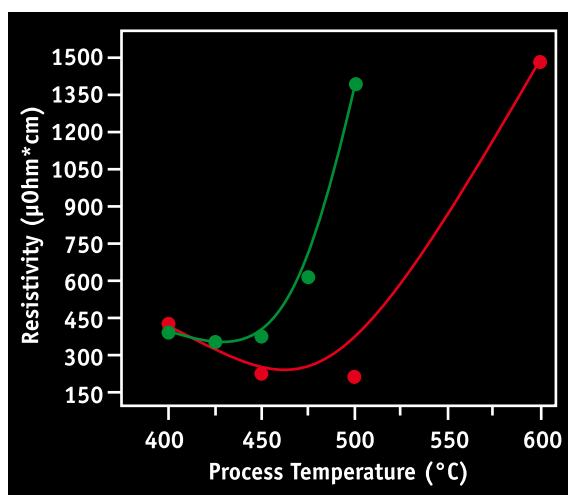


Abb. 35: Spezifischer Widerstand als Funktion der Prozess-temperatur von TiN-Schichten, die mit verdünnten $\text{Ti}[\text{N}(\text{Et})_2]_4$ (grün) und unverdünnten $\text{Ti}[\text{N}(\text{Et})_2]_4$ (rot) Präkursoren abgeschieden worden sind.

Fig. 35: Resistivity versus process temperature of TiN films obtained by diluted $\text{Ti}[\text{N}(\text{Et})_2]_4$ (green) and pure $\text{Ti}[\text{N}(\text{Et})_2]_4$ (red) precursor.

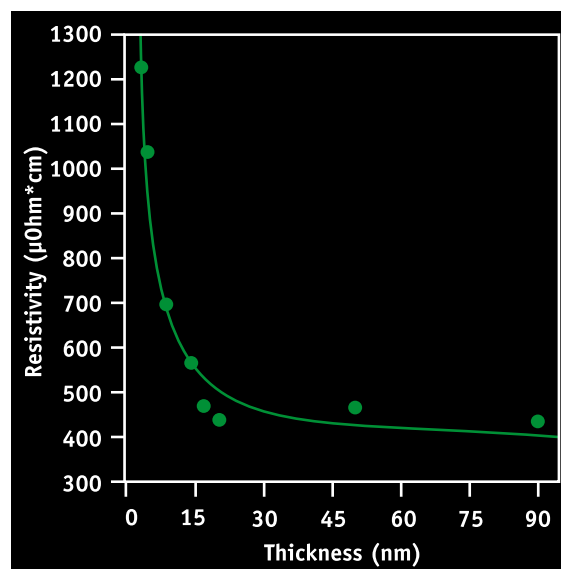
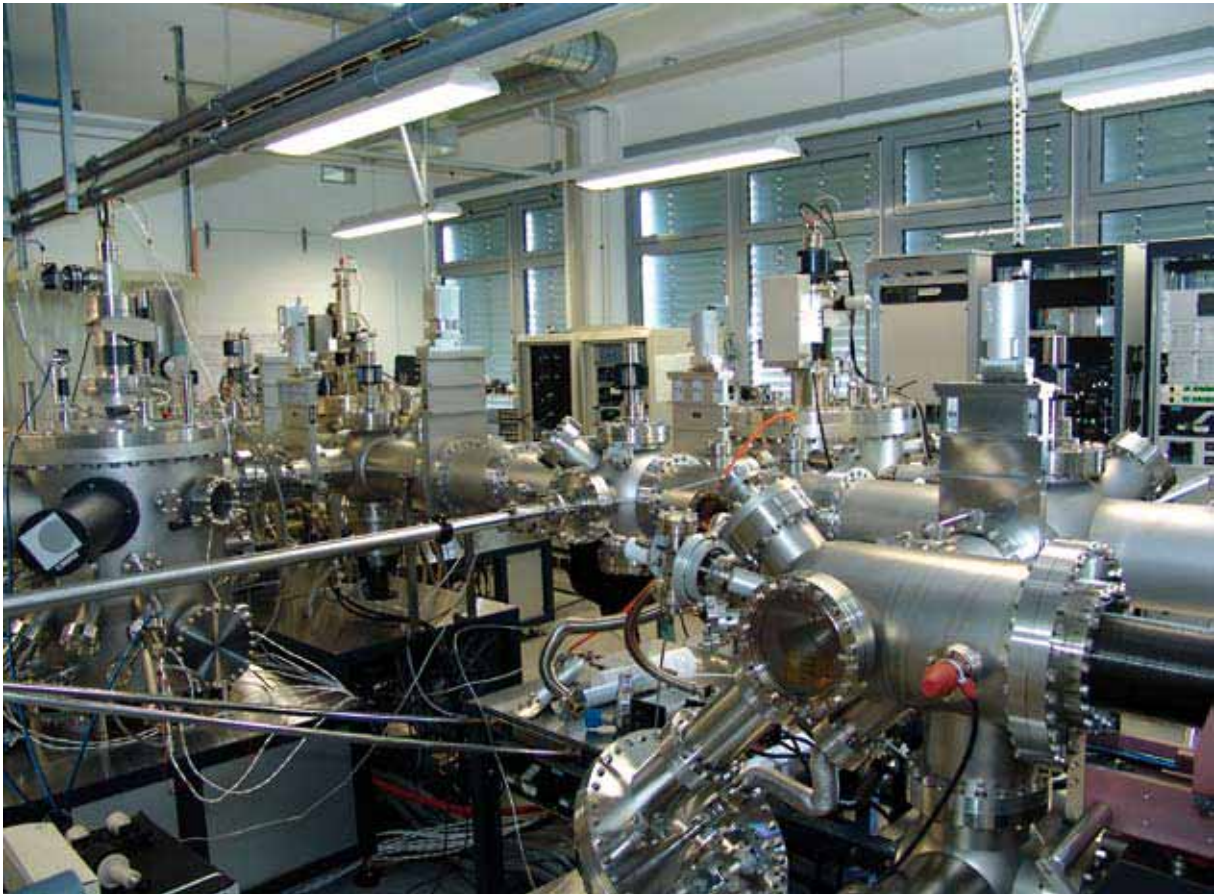


Abb. 36: Spezifischer Widerstand als Funktion der TiN-Schichtdicke. Fig. 36: Resistivity versus TiN film thickness.



Molekularstrahlverdampfungsanlage am IHP mit drei separaten Wachstumskammern für Oxide, SiGe und III-V Materialien.
Molecular Beam Epitaxy facility at IHP with three separated growth chambers for oxides, SiGe and III-V materials.

Vakanzenabhängige Nukleation und Gettereffizienz von Sauerstoffpräzipitaten in CZ-Si

Ziel des Projektes ist es, den Einfluss von Vakanzen auf die Nukleation und Gettereffizienz von Sauerstoffpräzipitaten in Czochralski-Silizium detailliert und quantitativ zu untersuchen.

Sauerstoffpräzipitate spielen eine entscheidende Rolle für die Getterung von metallischen Verunreinigungen in Silizium. Es ist bekannt, dass hohe Vakanzenübersättigungen die Nukleationsrate erhöhen. Eine detaillierte quantitative Untersuchung der Nukleation war aber bisher nicht möglich, weil es keine Möglichkeit gab, die Vakanzenkonzentration zu kontrollieren. Seit der Entdeckung des so genannten „Magic Denuded Zone Effekts“ ist es möglich mit Hilfe von RTA-Prozessen definierte Konzentrationsprofile von Vakanzen in Siliziumwafern einzustellen. Wir haben diesen Effekt genutzt, um vakanzenabhängige Nukleationskurven zu bestimmen. Mit Hilfe von Cu- und Ni-Haze-Tests wurde die Gettereffizienz von Sauerstoffpräzipitaten bestimmt, die unter verschiedenen Übersättigungen von Vakanzen gebildet wurden.

Die Nukleationsrate als Funktion der Nukleationstemperatur ist in Abb. 37 zu sehen. Es wird deutlich, dass es drei Nukleationspeaks gibt, wobei zwei davon auch ohne Vakanzenübersättigung gefunden werden (Peaks bei 450 °C und 650 °C). Der Peak bei 800 °C zeigt eine starke Vakanzenabhängigkeit. Ohne Vakanzenübersättigung findet in diesem Temperaturbereich kaum Nukleation statt. Bei hoher Vakanzenübersättigung, wie sie durch eine RTA Vorbehandlung bei 1250 °C erreicht wird, ist die Nukleationsrate selbst bei 1000 °C, was bisher als reine Wachstumstemperatur von Sauerstoffpräzipitaten angenommen wurde, immer noch sehr hoch.

Für die Schaltkreisherstellung ist es sehr wichtig zu wissen, ab welcher Grösse und Dichte die Sauerstoffpräzipitate in der Lage sind, mehr als 90 % der metallischen Verunreinigungen zu gettern. Deshalb wurden Si-Proben verschiedene Zeiten im Temperaturbereich von 700-1000 °C getempert, bevor Gettertests durchgeführt wurden. Die Gettertests für Cu und Ni haben

Vacancy Dependent Nucleation and Getter Efficiency of Oxygen Precipitates in CZ-Si

The goal of this project is to investigate the influence of vacancies on the nucleation and getter efficiency of oxygen precipitates in Czochralski silicon in a detailed and quantitative manner.

Oxygen precipitates play an important role for gettering of metallic impurities in silicon. It is well known that high vacancy supersaturations increase the nucleation rate. However, a detailed quantitative investigation of nucleation was not possible until now because there was no possibility to control the vacancy concentration. Since the discovery of the so-called “magic denuded zone effect” is it possible to install defined vacancy profiles in silicon wafers by RTA processing. We used this effect to determine vacancy dependent nucleation curves. With the help of Cu and Ni haze tests, the getter efficiency of oxygen precipitates which were formed under different vacancy supersaturations was determined.

The nucleation rate as a function of the nucleation temperature is shown in Fig. 37. Three nucleation peaks are clearly visible. Two of them are also found without vacancy supersaturation (peaks at 450 °C and 650 °C). The peak at 800 °C exhibits a strong vacancy dependency. Without vacancy supersaturation, there is nearly no nucleation in this temperature range. At high vacancy supersaturation as it is reached by an RTA pre-treatment at 1250 °C, the nucleation rate even at 1000 °C is very high. This temperature was assumed until now as a pure growth temperature of oxygen precipitates.

In device fabrication, it is very important to know at which size and density the oxygen precipitates are able to getter more than 90 % of metallic impurities. Therefore, Si samples were annealed for different times in the temperature range 700-1000 °C before getter tests were carried out. The getter efficiency tests for Cu and Ni have shown that the threshold value of the normalized inner surface is shifting to higher values for increasing RTA temperature which

gezeigt, dass sich der kritische Wert für die normalisierte innere Oberfläche mit steigender RTA-Temperatur, d. h. mit steigender Vakanzkonzentration, zu höheren Werten verschiebt. Diese Verschiebung, die schlechtere Gettereffizienz bedeutet, kann man mit einer Änderung der Morphologie von plättchenförmig zu kugelförmig erklären. Durch die geringere Oberfläche der kugelförmigen Präzipitate, verglichen mit der Oberfläche von plättchenförmigen Präzipitaten gleicher Anzahl Sauerstoffatome, wird mit steigender RTA-Temperatur eine größere Dichte von Sauerstoffatomen für eine effiziente Getterung benötigt als zunächst angenommen. Die Nukleationsrate bei hoher Vakanzkonzentration ist aber ohne Probleme in der Lage die erforderliche Konzentration von Sauerstoffpräzipitaten zu generieren.

means for increasing vacancy concentration. This shift, which corresponds to a decreased getter efficiency, can be explained by a morphological change of the oxide precipitates from plate-like to spherical shape with increasing vacancy concentration. Because of the smaller surface of the spherical precipitates compared to the surface of plate-like precipitates of the same number of oxygen atoms, a higher density of precipitates than it was assumed is required for efficient gettering. The nucleation rate for high vacancy concentration is high enough to generate sufficient precipitates without any problems.

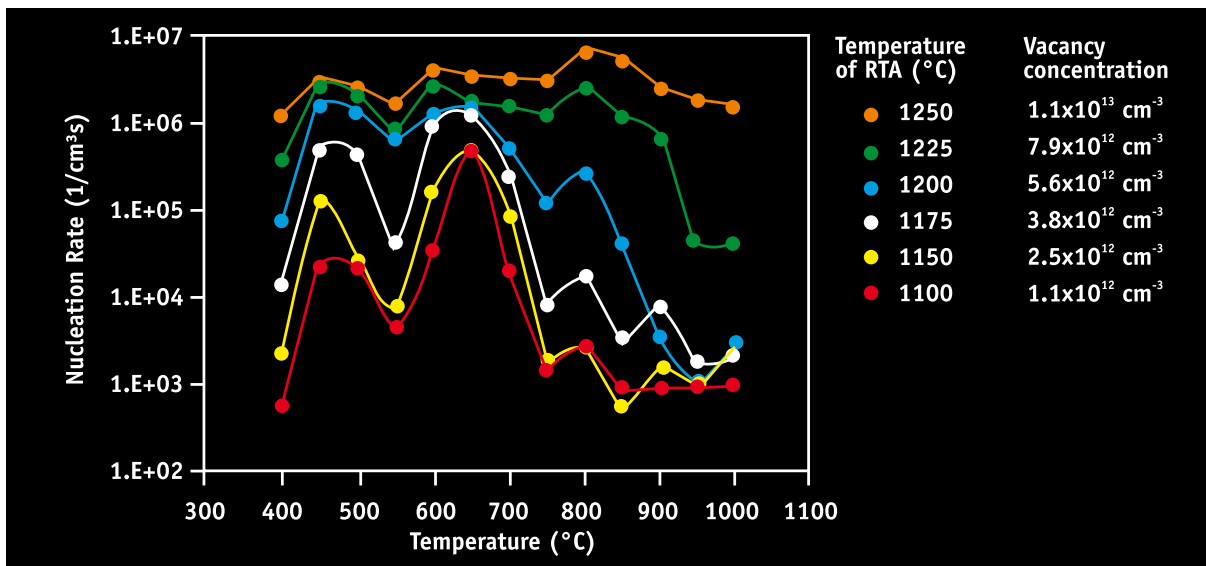


Abb. 37: Vakanzabhängige Nukleationskurven für Sauerstoffpräzipitate in CZ-Si mit einer Sauerstoffkonzentration von $6,4\text{-}6,5 \times 10^{17} \text{ cm}^{-3}$. Die Wafer wurden bei verschiedenen Temperaturen mittels RTA für 30 s in einer sauerstoffhaltigen Ar-Atmosphäre vorbehandelt und 8 h bei der jeweiligen Temperatur getempert.

Fig. 37: Vacancy dependent nucleation curves for oxide precipitates in CZ-Si with an oxygen concentration of $6.4\text{-}6.5 \times 10^{17} \text{ cm}^{-3}$. The wafers were RTA pre-treated for 30 s in oxygen containing Ar atmosphere and annealed for 8 h at the respective temperature.

Synchrotronbasierte Analyse von Metallpräzipitaten in Solar-Silizium

Ziel der durchgeführten Forschungsarbeiten ist ein vertieftes Verständnis des Präzipitationsverhaltens von Metallen in kristallinem Silizium für Solarzellen.

Die elektrischen Eigenschaften von kostengünstigen Siliziummaterialien für Solarzellen werden wesentlich durch ausgedehnte Kristalldefekte und Übergangsmetalle bestimmt (Abb. 38). Während in Siliziumwafern für die Mikroelektronik bereits kleine Konzentrationen von Übergangsmetallen die Ladungsträgerlebensdauer negativ beeinflussen, können multikristalline Siliziummaterialien für Solarzellen Metallkonzentrationen bis zu einigen 10^{15} cm^{-3} tolerieren. Ursache dafür ist die Bildung von Metallausscheidungen mit geringer spezifischer elektrischer Aktivität. Eine gezielte Steuerung der Bildung solcher Ausscheidungen würde es ermöglichen, die Effizienz von Solarzellen bei einem gegebenen Metallverunreinigungspegel zu erhöhen oder aber, ohne Verluste im Wirkungsgrad, höhere Verunreinigungspegel im Siliziumausgangsmaterial zulassen. Die Ausscheidung von Metallen in Solarsilizium, das eine Vielzahl von verschiedenen Kristalldefekten und verschiedenen Metallen enthält, ist jedoch ein sehr komplexer Prozess. Trotz erreichter Fortschritte ist der derzeitige Kenntnisstand nicht zufriedenstellend. Die Untersuchung der Metallpräzipitation und ihrer Auswirkungen auf die elektrischen Materialeigenschaften erfordert Techniken, die bei hoher Ortsauflösung eine hohe Nachweisempfindlichkeit für Metalle besitzen. Wegen der geringen Volumendichte von Ausscheidungen im Material sind gleichzeitig Methoden wünschenswert, die die Untersuchung eines relativ großen Probenvolumens ermöglichen.

Synchrotron-basierte Sondentechniken sind gut für diese Aufgabenstellung geeignet. Eine Kombination aus drei Techniken steht zur Untersuchung von Solarsilizium zur Verfügung: röntgenstrahlinduzierter Strom (XBIC) für lokale Informationen über die elektrischen Eigenschaften, Röntgenfluoreszenzmikroskopie (μ -XRF) für den Nachweis von Metallpräzipitaten und Röntgenabsorptionsspektroskopie (μ -XAS) für die Bestimmung des chemischen Zustandes der Metalle in den Ausscheidungen.

Synchrotron Based Analysis of Metal Precipitates in Solar Silicon

The goal of the research performed is an improved understanding of the precipitation behavior of metals in crystalline silicon materials for solar cells.

The electrical properties of cost-effective silicon materials used in photovoltaics are largely governed by extended crystal defects and transition metal impurities (Fig. 38). While transition metals are known to degrade carrier lifetime in microelectronic-grade silicon already at low concentration levels, solar grade multicrystalline silicon materials can tolerate transition metal concentrations as high as a few 10^{15} cm^{-3} . This is due to the formation of metal precipitates with low specific electrical activity. The ability to control the formation of such precipitates would allow increasing the efficiency of solar cells at a given level of metal content or could help to cope with higher metal levels in the Si feedstock material without loss of efficiency. Metal precipitation in solar-grade silicon containing various crystal defects and a variety of metals is, however, a complex process and despite some progress reached recently, present knowledge is still not satisfactory. Studying metal precipitation and its impact on the electrical properties of the material requires techniques capable of providing local

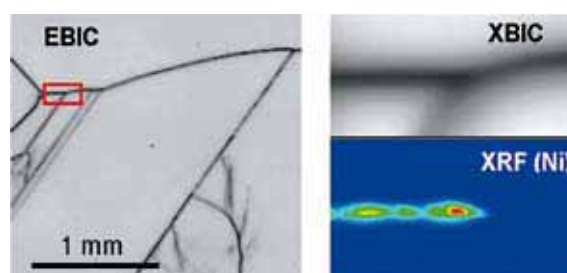


Abb. 38: Defekte in einer Probe aus Solarsilizium: links - EBIC-Übersichtsbild, das verschiedene elektrisch aktive Defekte zeigt, rechts - Details der rot markierten Region im EBIC-Bild; XBIC-Bild der Rekombinationsaktivität und XRF-Bild der Ni-Verteilung.

Fig. 38: Defects in a solar-grade silicon sample: left - EBIC survey image showing various recombination active defects, right - details of the marked region of the EBIC image, with XBIC map of the recombination activity and XRF map of the Ni distribution.

Derartige Synchrotronuntersuchungen wurden bei BESSY Berlin und bei ESRF Grenoble durchgeführt. Zwei Arten von Siliziummaterialien wurden dabei eingesetzt: Proben aus Solarsilizium sowie Silizium-Modellproben, die wohl definierte Kristalldefekte und Verunreinigungen enthielten (Abb. 39). Erstere wurden genutzt, um wirkungsgradbegrenzende Defekte und die Rolle von Metallen in aktuellem Solarsiliziummaterial zu erfassen. Die Modellproben dienen dagegen zu detaillierten Untersuchungen der Metallpräzipitation unter kontrollierten Bedingungen.

Die mittels Synchrotrontechniken erhaltenen Informationen – Orte der Präzipitation, Art des Metalls, Größe der Präzipitate und chemischer Zustand des Metalls in einem Präzipitat – tragen wesentlich zur Schaffung verbesserter Grundlagen für das Defektengineering in Solarsilizium bei. Die Bestimmung des chemischen Zustandes eines Metallteilchens unter Nutzung von μ -XAS ist in Abb. 40 illustriert.

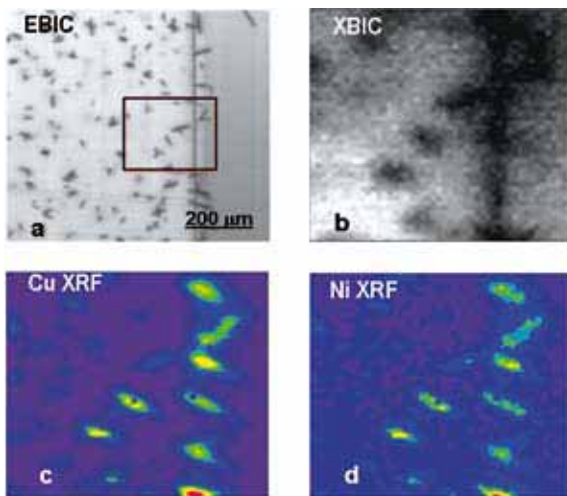


Abb. 39: Präzipitation von Cu und Ni in einer Si-Modellprobe. Das Rechteck im EBIC-Bild markiert den Bereich, in dem XBIC- und XRF-Bilder aufgenommen wurden. Es ist sichtbar, dass beide Metalle sich an den gleichen Orten ausscheiden.

Fig. 39: Cu and Ni precipitation in a model sample. The frame in the EBIC image marks the region where XBIC and XRF maps were taken. Precipitation of both metals at the same sites is clearly visible.

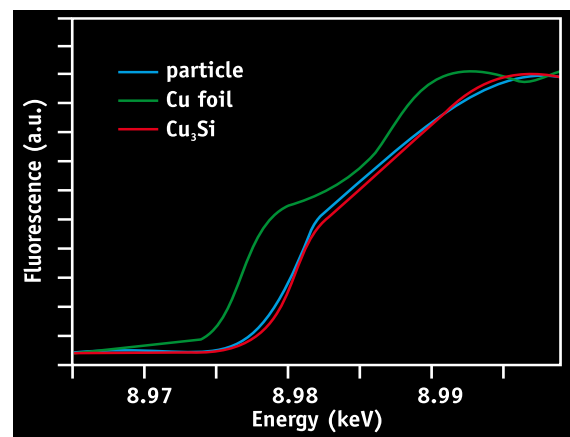
Abb. 40: μ -XAS an einer einer Cu-reichen Ausscheidung, die mit μ -XRF lokalisiert wurde. Die Form des Spektrums zeigt an, dass die Ausscheidung aus Kupfersilizid besteht.

Fig. 40: μ -XAS spectrum of a Cu-rich precipitate detected by μ -XRF, indicating that the particle consists of Cu silicide.

information with high detection sensitivity. At the same time, in view of the rather small volume density of precipitates in the material, analysis methods capable of sampling relatively large volumes would be of advantage.

Synchrotron-based microprobe techniques are well suited for the task. A suite of three techniques is available for studies of PV silicon: X-ray beam induced current (XBIC) providing information on local electrical properties, X-ray fluorescence microscopy (μ -XRF) for detection of metal precipitates and X-ray absorption microspectroscopy (μ -XAS) which yields information on the chemical state of the precipitates. Such synchrotron investigations have been performed at BESSY Berlin and at ESRF Grenoble. Two types of materials have been studied: samples of solar-grade silicon and model silicon samples containing well defined crystal defects and metal impurity levels (Fig. 39). While the former allow assessing performance limiting defects and the role of metals in real solar silicon, the latter provide a means to study metal precipitation under well controlled conditions.

The information obtained from synchrotron analyses – specific sites of metal precipitation, kind of metals involved, size of precipitates and chemical state of the metal in a precipitate – substantially contributes to an improvement of the knowledge basis for defect engineering in solar-grade silicon. Fig. 40 illustrates the application of μ -XAS for assessing the chemical state of a metal in a precipitate.



Joint Labs



Gemeinsames Labor IHP / BTU Cottbus

Das Gemeinsame Labor IHP / BTU auf dem Campus der Brandenburgischen Technischen Universität (BTU) Cottbus besteht seit 2000. Es bündelt die Forschungspotentiale beider Partner und leistet, unter massgeblicher Einbeziehung von Studenten, interdisziplinäre Forschung auf dem Gebiet der Halbleitermaterialien. Dabei bezieht es Lehrstühle der BTU in seine Forschungstätigkeit ein, wie Experimentalphysik, Theoretische Physik, Physikalische Chemie oder Schaltkreisentwurf. Darüber hinaus beteiligte sich auch die Fachhochschule Lausitz mit technisch-präparativen Arbeiten. Mit der Technischen Fachhochschule Wildau wurde 2008 ein gemeinsames Projekt begonnen.

National kooperiert das Gemeinsame Labor im Rahmen seiner Projektarbeit mit einer ganzen Reihe von Forschungseinrichtungen wie dem MPI Halle, den Universitäten Göttingen, Jena, Stuttgart, der RWTH Aachen, dem HZB Berlin oder dem FZ Jülich und hat Verträge mit Unternehmen der Silizium-Branche wie der Siltronic AG, der Deutschen Solar AG oder der Schott Solar AG.

Eine wichtige Aufgabe stellt auch der Ausbau der internationalen Vernetzung des Gemeinsamen Labors dar. Die BTU und das IHP sind über das Gemeinsame Labor Mitglied im internationalen Konsortium SiWEDS (Silicon Wafer Engineering & Defect Science Center, siehe www.mse.ncsu.edu/siweds/), dem renommierte Halbleiterfirmen und namhafte Universitäten angehören. Ausserdem verbindet es seine Arbeiten zur Synchrotronanalytik am BESSY Berlin mit Untersuchungen am ESRF Grenoble (Frankreich).

International wurden neben den bestehenden Verbindungen in 2008 Zusammenarbeiten mit dem Institut MESA+ an der Universität Twente (Niederlande) und der Universität St. Petersburg (Russland) weiter intensiviert. Im Jahr 2008 bearbeitete das Gemeinsame Labor sieben Drittmittelprojekte, darunter drei BMBF-Projekte, ein BMU-Projekt, ein von der Technologiestiftung Berlin gefördertes Projekt und ein Industrieprojekt. Die Arbeiten zur kontrollierten Platzierung von Biomolekülen auf Silizium im Rahmen eines Volkswagenprojektes, und ein Industrieprojekt im Rahmen des

Joint Lab IHP / BTU Cottbus

The Joint Lab IHP / BTU located on campus at the Brandenburg Technical University Cottbus (BTU) was founded in 2000. It pools the research potential of the partners IHP and BTU and conducts interdisciplinary research – with substantial participation of students – in the field of silicon-based semiconductor materials. The BTU chairs Experimental Physics, Materials Science, Theoretical Physics, Physical Chemistry and Circuit Design are closely involved in its research activities. Furthermore, the nearby University of Applied Sciences Lausitz is also associated with the Joint Lab and has contributed engineering and preparation work in 2008. A joint project with the University of Applied Sciences Wildau started in 2008.

Within the framework of its research projects, the Joint Lab collaborates on contract basis nation-wide with various research facilities such as the MPI Halle, HZB Berlin, FZ Jülich, universities in Göttingen, Jena and Stuttgart, RWTH Aachen, and with silicon companies such as Siltronic AG, Deutsche Solar AG and Schott Solar AG.

The expansion of its international networking is a further important task of the Joint Lab. BTU Cottbus and the IHP – via the Joint Lab IHP / BTU – are members of the international consortium SiWEDS (Silicon Wafer Engineering & Defect Science Center, see www.mse.ncsu.edu/siweds/), associating reputed semiconductor companies and well-known universities. Moreover, the Joint Lab combines its work on synchrotron diagnostics at BESSY Berlin with investigations at ESRF Grenoble (France).

In addition to existing international scientific contacts, collaborations with the Institute MESA+ at University Twente (The Netherlands) and the Institute of Physics at the St. Petersburg State University (Russia) were further intensified in 2008. In 2008 the Joint Lab worked on seven projects funded by third parties, among them three projects funded by the BMBF (Federal Ministry of Education and Research), one project funded by the BMU (Federal Ministry for the Environment, Nature Conservation and Nuclear Safe-

SiWEDS-Konsortiums wurden mit dem Schlussbericht erfolgreich beendet.

Das Gemeinsame Labor beteiligt sich an Arbeiten, um bisher ungenutzte Eigenschaften des Siliziums für einen künftigen Einsatz auf neuen Gebieten zu erschließen.

Basierend auf den Ergebnissen dieser Vorlauftforschung – zu der z.B. Si-basierte Lichtemitter, Si-basierte Nanostrukturen wie c-Si/SiO₂-Schichtstapel oder die kontrollierte Ausnutzung der physikalischen Eigenschaften von Versetzungen zählt – werden für das IHP Entscheidungen für seine zukünftige inhaltliche Ausrichtung vorbereitet.

Die langfristigen Forschungsschwerpunkte des Gemeinsamen Labors zum Komplex „Silizium“ sollen Beiträge zur Weiterentwicklung der Mikroelektronik, zur Einführung einer Si-basierten Nanoelektronik, zur Einführung einer Si-basierten Photonik und zur Unterstützung der Si-basierten Photovoltaik liefern. Auf dem letztgenannten Gebiet ist das Gemeinsame Labor in der BTU-Forschungseinrichtung CeBra (Centrum für Energietechnologie Brandenburg, siehe www.tu-cottbus.de/cebra/) verankert.

Die grundlegende Such- und Vorlauftforschung zu neuen und verbesserten Si-Eigenschaften durch Einsatz von Methoden des Defect Engineering sind auf die folgenden Schwerpunkte gerichtet und werden im Rahmen von Projekten, meist in Arbeitsteilung mit externen Partnern und unter Hinzuziehung von BTU-Lehrstühlen, verfolgt:

- *Versetzungs-Engineering in Silizium für Lichtemitter und andere Anwendungen,*
- *Si-Nanostrukturen,*
- *Si-Wafer für zukünftige Technologiegenerationen,*
- *Elektrische Aktivität von Kristalldefekten in Solar-Si,*
- *Entwicklung spezieller Meß- und Diagnoseverfahren, insbesondere Synchrotron-Techniken.*

ty), one project funded by the Technologiestiftung Berlin and one industry funded project. The results of the project on controlled placement of biomolecules on Si, funded by the Volkswagenstiftung, and of one project with the industry, executed in the framework of the SiWEDS consortium, were successfully finished and summarized in the final reports.

The Joint Lab participates in research aimed at using silicon properties that have not been used to date for new application areas.

Based on the results of this forerunning research, e.g. Si-based light emitter, Si-based nanostructures such as c-Si/SiO₂ layer stacks or controlled application of the physical properties of dislocations as active device components, decisions for the future research of the IHP are prepared.

The long term research focus of the Joint Lab for the complex “silicon” is aimed at delivering contributions for the future development of microelectronics, for the implementation of Si-based nanoelectronics and Si-based photonics, and for the support of Si-based photovoltaics. With the latter research field, the Joint Lab is connected with the BTU research facility CeBra (Center for Energy Technology Brandenburg, see also www.tu-cottbus.de/cebra/).

The basic and forerunning research related to new and improved Si properties using methods of defect engineering is directed towards the following areas and is organized in the form of projects, usually carried out in collaboration with external partners and including BTU chairs when useful:

- Dislocation-engineering in silicon for light emitters and other applications,
- Si-nanostructures,
- Si-wafer for future technology generations,
- Electrical activity of crystal defects in solar silicon,
- Development of special methods for measurement and diagnostics, in particular synchrotron techniques.

Allein zu den Halbleitermaterialien und -technologien sind im laufenden Jahr vom Gemeinsamen Labor mehr als 32 Arbeiten in Fachzeitschriften publiziert oder zur Veröffentlichung akzeptiert worden, mehr als 40 Vorträge wurden gehalten, darunter 8 eingeladene. Außerdem wurde 2008 die Monographie „Advances in Light Emitting Materials“ bei Trans Tech, Switzerland herausgebracht.

Für die laufenden Projekte standen im Jahr 2008 mehr als 600 T Euro eingeworbene Drittmittel zur Verfügung, die durch das IHP bzw. die BTU verwaltet wurden.

Hervorzuheben ist auch die Beteiligung des Gemeinsamen Labors an der Ausrichtung von Internationalen Konferenzen wie dem Symposium K „Advanced silicon materials research for electronic and photovoltaic applications“ vom 26. bis 30. Mai 2008 auf dem E-MRS Spring Meeting in Strasbourg (Frankreich) und dem 3rd Sino-German Symposium „The Silicon Age: Silicon for Microelectronics, Photonics and Photovoltaics“ vom 09. bis 14. Juni 2008 in Hangzhou (China), das von der National Science Foundation China und der Deutschen Forschungsgemeinschaft unterstützt wurde.

Das Gemeinsame Labor unterstützt das Lehrangebot der BTU mit Vorlesungen, Übungen und Praktika. Weiter beteiligt es sich an der Graduiertenschule DEDIS-Nano der BTU. Im Jahr 2008 haben Mitglieder des Gemeinsamen Labors eine Diplom- und zwei Masterarbeiten abgeschlossen.

Weiterführende Informationen über das Gemeinsame Labor sind unter www.jointlab.de abrufbar.

In 2008 the staff of the Joint Lab saw more than 32 journal papers published or accepted for publication, gave more than 40 lectures, among them 8 invited ones, all related to semiconductor materials and technologies alone. In addition, the monograph on “Advances in Light Emitting Materials” was edited and published in 2008 by Trans Tech, Switzerland.

More than € 600 k third-party funds were available for the projects running in 2008. The funds were administered by the IHP or by the BTU.

We would also like to point out the contributions of the Joint Lab in the preparation and organization of international conferences, namely the Symposium K “Advanced silicon materials research for electronic and photovoltaic applications” at the E-MRS Spring Meeting held May 26-30, 2008 in Strasbourg (France) and the 3rd Sino-German Symposium “The Silicon Age: Silicon for Microelectronics, Photonics and Photovoltaics” held June 09-14, 2008 in Hangzhou (China). The latter was supported by the National Science Foundation China and the Deutsche Forschungsgemeinschaft.

The Joint Lab supports teaching at BTU Cottbus by conducting lectures, exercises and practical courses. In addition, it contributed to the graduated school DEDIS-Nano of the BTU. In 2008, one diploma thesis and two master theses were finished by members of the Joint Lab.

For further information about the Joint Lab please visit the website www.jointlab.de.

Gemeinsames Labor IHP /TFH Wildau

Das gemeinsame Forschungs- und Ausbildungszentrum (Joint Lab) des IHP und der Technischen Fachhochschule Wildau (TFHW) wurde 2006 gegründet. Der Forschungsschwerpunkte des Joint Lab sind die Entwicklung neuartiger siliziumbasierter Bauelementkonzepte und Technologien für die Hochgeschwindigkeits-Elektronik und Photonik.

2008 wurde das BMBF-Projekt „Neuartige Lichtquellen und Komponenten für Silizium-Photonik – Silicon Light“ gestartet. Projektpartner sind u.a. das IHP, das Joint Lab IHP/BTU, die Technische Universität Berlin, die Firma MergeOptics GmbH Berlin sowie das Max-Planck-Institut für Mikrostrukturphysik Halle. Gesamtziel des Vorhabens ist die Entwicklung von Lichtquellen auf Siliziumbasis, von aktiven und passiven Komponenten für die Siliziumphotonik sowie die Untersuchung von Möglichkeiten zu deren Systemintegration.

Im Joint Lab IHP/TFHW wurden erste Untersuchungen zur Nutzung von organischen Materialien durchgeführt. In Vorbereitung sind weiterhin Forschungsarbeiten zu Kohlenstoff-basierten Bauelementen. Dabei ist auch hier der Ausgangspunkt die Silizium- bzw. Silizium-Germanium-Technologie des IHP. Ziele dieser Arbeiten sind ultraschnelle elektronische und photonische Bauelemente.

Zur Verbesserung der Forschungsbedingungen wurden durch die Partner eine Reihe neuer Ausrüstungen angeschafft, u.a. eine Focused-Ion-Beam-(FIB)-Anlage, ein Thermographiesystem, eine PE-CVD-Anlage, eine leistungsfähige Sputteranlage, eine leistungsfähige Bedampfanlage, verschiedene Strukturierungseinrichtungen und ein neues Excimer-Lasersystem zur Materialbearbeitung.

Joint Lab IHP / UAS Wildau

The Joint Lab of IHP and the University of Applied Sciences Wildau (UASW), a joint research and education centre, was inaugurated in 2006. The main research focus lies in the development of new silicon-based device concepts and technologies for high performance electronics and photonics.

In 2008, the project “New light sources and components for silicon photonics – SiliconLight” was launched by the Ministry of Education and Research of the Federal Republic of Germany. Among others, the partners in the project are the IHP, the Joint Lab IHP/BTU, the Technical University of Berlin, the company MergeOptics in Berlin, and the Max Planck Institute of Microstructure Physics in Halle. The main goal is the development of silicon-based light sources, active and passive components for silicon photonics as well as the verification of possibilities for its system integration.

In the Joint Lab IHP/UASW first tests for the utilization of organic materials were realized. Furthermore, research projects on carbon-based devices are in preparation. Here too, the basis is the silicon and the silicon-germanium technology of the IHP. Aims of these activities are ultra-fast electronic and photonic devices.

To improve the research environment, new equipment was acquired by the partners, for instance a Focused Ion Beam (FIB) system, a thermal imaging system, a PE-CVD station, powerful equipment for sputtering, a powerful metallizer, various equipment for lithography and a new Excimer-Lasersystem for material processing.

Ein weiteres, zentrales Arbeitsgebiet des Joint Lab ist die gemeinsame Lehre. Dazu gehört die Einbindung fachlicher Aspekte der Chipherstellung (IHP) in das Studium der „Physikalischen Technik“ an der TFH Wildau. In diesem Rahmen sind vorhandene Module des Hauptstudiums mit anwendungsorientierten Lehrinhalten aus dem Bereich der Mikroelektronik unteretzt worden. Damit wird eine weitere Praxiskomponente, die sich in die Hauptlinie der Ausbildung an der TFH einordnet, für die Studierenden angeboten. Zwei Praktika am IHP sind als Pflicht- und Wahlpflichtfach in das Hauptstudium der „Physikalischen Technik“ integriert. Im Jahre 2008 wurden zehn Praktikumsarbeiten und eine Diplomarbeit durch Studenten der TFH Wildau am IHP angefertigt und durch Mitarbeiter des IHP betreut.

Another central field of activity in the Joint Lab is teaching. This includes the integration of technical aspects of chip processing (IHP) into the study of “Engineering Physics” at the UAS Wildau. The objective is to complement the existing modules of the main study with application-oriented teaching contents from the field of microelectronics. In this way another practice-oriented component is integrated into the curriculum of education at UASW and made available to the students. Two training courses at the IHP are integrated as compulsory and electoral compulsory subjects into the main course of “Engineering Physics”. In 2008, ten training course reports and one diploma thesis have been completed by students of the UAS Wildau at the IHP which were supervised by employees of the IHP.



„Come Together“ nach dem Praktikum – Studenten und Vertreter der TFH Wildau und Wissenschaftler des IHP.

“Come Together” after the practical training – students and colleagues of the UAS Wildau and IHP scientists.

Collaboration and Partners



Industrie / Industry*

advICo microelectronics GmbH, Germany
 Aeroflex Gaisler AB, Sweden
 Air Liquide Deutschland GmbH, Germany
 AIXTRON AG, Germany
 Alcatel-Lucent Deutschland AG, Germany
 Alma Consulting Group SAS, France
 alpha europe GmbH, Germany
 alpha microelectronics GmbH, Germany
 alpha pacific Technologies Co. Ltd., Taiwan
 AMO GmbH, Germany
 ATMEL Germany GmbH & Co. KG, Germany
 AUCOTEAM – Ingenieurgesellschaft für Automatisierungs- und Computertechnik mbH, Germany
 Australia Telescope National Facility, Australia
 Austriamicrosystems AG, Austria
 Automation Sensorik Messtechnik GmbH, Germany
 AVS – Science and Technology of Materials, Interfaces, and Processing, USA
 Berliner Feuerwehr, Germany
 Bio Sensor Technology GmbH, Germany
 BMW Group, Germany
 Federal Office for Information Security, Germany
 Celestrius AG, Switzerland
 Centellax Inc., USA
 centrotherm thermal solutions GmbH & Co. KG, Germany
 Cisco Systems GmbH, Germany
 Conergy AG, Germany
 CoreOptics GmbH, Germany
 Creative Chips GmbH, Germany
 ESPROS Photonics AG, Switzerland
 European Aeronautic Defence and Space Company, Germany
 European Institute for Research and Strategic Studies in Telecommunications GmbH, Germany
 European Space Agency, Germany
 France Telecom SA, France
 Frankfurter Wasser- und Abwassergesellschaft mbH, Germany
 HANLO-Haus Vertriebsges. mbH, Germany
 Hubner & Suhner AG, Switzerland
 IMST GmbH, Germany
 Infineon Technologies AG, Germany
 Institut Industrial IT (inIT), Germany
 InnoSenT GmbH, Germany
 Kayser-Threde GmbH, Germany
 Keithley Instruments GmbH, Germany
 KMSD, Lithuania
 lesswire AG, Germany
 LioniX BV, The Netherlands
 Lucent Technologies Network Systems GmbH, Germany
 MEDAV GmbH, Germany
 MergeOptics GmbH, Germany
 MEYTEC GmbH, Germany
 Micro Lambda Wireless, USA
 Mikron, Russia
 Mühlhaus Consulting & Software GmbH, Germany
 Namlab GmbH, Germany
 NEC Europe Ltd., UK
 Nokia Siemens Network, Finland
 NXP Semiconductors Netherlands B.V., The Netherlands
 Omicron NanoTechnology GmbH, Germany
 Phasor Solutions, UK
 Philips Research, The Netherlands
 Philotech GmbH, Germany
 Phoenix Contact GmbH & Co. KG, Germany
 Photline Technologies SA, France
 PicoQuant GmbH, Germany
 PREMA Semiconductor GmbH, Germany
 Q-Cells SE, Germany
 Qimonda AG, Germany
 Robert Bosch GmbH, Germany
 Rohde & Schwarz GmbH & Co. KG, Germany
 Schlosspark-Klinik GmbH, Germany
 Schott Solar GmbH, Germany
 Schwarting Biosystem GmbH, Germany
 Sennheiser Electronic, Germany
 Sequence Design, USA
 Sick AG, Germany
 Siemens AG, Germany
 SiGe Semiconductor Inc., Canada
 Signal Processing Group Chandler, USA
 Silicann Technologies GmbH, Germany
 Silicon Radar GmbH, Germany
 Silicon Wafer Engineering and Defect Science, USA
 Silistix UK Ltd., UK
 Siltronic AG, Germany
 SIRRIX AG, Germany
 SiTec GmbH, Germany

***Forschungsinstitute und Universitäten /
Research Institutes and Universities****

Sky Vision Ltd., Finland
 SPECS GmbH, Germany
 SPiDCOM Technologies, France
 ST Microelectronics SA, France
 Süss MicroTec AG, Germany
 Technikon Forschungs- und Planungsgesellschaft mbH,
 Austria
 teleBITcom GmbH, Germany
 TES Electronic Solutions GmbH, Germany
 Thomson R&D France SNC, France
 Thyia Technologies D.O.O., Slovenia
 TimeKontor AG, Germany
 Toshiba Research Europe Ltd., UK
 Ubidyne GmbH, Germany
 United Monolithic Semiconductors, France
 VDI/VDE Innovation + Technik GmbH, Germany
 VI Systems GmbH, Germany
 Wacker Chemie AG, Germany
 XMOD Technologies, France

*Ausgewählte Partner / Selected partners

ASTRON, The Netherlands
 Brandenburg University of Technology, Germany
 Brandenburg University of Applied Sciences, Germany
 Budapest University of Technology and Economics,
 Hungary
 California Institute of Technology, USA
 Centre National de la Recherche Scientifique, France
 Charité – Universitätsmedizin Berlin, Germany
 Chemnitz University of Technology, Germany
 Christian-Albrechts-Universität zu Kiel, Germany
 Delft University of Technology, The Netherlands
 Democritus University of Thrace, Greece
 German Aerospace Center, Germany
 ENSEIRB, France
 EPFL, Switzerland
 EDP Distribuicao Energia SA, Portugal
 Eindhoven University of Technology, The Netherlands
 ESA / ESTEC – TEC-ETP, The Netherlands
 ETRI, Korea
 European Synchrotron Radiation Facility, Germany
 Forschungszentrum Jülich, Germany
 Fraunhofer HHI, Germany
 Fraunhofer IAF, Germany
 Fraunhofer IBMT, Germany
 Fraunhofer IIS, Germany
 Fraunhofer IZM, Germany
 Fraunhofer ISE, Germany
 Freie Universität Berlin, Germany
 Friedrich-Alexander-University of Erlangen-Nuremberg,
 Germany
 Friedrich-Schiller-University of Jena
 Georg-August-University Göttingen, Germany
 Georgia Institute of Technology, USA
 Hangzhou Dianzi University, China
 Helmholtz-Centre Berlin for Materials and Energy,
 Germany
 Humboldt University of Berlin, Germany
 IMEC, Belgium
 INESC Inovacao - Instituto De Novas Tecnologias,
 Portugal
 India Institute of Technology Kharapur, India
 Institute of Computer Science, Greece
 Institut National de Recherche en Informatique et en

Automatique, France	Tecnatom S.A., Spain
Institut National des Sciences Appliquees de Rennes, France	Telefónica I+D, Spain
Institute of Microelectronics, Singapore	Tohoku University, Japan
Institute for Solar Energy Research Hameln/Emmerthal, Germany	University of Cantabria, Spain
Institutio de Telecomunicacoes, Portugal	University of Naples Federico II., Italy
Leibniz Institute for Crystal Growth, Germany	University of Udine, Italy
Leibniz University Hanover, Germany	University of Bologna, Italy
LETI, France	University of Florence, Italy
Luleå University of Technology, Sweden	University of Rome „La Sapienza“, Italy
Max Planck Institute for Microstructure Physics, Germany	University of the Bundeswehr Munich, Germany
Max Planck Institute for Physics, Germany	University of Applied Sciences Wildau, Germany
National and Kapodistrian University of Athens, Greece	University of Bremen, Germany
National Institute for Materials Science, Japan	University of Bergen, Norway
National Taiwan University, Taiwan	University of Bristol, UK
Netherlands Organisation for Applied Scientific Research, The Netherlands	University of California, USA
National NanoFab Center, Korea	University of Chicago, USA
Otto-von-Guericke-University Magdeburg, Germany	University of Dortmund, Germany
Paul Drude Institute for Solid State Electronics, Germany	University of Helsinki, Finland
Progress Microelectronics Research Institute, Russia	University of Kassel, Germany
Ruhr-Universität Bochum, Germany	University of Konstanz, Germany
RWTH Aachen University, Germany	University of Malaga, Spain
Sabancı University Istanbul, Turkey	University of Manchester, UK
Saint Petersburg State University, Russia	University of Osnabrück, Germany
Southeast University Nanjing, China	University of Oulu, Finland
Technical University Carolo-Wilhelmina at Brunswick, Germany	University of Oxford, UK
Technical University of Berlin, Germany	University of Paderborn, Germany
Technical University of Dresden, Germany	University of Paris-Sud 11, France
Technical University of Hamburg-Harburg, Germany	University of Potsdam, Germany
Technical University of Ilmenau, Germany	University of Rome “Tor Vergata”, Italy
Technical University of Munich, Germany	University of Siegen, Germany
Technical University of Szczecin, Poland	University of Stuttgart, Germany
Technical University of Ukraine, Ukraine	University of Surrey, UK
Technische Universität Bergakademie Freiberg, Germany	University of Twente, The Netherlands
	University of Ulm, Germany
	University of Wuppertal, Germany
	Vienna University of Technology, Austria
	Vilnius University, Lithuania
	VTT Technical Research Centre of Finland, Finland
	Weierstrass Institute for Applied Analysis and Stochastics, Germany
	Zhejiang University, China

*Ausgewählte Partner / Selected partners

Guest Scientists and Seminars



Gastwissenschaftler / Guest Scientists

Gastwissenschaftler Guest Scientists	Institution Institution	Forschungsgebiet Research Area
1. Mr. J. P. Alegre Perez	University of Zaragoza, Spain	Circuit Design
2. Mr. V. Arregin	University of Cantabria, Spain	System Design
3. Mr. A. Awny	University of Paderborn, Germany	Circuit Design
4. Mrs. C. Baristiran	Sabanci University, Istanbul, Turkey	Technology
5. Dr. A. Di Bartolomeo	University of Salerno, Italy	Technology
6. Mr. M. Bellini	Georgia Institute of Technology, Atlanta, USA	Materials Research
7. Mr. Ch. Borschel	University of Göttingen, Germany	Materials Research
8. Mrs. N. Fujita	Max Planck Institute for Iron Research GmbH, Düsseldorf, Germany	Materials Research
9. Mr. L. Ionov	Microelectronic Research Institute »Progress«, Moscow, Russia	Technology
10. Mr. M. Kaynak	Sabanci University, Istanbul, Turkey	Technology
11. Mr. R. Korolevych	National Technical University of Ukraine, Kiev, Ukraine	Technology
12. Prof. J. Murota	Tohoku University, Sendai, Japan	Technology
13. Mr. V. Repin	Microelectronic Research Institute »Progress«, Moscow, Russia	Technology
14. Mrs. A. Maria Soare	National Research and Development Institute for Cryogenics and Isotopic Technologies, Valcea, Romania	Technology
15. Dr. R. Sohal	DFG Fellow, India	Materials Research
16. Prof. V. Stikanov	National Technical University of Ukraine, Kiev, Ukraine	Technology & System Design

Seminare/Seminars

Vortragender Presenter	Institution Institution	Thema Topic
1. Prof. T. Baumbach	Institute for Synchrotron Radiation, Karlsruhe, Germany	“Synchrotron Imaging for Non-Destructive Characterization of Materials, Components and Devices”
2. Mr. M. Bellini	Georgia Institute of Technology, Atlanta, USA	“On the Operation of SiGe HBTs-on-SOI in Extreme Environments”
3. Dr. T. Boeck	Leibniz Institute for Crystal Growth, Berlin, Germany	“Growth of Si- and SiGe Micro- and Nanostructures from Metallic Solutions”
4. Dr. E. Bugiel	Leibniz University Hanover, Germany	“Functional Epitaxial Oxides in Silicon: A TEM Journey”
5. Mr. W. Grabinski	Grabinski Modeling Consulting, Commugny, Switzerland	“Advances in MOSFET Compact Modeling and its Verilog-A Standardization”
6. Dr. M. Hoffmann	Technical University of Ilmenau, Germany	“Piezoelectric Aluminum Nitride and Black Silicon – New Materials in Microsystems Technology”
7. Mr. S. Kraemer	RWTH Aachen, Germany	“Application Specific Processor Design using an Architecture Description Language”
8. Prof. A. Krost	Otto-von-Guericke University Magdeburg, Germany	“GaN-on-Si(001): Towards Integrated Optoelectronics?”
9. Prof. T. Kürner	Technical University Carolo-Wilhelmina at Brunswick, Germany	“Challenges in Channel and Propagation Characterization for Wireless Communication Systems Beyond 100 GHz”
10. Dr. N. Lang	Leibniz Institute for Plasma Science and Technology, Greifswald, Germany	“Infrared Spectroscopic Process Control”
11. Mr. S. Leidich	Technical University of Dresden, Germany	“Design, Fabrication and Test of MEMS for RF Applications – Current State of Development and Future Trends”
12. Prof. T. Nishinaga	Toyohashi University of Technology, Japan	“Inter-Surface Diffusion During MBE and Application to Control the Microstructure Fabrication”

<i>Vortragender</i> Presenter	<i>Institution</i> Institution	<i>Thema</i> Topic
13. Dr. B. Spangenberg	RWTH Aachen, Germany	“Fabrication and Application of Nanostructures for Future Devices: Band-Structure Design and Charge Carrier Transport in Si-based Quantum Wells”
14. Prof. H. Wang	National Taiwan University, Taipei, Taiwan	“Current Status and Future Trends for Si and Compound MMICs in Millimeter-Wave Regime and Related Issues for System on Chip (SOC) and/or System in Package (SIP) Applications”
15. Mr. S. Wege	Qimonda AG, Dresden, Germany	“Requirements for Plasma Etching in Sub-100 nm-DRAM-Technologies”
16. Prof. R. Weigel	Friedrich-Alexander-University Erlangen-Nuremberg, Germany	“SiGe-Based Circuits and Systems: Current Research Activities in Erlangen”
17. Dr. J. Zegenhagen	European Synchrotron Radiation Facility (ESRF), Grenoble, France	“Synchrotron X-Ray Studies of Surfaces and Interfaces of Oxides”
18. Prof. H. Zimmermann	Vienna University of Technology, Austria	“High-End Analog CMOS Circuits and Silicon PDICs”

Publications



Erschienene Publikationen Published Papers

(1) Radially Non-Uniform Interaction of Nitrogen with Silicon Wafers

V.D. Akhmetov, G. Kissinger, A. Fischer,
G. Morgenstern, G. Ritter, M. Kittler
Journal of Materials Science: Materials in
Electronics **19**(1), 36 (2008)

Reproducible and pronounced ring-like structures have been revealed on both sides of commercial grade wafers after certain regimes of annealing in pure nitrogen atmosphere at 1200 °C. To minimize residual oxygen concentration during the annealing procedure, a furnace with a Si₃N₄ coated SiC reactor tube and high purity N₂ flow were employed. Single-side polished Cz–Si wafers with a diameter of 200 mm, used in the experiments, were manufactured from silicon crystals free of oxidation-induced stacking fault rings. It was established that the ramp rate plays a key role in the formation of the ring-like structures. The ring-like images, visible in both, reflection and scattering geometry were located at approximately half-radius of all wafers subjected to fast temperature ramping. For the wafers annealed under slow ramping conditions the ring-like contrasts were not detected. Dendrite-like islands containing N, O, Si, and traces of C were revealed by scanning electron microscope (SEM) equipped with energy dispersive X-ray spectroscopy (EDXS). Fourier transform infrared (FTIR) spectroscopy with enhanced sensitivity detected phases of SiO₂ and Si₃N₄ at the ring position as well as NN- and NNO-point defect complexes in the underlying bulk Si. Possible origins of the observed structures are discussed.

(2) Behavior of N Atoms on Atomic-Order-Nitrided Si_{0.5}Ge_{0.5}(100)

N. Akiyama, M. Sakuraba, B. Tillack, J. Murota
Applied Surface Science **254**, 6021 (2008)

Behavior of N atoms in atomic-order nitrided Si_{0.5}Ge_{0.5}(100) by heat treatment in Ar at 600 °C was investigated by X-ray photoelectron spectroscopy (XPS). For thermal nitridation by NH₃ at 400 °C, ni-

tridation of surface Si atoms tends to proceed preferentially over nitridation of surface Ge atoms. It is also clear that, with the heat treatment, nitridation of Si atoms proceeds by transfer of N atoms from Ge atoms. Angle-resolved XPS results show that Ge fraction beneath the surface nitrided layer increases significantly at 600 °C compared to the initial surface. These results indicate that preferential nitridation of Si atoms at surface over Ge atoms induces Ge segregation beneath the surface nitrided layer at higher temperatures above 400 °C.

(3) Structural Change of Atomic-Order Nitride Formed on Si_{1-x}Ge_x(100) and Ge(100) by Heat Treatment

N. Akiyama, M. Sakuraba, B. Tillack, J. Murota
Thin Solid Films **517**, 219 (2008)

Thermal stability of atomic-order nitrided Si(100), Si_{0.6}Ge_{0.4}(100) and Ge(100) formed in NH₃ gas environment at 400 °C and structural change of the nitrided surface were investigated. It was found that N atom amount on Ge(100) tends to decrease at higher heat-treatment temperatures above 400 °C. Especially with H₂ heat treatment, the N atom amount on Ge(100) becomes below detection limit for X-ray photoelectron spectroscopy measurement. On the other hand, it was confirmed that the N atom amount on Si(100) and Si_{0.6}Ge_{0.4}(100) is almost independent of heat-treatment conditions in the temperature range of 400 - 700 °C. From the change of chemically shifted components in Si 2p and Ge 3d spectra for Si_{0.6}Ge_{0.4}(100), it is suggested that N atoms bound to Ge atoms tend to be transferred to Si atoms at higher heat-treatment temperatures above 400 °C.

(4) Interatomic Distances in Pyrite-Structure Disulfides – a Case for Ellipsoidal Modeling of Sulfur Ions

M. Birkholz, R. Rudert
Physica Status Solidi B **245**(9), 1858 (2008)

The geometry of crystalline bonding in pyrite-structure disulfides MS₂ is investigated for the M = Mn, Fe, Co, Ni, Cu series. The decomposition of interatomic distances by the ionic radii approach is first shown to

yield metal ion values r_M inconsistent with state-of-the-art data. The bonding geometry is subsequently analyzed by assuming sulfur ions to become ellipsoidally deformed in accordance with their crystallographic site symmetry. It is derived, how the S bonding coordination can be modeled by a polar radius $r_{||}$ in direction of the trigonal axis and an equatorial radius r_{\perp} perpendicular to it. Sulfur ions are found to compress along the symmetry axis yielding $r_{\perp}/r_{||}$ ratios between 1.55 and 1.73 in the MnS_2 - CuS_2 series and the additivity of the interatomic M-S distance from ion-specific parameters is re-established. A constant volume of $V_S = 0.0133 \text{ nm}^3$ is consistently attained by sulfur ions in all MS_2 investigated. Finally, the crystal electric field acting at sulfur sites is uncovered to determine the ion deformation ratio ($r_{\perp}/r_{||} / \sqrt[3]{3V_S/(4\pi)}$) with unexpected precision. These results imply that polarizable ions at polar lattice sites should appropriately be modeled by ellipsoids rather than by spheres.

(5) Profiling of Fiber Texture Gradients in Thin Films by anomalous X-Ray Diffraction

M. Birkholz, N. Darowski, I. Zizak
Zeitschrift für Kristallographie Suppl. **27**, 263 (2008)

Anomalous X-ray diffraction is applied to the quantitative determination of fiber texture gradients. Use is made of a theoretical model, in which crystallographic texture is described by an order parameter n and the depth dependent $n(z)$ is assumed to follow a linear behavior (M. Birkholz, 2007, J. Appl. Cryst., **40**, 735). The presented method is based on the extension of kinematic diffraction under inclusion of an inhomogeneous texture and relies on the profiling of different layer depths by tuning the wavelength in the neighborhood of an elemental absorption edge. As an example, thin ZnO:Al layers are investigated and large fiber texture gradients dn/dz between 0.03 and 0.3 m.r.d. nm^{-1} (multiples of a random distribution per nanometer) are revealed to occur in these samples. The approach is concluded to be well suited for the study of microstructure evolution as often observed during the growth of thin films.

(6) Profiling of Fiber Texture Gradients by Anomalous X-Ray Diffraction

M. Birkholz, N. Darowski, I. Zizak
Advances in Solid State Physics **48**, 343 (2008)

Preferred crystallographic orientation or texture is a typically observed phenomenon in polycrystalline thin films. In addition, texture was revealed in numerous x-ray diffraction studies to increase with layer thickness. The phenomenon is rather significant for the optimized preparation of thin films, but was difficult to measure so far. A method is presented that allows for texture profiling by exploiting the anomalous variation of the x-ray attenuation coefficient in the vicinity of an elemental absorption edge. The study reports the application of the technique to thin ZnO:Al films by measuring with wavelengths below and above the Zn K edge. Large texture gradients between 0.03 and 0.3 mrd/nm were revealed to arise in these samples. Anomalous diffraction is concluded to enable the determination of texture gradients as required in many thin film projects.

(7) EBIC and Luminescence Studies of Defects in Solar Cells

O. Breitenstein, J. Bauer, M. Kittler,
T. Arguirov, W. Seifert
Scanning **30**, 331 (2008)

Electron beam-induced current (EBIC) can be used to detect electronic irregularities in solar cells, such as shunts and precipitates, and to perform physical characterization of defects by, e.g. measuring the temperature dependence of their recombination activity. Recently also luminescence methods such as electroluminescence (EL) and photoluminescence (PL) have been shown to provide useful information on crystal defects in solar cells. In this contribution it will be shown that the combined application of EBIC, EL and PL may deliver useful information on the presence and on the physical properties of crystal defects in silicon solar cells. Also pre-breakdown sites in multicrystalline cells can be investigated by reverse bias EL and by microplasma-type EBIC, in comparison with lock-in thermography investigations.

(8) From Device Characterization to System Level Analysis of Dual Band PA Design in SiGe Technology

P. Colantonio, F. Giannini, R. Giofrè,
L. Piazzon, V. Camarchia, M. Pirola,
A. Cidronali, I. Magrini, G. Manes, R.F. Scholz,
D. Knoll
International Journal of RF and Microwave
Computer Aided-Engineering **18**(6), 552
(2008)

In this article, the design of a dual-band PA developed in SiGe HBT technology and its system level investigation are presented. Starting from an extensive non-linear characterization at the device level, by which the optimum load conditions was inferred, an optimized amplifier capable to operate simultaneously at 2.45 and 3.5 GHz was designed. The designed amplifier exhibits in single-band mode operation 9.3 dBm and 13.4 dBm output power (1 dB compression point) at 2.45 GHz and 3.5 GHz, respectively. When working under simultaneous channel amplifications, an higher reduction of the 1 dB compression point at 3.5 GHz, compared with the one at 2.45 GHz, is observed; this reflects in a more significant degradations of system level performance such as the error vector magnitude. The investigation provided in this article and the conclusions suggest new concepts and possible new system architectures for the development of the next generation of multi-band transceiver front-end.

(9) Morphology and Composition of Selected High-k Materials and their Relevance to Dielectric Properties of Thin-Films

J. Dabrowski, G. Lippert, L. Oberbeck,
U. Schroeder, I. Costina, G. Lupina, M. Ratzke,
P. Zaumseil, H.-J. Müssig
Journal of the Electrochemical Society **155**,
G97 (2008)

We discuss some of the issues associated with the relation between the leakage current and the dielectric constant on the one hand, and the crystallographic structure and the chemical composition of the film on the other. Our focus is on dielectrics containing Pr oxides. Starting with the binary Pr_2O_3 , we investigate

electronic properties and formation energies of point defects as revealed by ab initio calculations and we attempt to associate this data with the experimental information on the influence of processing on the dielectric quality of the film. We then consider Pr silicates on Si for metal-oxide-semiconductor field effect transistors and $\text{Pr}_x\text{Al}_{2-x}\text{O}_3$ on TiN for metal-insulator-metal front-end applications. In the latter case, annealing above about 800 °C, needed to noticeably increase the effective dielectric constant, causes an increased leakage. Investigating this effect, in particular we discuss the diffusion mechanism for Ti and the influence of Ti on the leakage current, taking into account the stoichiometry dependence of defect formation energies and the position of electron transition states obtained from ab initio data.

(10) Characterization of Silicide Stacks by Combination of Spectroscopic Ellipsometry and Reflectometry

O. Fursenko, D. Bolze, I. Costina, P. Zaumseil,
T. Huelsmann, J. Niess, W. Lerch
Physica Status Solidi C **5**(5), 1370 (2008)

In this work we show that by combining spectroscopic ellipsometry with reflectometry in the wavelength range from visual to deep ultraviolet the characterization of silicide (NiSi and CoSi_2) stacks can be performed by determination of optical constants and thickness of all stack components. Especially, the diagnostic of the surface layer on silicide structures has been performed. By this way non-destructive monitoring of silicidation process was improved. Additional methods such as X-ray photoelectron spectroscopy and atomic force microscopy were used to confirm the results. Different impacts of type and thickness of initial metal (Co or Ni), protective cap layer type (Ti or TiN), and rapid thermal process temperature on surface and silicide layers formation were found.

(11) Doping Concentration Control of SiGe Layers by Spectroscopic Ellipsometry

O. Fursenko, J. Bauer, P. Zaumseil,
Y. Yamamoto, B. Tillack
Thin Solid Films **517**, 259 (2008)

In this paper spectroscopic ellipsometry (SE) was applied for thickness and composition characterization of C and B doped SiGe layers grown on Si (100) by RPCVD at 600 °C. We present the effect of B doping (up to $1.2 \times 10^{21} \text{ cm}^{-3}$) and C incorporation (up to 0.7 %) on optical constants dispersions of $\text{Si}_{1-x}\text{Ge}_x$ ($0 < x < 0.3$) layers in the energy range 1.5 - 5.2 eV and their impact on thickness evaluation. We observed the changes of the positions of critical points and their broadening and found systematic monotonic changes for C incorporation in SiGe and nonmonotonic behaviour for B doped SiGe. The correlation between SE results and active boron concentration in the case of B incorporation was observed. The decoupling of the effect of C (or B) and Ge incorporation by SE was performed that can be applied in multi-dimensional lookup models for thickness and composition estimation and thus used for nondestructive characterization of SiGe-based materials.

(12) The Influence of Lattice Oxygen on the Initial Growth Behaviour of Heteroepitaxial Ge Layers on Single Crystalline $\text{PrO}_2(111)$ / $\text{Si}(111)$ Support Systems

A. Giussani, O. Seifarth, P. Rodenbach, H.-J. Müssig, P. Zaumseil, T. Weisemöller, C. Deiter, J. Wollschläger, P. Storck, T. Schroeder
Journal of Applied Physics **103**, 084110 (2008)

A combined structure and stoichiometry study on the growth behavior of single crystalline Ge(111) layers on $\text{PrO}_2(111)$ /Si(111) heterostructures is presented. Ex situ x-ray diffraction techniques indicate that the interaction between Ge and $\text{PrO}_2(111)$ results in a complete reduction of the buffer oxide to a cubic $\text{Pr}_2\text{O}_3(111)$ film structure. In situ reflection high energy electron diffraction, x-ray and ultraviolet photoelectron spectroscopy studies demonstrate that this chemical reduction of the oxide support occurs during the initial Ge growth stage. The interaction of PrO_2 with Ge results in the formation of an amorphous Ge oxide layer by the diffusion of lattice oxygen from the dielectric to the forming semiconductor deposit. After the complete conversion of PrO_2 to cubic Pr_2O_3 , the supply of reactive lattice oxygen is exhausted

and the continuous Ge deposition reduces the initially formed amorphous GeO_2 -like film to GeO. The sublimation of volatile GeO uncovers the single crystalline cubic $\text{Pr}_2\text{O}_3(111)$ film surface which provides a thermodynamically stable template for elemental Ge heteroepitaxy. A Volmer–Weber growth mode is observed which results after island coalescence in the formation of atomically smooth, single crystalline Ge(111) layers.

(13) Infrared Light Emission from Porous Silicon

G. Jia, W. Seifert, T. Arguirov, M. Kittler
Journal of Materials Science: Materials in Electronics **19**, S9 (2008)

Very intense broad sub-bandgap infrared (IR) light emission around 1,550 nm was observed on porous silicon by photoluminescence (PL) measurements. The integrated intensity of the IR signal is two orders of magnitude higher than that of the band–band emission in Cz silicon. PL measurements with the sample immersed in different media, e.g., in HF and H_2O_2 , confirmed that the broad IR band originates from the Si/SiO_x interface. Electroluminescence spectroscopy was carried out on a porous silicon p–n junction sample contacted with indium-tin oxide. The IR band was detected at room temperature at both forward and reverse bias. The results indicate that radiative recombination through interface states is very efficient at room temperature.

(14) Analysis of the Nucleation Kinetics of Oxide Precipitates in Czochralski Silicon

G. Kissinger, D. Kot, J. Dabrowski, V.D. Akhmetov, A. Sattler, W. von Ammon
ECS Transactions **16**, 97 (2008)

Vacancy dependent nucleation curves were measured. They exhibit four maxima which all increase with increasing vacancy concentration. Even at 1000 °C considerable nucleation takes place for high vacancy concentrations. The analysis of nucleation based on classical nucleation theory has shown that nucleation of oxide precipitates takes place at heterogeneous nucleation sites. These sites contain oxygen atoms

and vacancies and it is assumed that these sites are VO_n complexes with $2 < n < 6$. They are stable between 450 °C and 700 °C. As-grown silicon wafers contain a certain concentration of nucleation sites. This concentration increases or decreases during prolonged annealing and, as a result, the nucleation rate increases or decreases with annealing time, respectively. The grown-in concentration of nucleation sites can be markedly increased by appropriate rapid thermal anneal (RTA) pre-treatments. Supersaturated vacancies are assumed to be stored during RTA cooling mainly by reactions of vacancies with oxygen monomers, dimers, and trimers.

(15) Horizontal Versus Vertical Annealing of Silicon Wafers at High Temperatures

G. Kissinger, A. Fischer, G. Ritter,
V. Akhmetov, M. Kittler
Solid State Phenomena **131-133**, 413 (2008)

The gravitational induced shear stresses in 200 mm silicon wafers supported in vertical-type or horizontal-type furnace were calculated using 3D-FEM analysis of the displacement vector assuming linear elastic behavior of the anisotropic material. For comparison of the two complex loading cases and for relating the effect of gravitational constraints to the mechanical strength of the wafers, the invariant von Mises shear stress τ_M was chosen. The computed maximum values of τ_M demonstrate that the gravitational induced stress for vertical processing is approximately one order of magnitude less than the gravitational induced stress for horizontal processing. The experimental results obtained from processing of 200 mm wafers with different oxygen concentration in horizontal and vertical boats at 1200 °C are in an excellent agreement with the theoretical simulations.

(16) Oxide Precipitation via Coherent Seed Oxide Phases

G. Kissinger, J. Dabrowski
Journal of the Electrochemical Society **155**,
H448 (2008)

Until now, oxide precipitation has been treated in theoretical models as homogeneous nucleation of incoherent SiO_x precipitates. In view of the higher interface energy of an incoherent precipitate, one should also consider the possibility of having coherent precipitation. The key role of VO_2 complexes for nucleation of oxide precipitates has already been demonstrated on a broad experimental basis. Ab initio calculations have shown that the agglomeration of VO_2 is energetically favorable. In this contribution, the bulk modulus and molecular volume of nVO_2 clusters, named here seed- SiO_{2r} , are determined and an analytical nucleation model is developed. In a second step, a more advanced model is developed based on a monolayered agglomeration of VO_2 complexes on (100) planes, named here seed- SiO , and the heterogeneous nucleation of amorphous SiO_2 (a- SiO_2) at these plates. The advanced model is regarded as the more plausible nucleation path because the free energy is decreased stepwise.

(17) Two Paths of Oxide Precipitate Nucleation in Silicon

G. Kissinger, J. Dabrowski, A. Sattler,
T. Müller, W. von Ammon
Solid State Phenomena **131-133**, 293 (2008)

The coherent agglomeration of interstitial oxygen into single-plane and double-plane plates can explain the two peaks in the M-shaped nucleation curves in Czochralski silicon. The density of nucleation sites for the double-plane plates corresponds to the VO_2 concentration. Ab initio calculations have shown that the agglomeration of oxygen atoms in single-plane and doubleplane plates is energetically favorable. These plates are under compressive strain. VO_2 agglomeration plays only a minor role for modeling the M-shaped nucleation curves because of prior homogenization treatments. It is of much higher impact if as-grown wafers are subjected to nucleation anneals because of the higher vacancy concentration which was frozen in during crystal cooling. This results in higher nucleation rates at higher temperatures. Because the oxygen diffusivity below 700 °C is important for the nucleation rate and many controversial results about the diffusivity in this temperature ran-

ge were published, we have analyzed the data from literature. We have demonstrated that the effective diffusivity of oxygen at temperatures below 700 °C which corresponds to the quasi equilibrium dimer concentration is very similar to the extrapolation from oxygen diffusivity at high temperature. The high effective diffusivities from out-diffusion and precipitation experiments, and the somewhat lower effective diffusivities from dislocation locking experiments are the result of an ongoing formation of fast diffusing dimers because the equilibrium is disturbed as the result of the strongly increasing difference in the diffusion length between interstitial oxygen and the fast diffusing dimer with decreasing temperature.

(18) Dislocations in Silicon as a Tool to be used in Optics, Electronics and Biology

M. Kittler, M. Reiche, T. Arguirov, T. Mchedlidze, W. Seifert, O.F. Vyvenko, T. Wilhelm, X. Yu
Solid State Phenomena **131-133**, 289 (2008)

Luminescence properties of silicon light emitting diodes with engineered dislocation loops were investigated. Dislocation loops were formed by Si⁺-ion implantation above and below metallurgical p⁺-n junction followed by an annealing step. The diodes showed characteristic dislocation (D-band) and band-to-band luminescence. Measurements of carrier-injection level dependence of the D-band signal intensity were performed. The results are in agreement with the model for dislocation luminescence, which suggests radiative transition between two, dislocation-related shallow levels. A gradual blue-shift of the D-band peak positions was observed with an increase in the carrier injection level in electroluminescence and photoluminescence. A supposition about existence of strong Stark effect for the excitonic dislocation states allows explaining the observations. Namely, in the build-in electric field of the p-n junction the exciton energies are red-shifted. The injected charge carriers lower the field and thus cause the blue-shift of the peak positions. A fitting of the data using the quadra-

tic Stark effect equation suggests 795 meV for the spectral position of D1 peak at 300 K and 0.0186 meV/(kV/cm)² for the characteristic constant.

(19) The Role of Vacancies and Oxygen for Setting up an Efficient Getter for Cu and Ni in Silicon Wafers

D. Kot, G. Kissinger, W. Häckl, A. Sattler, W. von Ammon
ECS Transactions **16**, 207 (2008)

In this work, we present results of investigations on Cu and Ni gettering efficiency for Czochralski silicon wafers containing various concentrations of oxygen and vacancies. In order to achieve suitable gettering sites for these impurities, the samples were subjected to a thermal treatment at temperatures in range between 700 °C and 1000 °C for different times in range between 0.5 h and 8 h. The gettering efficiency of Cu and Ni was determined by haze tests. Threshold values for efficient gettering of Cu and Ni were obtained.

(20) Dislocations in Silicon and D-Band Luminescence for Infrared Light Emitters

V. Kveder, M. Kittler
Materials Science Forum **590**, 29 (2008)

There is a growing demand for a silicon-based light emitters generating a light with a wavelength in of 1.3-1.6 μm range, which can be integrated into silicon chips and used for in-chip opto-electronic interconnects. Among other possibilities, the DL luminescence at about 1.55 μm, caused by dislocations in Si, can be a suitable candidate for such in-chip light emitters. Here we present a brief review of today knowledge about electronic properties of dislocations in silicon and dislocation-related luminescence in connection with possible application of this luminescence for silicon infrared light-emitting diodes (Si-LEDs).

(21) Advanced Activation Trends for Boron and Arsenic by Combinations of Single, Multiple Flash Anneals and Spike Rapid Thermal Annealing

W. Lerch, S. Paul, J. Niess, S. McCoy, J. Gelpey, F. Christiano, F. Severac, P. Fazzini, A. Martinez-Limia, P. Pichler, H. Kheyrandish, D. Bolze
Materials Science and Engineering
B **154-155**, 3 (2008)

Millisecond annealing as an equipment technology provides temperature profiles which favour dopant activation but nearly eliminate dopant diffusion to form extremely shallow, highly electrically activated junctions. For the 45-nm technology node and beyond, precisely controlled gate under-diffusion is required for optimum device performance. Therefore, on boron and arsenic beamline-implanted wafers, various annealing schemes were investigated for the formation of ultra-shallow and custom-shaped junctions. The main scheme consisted of flash annealing with peak temperatures ranging from 1250 to 1300 °C, combined with spike rapid thermal annealing with peak temperatures in the range from 900 to 1000 °C to achieve a desired junction depth. As alternative, to reduce the sheet resistance of pMOS and nMOS source–drain extensions, combinations of two or three flash anneals in succession were tested. Finally, the standard flash anneal condition of a 750 °C intermediate temperature followed by the flash anneal was changed to a high intermediate temperature of 950 °C followed by the flash anneal up to 1300 °C. The results of all these annealing schemes were analysed by four-point probe measurement. Selected samples were analysed by Hall-effect measurements for peak activation, and by secondary ion mass spectrometry for profile shape as well as diffusion effects. Transmission electron microscopy was used to study residual defects. Selected boron and arsenic dopant profiles were also compared to predictive simulation results which address the diffusion and activation at extrinsic concentrations.

(22) Atomic Vapour Deposition of Strontium Tantalate Films for MIM Applications

M. Lukosius, Ch. Wenger, S. Pasko, I. Costina, J. Dabrowski, R. Sorge, H.-J. Müssig, Ch. Lohe
IEEE Transactions on Electron Devices **55**(8), 2273 (2008)

Sr-Ta-O thin films were deposited as high-k dielectrics for metal-insulator-metal (MIM) applications on 200 mm TiN/Si(100) substrates from a single-source Sr[Ta(OEt)₅(methoxyethoxide)]₂ precursor using Atomic Vapour Deposition (AVD) technique. The variation of process pressure affects the Sr/Ta ratio in the films. Dielectric layers with optimized composition of Sr₂Ta₂O₇₋₈ possess a capacitance density of 5.5 fF/μm² in combination with a voltage linearity coefficient of 80 ppm/V² and a quality factor of 52 at 10 KHz. The optimized films with a thickness of 30 nm exhibit leakage current density of 7·10⁻⁹ A/cm² at 2 V and breakdown strength of 3.2 MV/cm and therefore meet the requirements of the current International Roadmap for Semiconductors (ITRS).

(23) Atomic Vapour Deposition of Titanium Nitride as Metal Electrodes for Gate-Last CMOS and MIM Devices

M. Lukosius, Ch. Wenger, S. Pasko, H.-J. Müssig, B. Seitzinger, Ch. Lohe
Chemical Vapor Deposition **14**, 123 (2008)

Pure and diluted Ti[N(Et)₂]₄ precursors are used to grow TiN layers at 400–600 °C by using atomic vapor deposition (AVD®). The composition, microstructure, and electrical properties of TiN films with various thicknesses are investigated. The determined work function of 4.7 eV indicates the possibility of using AVD®-grown TiN as a metal gate electrode for PMOSFET and metal-insulator-metal (MIM) devices. TiN/HfO₂/SiO₂ stacks are integrated into gate-last PMOS transistors, and the extracted parameters are compared to poly-Si/SiO₂ reference transistors. The optimized films grown at 400 °C with a thickness of 20 nm exhibit a resistivity of 400 μΩcm.

(24) Dielectric and Structural Properties of Thin SrHfO₃ Layers on TiN

G. Lupina, G. Kozłowski, J. Dabrowski,
P. Dudek, G. Lippert, H.-J. Müssig
Applied Physics Letters **93**, 252907 (2008)

We studied several properties of thin amorphous and polycrystalline SrHfO₃ layers on TiN in the context of memory capacitor applications. Amorphous SrHfO₃ has the dielectric constant $k=21$ and is transformed upon rapid thermal annealing into polycrystalline SrHfO₃ with $k=35$. We discuss the influence of the annealing treatment on leakage currents, and briefly discuss, on the basis of ab initio calculations, the possible role of vacancylike defects and Ti contamination.

(25) Thin BaHfO₃ High-k Dielectric Layers on TiN for Memory Capacitor Applications

G. Lupina, G. Kozłowski, J. Dabrowski,
Ch. Wenger, P. Dudek, P. Zaumseil, G. Lippert,
Ch. Walczyk, H.-J. Müssig
Applied Physics Letters **92**, 062906 (2008)

Thin BaHfO₃ dielectric films were investigated in view of future dynamic random access memory applications. The dielectric layers were prepared by physical vapor codeposition of BaO and HfO₂ onto metallic TiN substrates. Films deposited at 400 °C are amorphous, show low leakage [$J(1\text{ V}) < 10^{-8}\text{ A/cm}^2$] at capacitance equivalent thicknesses (CETs) down to ~2 nm and a dielectric constant of ~23. Rapid thermal annealing of the amorphous BaHfO₃ films induces crystallization in the cubic perovskite phase with a dielectric constant of ~38. This k value was observed for films as thin as 8 nm enabling CET value of ~0.9 nm.

(26) Engineering of Dislocation-Loops for Light Emission from Silicon Diodes

T. Mchedlidze, T. Arguirov, M. Kittler,
T. Hoang, J. Hollemann, P. LeMinh, J. Schmitz
Solid State Phenomena **131-133**, 303(2008)

Luminescence properties of silicon light emitting diodes with engineered dislocation loops were investigated. Dislocation loops were formed by Si⁺-ion implantation above and below metallurgical p⁺-n

junction followed by an annealing step. The diodes showed characteristic dislocation (D-band) and band-to-band luminescence. Measurements of carrier-injection level dependence of the D-band signal intensity were performed. The results are in agreement with the model for dislocation luminescence, which suggests radiative transition between two, dislocation-related shallow levels. A gradual blue-shift of the D-band peak positions was observed with an increase in the carrier injection level in electroluminescence and photoluminescence. A supposition about existence of strong Stark effect for the excitonic dislocation states allows explaining the observations. Namely, in the build-in electric field of the p-n junction the exciton energies are red-shifted. The injected charge carriers lower the field and thus cause the blue-shift of the peak positions. A fitting of the data using the quadratic Stark effect equation suggests 795 meV for the spectral position or D₁ peak at 300 K and 0.0186 meV/(kV/cm)² for the characteristic constant.

(27) Influence of Substrate, Structure and Annealing Procedures on Crystallinity and Optical Properties of Si/SiO₂ Multiple Quantum Wells

T. Mchedlidze, T. Arguirov, S. Kouteva-Arguirova, G. Jia, M. Kittler, R. Rölver,
B. Berghoff, M. Först, D.L. Bätzner,
B. Spangenberg
Thin Solid Films **516**, 6800 (2008)

Several parameters affect the quality of nano-crystalline Si formed after annealing of Si/SiO₂ multiple quantum wells (MQW). The main parameters influencing the quality are the substrate material, the structure of Si/SiO₂, i.e. number of periods, thickness and composition of the layers and applied annealing procedures. This influence was investigated on MQWs fabricated by RPECVD of alternating Si-rich (amorphous Si and SiO_x) and SiO₂ layers on quartz and/or on sapphire substrates followed by annealing in rapid thermal annealing (RTA) mode and/or in a furnace. Number and thickness of layers were also varied for various samples. Properties of MQWs were investigated using Raman scattering and photoluminescence

(PL) spectroscopy. Large stresses preventing full crystallization of nc-Si layers in MQW were reported previously. A value and a sign of the stress in the MQW layers were monitored by the characteristics of the nc-Si related Raman peak, i.e. spectral position and full-width-at-half-maximum of the peak. Our results show that the parameters of the stress could be largely tailored by changing substrate and/or structure of MQW. Obtained results show large possibilities for improvement of crystallinity of Si layers by choosing appropriate combination of MQW parameters (thicknesses and number of Si/SiO₂ layers in MQW) and substrate material.

(28) Light-Induced Solid-to-Solid Phase Transformation in Si Nanolayers of Si-SiO₂ Multiple Quantum Wells

T. Mchedlidze, T. Arguirov, S. Kouteva-Arguirova, M. Kittler, R. Rölver, B. Berghoff, D. L. Bätzner, and B. Spangenberg
Physical Review B **77**, 161304(R) (2008)

Amorphous Si was completely transformed to a nanocrystalline phase in nanometer thick layers of Si-SiO₂ multiple quantum wells deposited on quartz substrates employing an illumination with a continuous-wave laser. The process was controlled by micro-Raman spectroscopy. Preferential heating of amorphous Si due to selective light absorption in the employed range of laser radiation wavelengths and solid-to-solid phase transformation can explain the obtained results.

(29) Regular Dislocation Networks in Si. Part II: Luminescence

T. Mchedlidze, T. Wilhelm, X. Yu, T. Arguirov, G. Jia, M. Reiche, M. Kittler
Solid State Phenomena **131-133**, 503 (2008)

Regular dislocation networks formed as a result of the direct bonding of Cz-Si wafers with oxide remnants on the pre-bonding surfaces were investigated. Besides the dislocation network, oxide precipitates were detected at the bonding interface. The precipitate density across the network was $\sim 5 \times 10^{10} \text{ cm}^{-2}$, except small irregularly distributed circular areas, several mm

in diameter, where the density was remarkably lower ($< 5 \times 10^8 \text{ cm}^{-2}$). The dislocation network structure was not affected by the change in the precipitate density. Photoluminescence spectroscopy (PL) and light beam induced current (LBIC) mapping were applied for characterization of such dislocation networks. For the locations with high precipitate density, PL signal from dislocations and that from the band-to-band transitions were enhanced. On the other hand, the LBIC results indicated that oxide precipitates are active recombination centers and thus should suppress the observed radiative transitions. The controversy can be explained in the assumption that the D-band PL signal increases due to scattering of excitation light by the precipitates and due to related expansion of the excitation area of the dislocation network. The light reflection from the precipitate layer also enhances the detected band-to-band PL signal. The shape of PL spectra from the samples in the range of photon energies 0.75 - 1.15 eV was not influenced by the oxide precipitates.

(30) Massive Batch Selective Si and SiGe Epitaxial Deposition

D.J. Meyer, E. Suvar, F. Rohlfing, T. Grabolla
ECS Transactions **16**, 639 (2008)

Selective and nonselective growth of Si and SiGe was performed in a large batch vertical LPCVD furnace on 200 mm substrates. Excellent atomic crystal quality, as demonstrated by RHEED, and low defect epitaxy were observed using a wet HF-last process to remove native oxide followed by a H₂ bake. Although an oxygen free interface, measured by SIMS, was achieved with a H₂ bake temperature of 800 °C, a temperature of 900 °C was required in order to remove interfacial features detectable by laser surface scan. Selective Si deposition rates of 10 nm/min., using SiH₂Cl₂/H₂ chemistry have been demonstrated at a temperature of 850 °C and a pressure of 500 Pa.

(31) Adaptive Pervasive Systems to Multiuser Privacy Requirements

St. Ortmann, P. Langendörfer, M. Maaser
International Journal of Ad Hoc and Ubiquitous Computing (IJAHUC) **3**(4), 264 (2008)

In this paper, we discuss how diverging privacy requirements in a multiuser ubiquitous environment can be satisfied. We are investigating how to ensure that the requirements of concerned as well as open-minded users can be satisfied, simultaneously. In order to reduce overhead and increase granularity of the objects to be managed, we propose to cluster all available sensors, creating objects we denote as virtual sensors. All further operations are done on the virtual sensors. We will discuss our management architecture and present our simulation environment showing how the pervasive environment automatically adapts to user requirements and user locations.

(32) Optimum Activation and Diffusion with a Combination of Spike and Flash Annealing

S. Paul, W. Lerch, S. McCoy, J. Gelpey, D. Bolze
Journal of Vacuum Science and Technology B **26**(1), 293 (2008)

Different shallow n-type and p-type dopants were annealed with spike, flash, and a combination of spike+flash or vice versa to find the optimum annealing condition for both activation and diffusion. The implant conditions investigated during this study were $^{74}\text{Ge}^+$ with $^{11}\text{B}^+$ as well as $^{11}\text{B}^+$, $^{49}\text{BF}_2^+$, and $^{75}\text{As}^+$. The wafers were characterized regarding sheet resistance, junction depth, and chemical dose. An electrically active dose was derived from the Hall-effect measurement. Transmission electron microscopy analysis for the characterization of defects was done on selected samples. Boron implanted into crystalline as well as preamorphized silicon shows a similarly low sheet resistance which is independent of whether they are annealed with spike+flash, flash, or flash+spike. For arsenic by far the lowest sheet resistance is seen with a combination of spike+flash anneal. The main advantage when using a spike+flash anneal combination is that similar sheet resistance values for arsenic and boron implant can be achieved with the same anneal sequence.

(33) A Survey on the Encryption of Convergecast-Traffic with In-Network Processing

S. Peter, C. Castelluccia, D. Westhoff
IEEE Transactions on Dependable and Secure Computing, **23** (2008)

We present an overview of end-to-end encryption solutions for convergecast-traffic in wireless sensor networks that support in-network processing at forwarding intermediate nodes. Other than hop-by-hop based encryption approaches, aggregator nodes can perform in-network processing on encrypted data. Since it is not required to decrypt the incoming ciphers before aggregating substantial advantages are i) neither keys nor plaintext is available at aggregating nodes, ii) the overall energy consumption of the backbone can be reduced, iii) the system is more flexible with respect to changing routes, and finally iv) the overall system security increases. We provide a qualitative comparison of available approaches, point out their strengths respectively weaknesses and investigate opportunities for further research.

(34) Public Key Cryptography Empowered Smart Dust is Affordable

S. Peter, P. Langendörfer, K. Piotrowski
Special issue on "Energy-Efficient Algorithm and Protocol Design in Sensor Networks"
International Journal of Sensor Networks (IJSNet) **3**(5), (2008)

Public key cryptography (PKC) has been considered for a long time to be computationally too expensive for small battery powered devices. However, PKC turned out to be very beneficial for issues such as key distribution, authentication etc. In the recent years first research groups started to cope with the challenges applying PKC in resource-constrained environments. One result is that in particular ECC seems to be very suitable for such environments, because it provides the same level of security as RSA does while requiring much shorter keys. In this paper we evaluate the power consumption resulting from using various PKC approaches with respect to calculations and transmission of signatures etc. Our findings here clearly indicate that software realisations of PKC lead to relatively long duty cycles (operating intervals) which in turn

require significant amount of energy. In contrast, the energy required for computation is negligible if the PKC is performed by power efficient hardware accelerators. In such cases the corresponding transmission power becomes much more significant. So we argue for dedicated hardware for elliptic curve cryptography in order to reduce energy consumption and to prolong life time of sensor nodes. Since additional hardware equals to additional cost, we are focussing on hardware accelerators that are optimised with respect to silicon area consumption. Our solution that supports an ECC key length of 163 bit takes about 1.02 mm² cell area in a 0.25 μm technology and needs about 12.8 μWs per point multiplication. Due to its small size the accelerator can be manufactured for about 0.05 USD in mass production.

(35) Compact Large-Signal Shot-Noise Model for HBTs

M. Rudolph, F. Korndörfer, P. Heymann,
W. Heinrich

IEEE Transactions on Microwave Theory and
Techniques **56**(1), 7 (2008)

A new description of the shot noise in HBTs is proposed that accounts for the correlation of the sources. It can easily be included in large-signal models, thus significantly improving the RF noise description. Common nonlinear bipolar transistor models thus far neglect the correlation, which deteriorates the model accuracy towards higher frequencies. It is shown that the collector delay in InGaP/GaAs HBTs dominates the shot noise correlation. Hence, the collector time-delay description of the large-signal model is capable of providing suitable noise correlation time constants. The model is verified against measurements of InGaP/GaAs HBTs with three different epitaxial layer designs.

(36) Engineering the Semiconductor/Oxide Interaction for Stacking twin Suppression in Epitaxial Si(111)/Insulator/Si(111) Heterostructures

T. Schroeder, P. Zaumseil, O. Seifarth,
A. Giussani, H.-J. Müssig, P. Storck, D. Geiger,
H. Lichte, J. Dabrowski
New Journal of Physics **10**, 113004 (2008)

The integration of alternative semiconductor layers on the Si material platform via oxide heterostructures is of interest to increase the performance and/or functionality of future Si-based integrated circuits. The single crystalline quality of epitaxial (epi) semiconductor–insulator–Si heterostructures is however limited by too high defect densities, mainly due to a lack of knowledge about the fundamental physics of the heteroepitaxy mechanisms at work. To shed light on the physics of stacking twin formation as one of the major defect mechanisms in (111)-oriented fcc-related heterostructures on Si(111), we report a detailed experimental and theoretical study on the structure and defect properties of epi-Si(111)/Y₂O₃/Pr₂O₃/Si(111) heterostructures. Synchrotron radiation-grazing incidence x-ray diffraction (SR-GIXRD) proves that the engineered Y₂O₃/Pr₂O₃ buffer dielectric heterostructure on Si(111) allows control of the stacking sequence of the overgrowing single crystalline epi-Si(111) layers. The epitaxy relationship of the epi-Si(111)/insulator/Si(111) heterostructure is characterized by a type A/B/A stacking configuration. Theoretical ab initio calculations show that this stacking sequence control of the heterostructure is mainly achieved by electrostatic interaction effects across the ionic oxide/covalent Si interface (IF). Transmission electron microscopy (TEM) studies detect only a small population of misaligned type B epi-Si(111) stacking twins whose location is limited to the oxide/epi-Si IF region. Engineering the oxide/semiconductor IF physics by using tailored oxide systems opens thus a promising approach to grow heterostructures with well-controlled properties.

(37) Lattice Engineering of Dielectric Heterostructures on Si by Isomorphic Oxide - on - Oxide Epitaxy

T. Schroeder, I. Costina, P. Storck, A. Wilke,
O. Seifarth, A. Giussani, H.-J. Müssig,
P. Zaumseil
Journal of Applied Physics **103**, 084102
(2008)

The isomorphic oxide-on-oxide epitaxy of Y₂O₃ on cubic Pr₂O₃(111)/Si(111) support systems was studied to tailor the lattice constant of the dielectric

heterostructure for future integration of functional semiconductors via heteroepitaxy on the Si material platform. Laboratory- and synchrotron-based x-ray diffraction was applied to study the structure as well as the epitaxy mechanism of Y_2O_3 on the cubic $Pr_2O_3(111)/Si(111)$ support. The oxide heterostructure is characterized by the formation of closed single crystalline cubic $Y_2O_3(111)$ films which are in especial twin-free and exhibit an exclusive type B epitaxy orientation on the cubic $Pr_2O_3(111)/Si(111)$ system. Nondestructive depth profiling x-ray diffraction reveals that the epitaxy mechanism of Y_2O_3 films on cubic $Pr_2O_3(111)/Si(111)$ systems is determined by the formation of a transition layer with variable lattice parameters, changing with increasing depth from the Y_2O_3 values towards the parameters of the isomorphous Pr_2O_3 support. This transition layer thus effectively accommodates the relatively large lattice misfit of 4.8 % between the isomorphous oxides. X-ray photoelectron depth profiling studies are applied to discriminate between strain and interfacereaction effects in the formation of this transition region at the Y_2O_3/Pr_2O_3 boundary. An interface reaction, forming a compositionally graded $Pr_{2-x}Y_xO_3$ ($x = 0 - 2$) buffer layer at the oxide/oxide boundary, results as the most probable physical origin.

(38) Heavy Atomic-Layer Doping of B in Low-Temperature Si Epitaxial Growth on Si(100) by Ultraclean Low-Pressure Chemical Vapor Deposition

H. Tanno, M. Sakuraba, B. Tillack, J. Murota
Applied Surface Science **254**, 6086 (2008)

Electrical characteristics of B atomic-layer doped Si epitaxial films on Si(100) formed by B atomic-layer formation on Si(1 0 0) at 180 °C and subsequent capping Si deposition at 500 °C using ultraclean low-pressure chemical vapor deposition were investigated. From evaluation results of carrier concentration in the films, by low-temperature SiH_4 exposure at 180 - 300 °C before the capping Si deposition at 500 °C, 70 % improvement of B electrical activity was confirmed, and it is suggested that lowering the temperatures for B atomic-layer formation on Si(100) as well as SiH_4 exposure before the capping Si depositi-

on is effective to suppress B clustering and to achieve B atomic-layer doped Si films with extremely high carrier concentration.

(39) Base Doping and Dopant Profile Control of SiGe NPN and PNP HBTs

B. Tillack, B. Heinemann, D. Knoll, H. Rücker, Y. Yamamoto

Applied Surface Science **254**, 6013 (2008)

Incorporation of high doping concentrations and the creation and maintaining of steep doping profiles during processing are key enablers for high level RF performance of heterojunction bipolar transistors (HBTs). In this paper, we discuss results of base doping and dopant profile control for npn and pnp SiGe HBTs fabricated within 0.25 μm BiCMOS technologies. High level of electrically active B and P doping concentrations (up to $10^{20} cm^{-3}$) have been incorporated into SiGe. By adding C to SiGe steep doping profiles have been maintained due to the prevention of dopant diffusion during device processing. It is shown that broadening of P doping profiles caused by segregation could be reduced by lowering the deposition temperature for the SiGe cap. B and P atomic layer doping is shown to be suitable for the creation of steep and narrow doping profiles. This result is demonstrating the capability of the atomic layer processing approach for future devices with critical requirements of dopant dose and location control.

(40) Low-Power VLSI Implementation of the Inner Receiver for OFDM-Based WLAN Systems

A. Troya, K. Maharatna, M. Krstic, E. Grass, U. Jagdhold, R. Kraemer

IEEE Transactions on Circuits and Systems I **55**(2), 672 (2008)

In this paper, we propose low-power designs for the synchronizer and channel estimator units of the Inner Receiver in wireless local area network systems. The objective of the work is the optimization, with respect to power, area, and latency, of both the signal processing algorithms themselves and their implementation. Novel circuit design strategies have been

employed to realize optimal hardware and power efficient architectures for the fast Fourier transform, arctangent computation unit, numerically controlled oscillator, and the decimation filters. The use of multiple clock domains and clock gating reduces the power consumption further. These blocks have been integrated into an experimental digital baseband processor for the IEEE 802.11a standard implemented in the 0.25 μm 5-metal layer BiCMOS technology from Institute for High Performance Microelectronics.

(41) A Single-Ended Fully Integrated 77/79 GHz Radar Receiver in SiGe Technology

L. Wang, S. Glisic, J. Borngräber, W. Winkler, J.C. Scheytt
IEEE Journal of Solid State Circuits **43**(9), 1897 (2008)

A single-ended 77/79 GHz monolithic microwave integrated circuit (MMIC) receiver has been developed in SiGe HBT technology for frequency-modulated continuous-wave (FMCW) automotive radars. The single-ended receiver chip consists of the first reported SiGe 77/79 GHz single-ended cascode low noise amplifier (LNA), the improved single-ended RF double-balanced down-conversion 77/79 GHz micromixer, and the modified differential Colpitts 77/79 GHz voltage controlled oscillator (VCO). The LNA presents 20/21.7 dB gain and mixer has 13.4/7 dB gain at 77/79 GHz, and the VCO oscillates from 79 to 82 GHz before it is tuned by cutting the transmission line ladder, and it centres around 77 GHz with a tuning range of 3.8 GHz for the whole ambient temperature variation range from -40°C to $+125^\circ\text{C}$ after we cut the lines by tungsten-carbide needles. Phase noise is $-90\text{ dBc/Hz}@1\text{ MHz}$ offset. Differential output power delivered by the VCO is 5 dBm, which is an optimum level to drive the mixer. The receiver occupies 0.5 mm^2 without pads and 1.26 mm^2 with pads, and consumes 595 mW. The measurement of the whole receiver at 79 GHz shows 20-26 dB gain in the linear region with stable IF output signal. The input P1dB of the receiver is -35 dBm .

(42) Epitaxy of Single Crystalline PrO_2 Films on Si(111)

T. Weisemoeller, C. Deiter, S. Gevers, A. Giussani, P. Zaumseil, T. Schroeder, J. Wollschläger

Applied Physics Letters **93**, 032905 (2008)

A film of praseodymium sesquioxide with hexagonal structure, that has been deposited on Si (111) by molecular beam epitaxy, was annealed in oxygen atmosphere to obtain a PrO_2 film for improved heteroepitaxy as buffer dielectric for alternative semiconductor layer integration. The film structure is characterized by x-ray diffraction and x-ray reflectometry. The film is single crystalline with Fm3m (fluorite) structure. It is B oriented with respect to Si and has lattice constants close to bulk PrO_2 . The cubic lattice of the PrO_2 film is slightly distorted due to residual oxygen vacancies which increase the diameter of Pr ions.

(43) Investigation of Atomic Vapour Deposited $\text{TiN}/\text{HfO}_2/\text{SiO}_2$ Gate Stacks for MOSFET Devices

Ch. Wenger, M. Lukosius, I. Costina, R. Sorge, J. Dabrowski, H.-J. Müssig, S. Pasko, Ch. Lohe
Microelectronic Engineering **85**, 1762 (2008)

HfO_2 films were grown by Atomic Vapour Deposition (AVD) on SiO_2/Si (100) substrates. The positive shift of the flat band voltage of the HfO_2 based Metal-Oxide-Silicon (MOS) devices indicates the presence of negative fixed charges with a density of 5.10^{12} cm^{-2} . The interface trap charge density of $\text{HfO}_2/\text{SiO}_2$ stacks can be reduced to $3.10^{11}\text{ eV}^{-1}\text{cm}^{-2}$ near mid gap, by forming gas annealing. The extracted work function of 4.7 eV preferred the use of TiN as metal gate for PMOS transistors. $\text{TiN}/\text{HfO}_2/\text{SiO}_2$ gate stacks were integrated into gate-last-formed MOSFET structures. The extracted maximum effective mobility of HfO_2 based PMOS transistors is $56\text{ cm}^2/\text{Vs}$.

(44) Microscopic Model for the Non-Linear Behaviour of high-k MIM Capacitors

Ch. Wenger, G. Lupina, M. Lukosius, O. Seifarth, H.-J. Müssig, S. Pasko, Ch. Lohe
Journal of Applied Physics **103**, 104103 (2008)

The achievement of sufficient capacitance-voltage linearity in metal-insulator-metal (MIM) capacitors with high permittivity (high-k) dielectrics is still a challenge, as the origin of the nonlinear behavior is still unclear. Based on fundamental physical mechanisms, such as electrostriction, Coulomb interaction between electrodes, and nonlinear optical effects, a microscopic model, which describes the nonlinearities in capacitance-voltage characteristics of high-k MIM capacitors, will be presented. The extended model, which includes stacked high-k dielectrics and interfacial layers, is able to predict the quadratic voltage capacitance coefficients as a function of the dielectric constant. The calculated coefficients are in suitable agreement with the experimental values of Al_2O_3 -, Y_2O_3 -, HfO_2 -, and $\text{Pr}_2\text{Ti}_2\text{O}_7$ -based MIM capacitors.

(45) The Influence of the Electrode Material on HfO_2 MIM Capacitors

Ch. Wenger, M. Lukosius, H.-J. Müssig, G. Ruhl, S. Pasko, Ch. Lohe
Journal of Vacuum Science and Technology B **27**, 286 (2009)

TaN and TiN are investigated as bottom electrode materials for Metal-Insulator-Metal (MIM) capacitors applications. Atomic Vapour Deposited (AVD) HfO_2 films are used as high-k dielectric. The influence of the interfacial layer between HfO_2 and the bottom electrode on the electrical performance of MIM capacitors is evaluated. The capacitance density as well as the capacitance voltage linearity of high-k MIM capacitors is affected by the electrode material. There is also an impact by TaN and TiN on leakage current density and breakdown strength of the devices.

(46) Regular Dislocation Networks in Silicon Part I: Structure

T. Wilhelm, T. Mchedlidze, X. Yu, T. Arguirov, M. Kittler, M. Reiche
Solid State Phenomena **131-133**, 571 (2008)

Dislocation networks obtained by hydrophobic wafer bonding of Si (100) are investigated. The twist and tilt misorientations induce two interacting dislocation

networks. Advanced bonding techniques are applied and optimized allowing to eliminate the tilt and to control the twist misorientation. At very low twist angles the interfaces no longer exhibit regular dislocation networks. Properties of dislocation networks are discussed.

(47) Selective Etching of SiGe by HCl by RPCVD

Y. Yamamoto, K. Köpke, R. Kurps, B. Tillack
Applied Surface Science **254**, 6037 (2008)

Chemical vapor phase etching of epitaxial SiGe by HCl was investigated using a single wafer reduced pressure CVD (RPCVD) system. For the sample preparation, patterning and dry etching were performed on the Si substrate with SiGe buried layers to open the sidewalls of the buried SiGe layers. The etchrate of the lateral direction was measured. The etchrate of SiGe is increasing with increasing SiGe thickness saturating at SiGe thicknesses higher than 25 nm. This result could be caused by diffusion effects of molecules in the narrow trenches during the etching. At the same SiGe thickness, the etchrate of SiGe is increasing with increasing etching temperature. B doping does not affect the etchrate of SiGe. P doping is increasing and C doping is decreasing the etchrate. Facet formation of the etchfront of Si and SiGe depends on initial surface orientation. These results enable improved process controllability of the etching process using doped layers for different applications.

(48) Selective Vapor Phase Etching of SiGe versus Si by HCl

Y. Yamamoto, K. Köpke, B. Tillack
Thin Solid Films **517**(1), 90 (2008)

Chemical vapor phase etching of SiGe versus Si by HCl was investigated using a single wafer reduced pressure CVD (RPCVD) system. The etch rate of SiGe layer was higher than that of Si and it is increasing with increasing Ge concentration, that means selectivity of etch rate of SiGe to Si is increasing with increasing Ge concentration. The etching process of Si seems to be anisotropic because etching of [110] direction was observed whereas the etching of [100] direction was negligible. Activation energy of etch rate of Si

and SiGe with 10, 20 and 30 % were estimated to ~ 2.1 eV (~ 48 kcal/mol). The combination of differential Si/SiGe growth, selective polycrystalline Si/SiGe etching and epitaxial SiGe etching in one process was demonstrated.

(49) A Pure 1.5 μm Electroluminescence from Metal-Oxide-Silicon Tunneling Diode using Dislocation Network

X. Yu, W. Seifert, O.F. Vyvenko, M. Kittler, T. Wilhelm, M. Reiche
Applied Physics Letters **93**, 041108 (2008)

This letter has demonstrated a light emitting diode (LED) with a pure 1.5 μm emission using a metal-oxide-silicon (MOS) tunneling structure based on dislocation network in direct silicon bondwafer. It is found that under negative gate bias, the electrons in the metal gate electrode tunnel through the thin oxide to silicon and then recombine radiatively with holes at the dislocation related states to emit the D1-line with a wavelength of 1.5 μm . The calculation of energy band diagram indicates that a potential well for electrons forms at the charged bonding interface under negative bias, therefore, the electrons tunneled from the gate can rapidly be attracted by the electric field and then confined at the interface, which essentially increases the efficiency of D1 luminescence from MOS tunneling LED. These results are of interest for the development of silicon based photonics with 1.5 μm light emission.

(50) A Complex X-Ray Characterization of Heteroepitaxial Silicon / Insulator / Silicon(111) Structures

P. Zaumseil, T. Schroeder
Journal of Applied Physics **104**, 023532 (2008)

The application of new semiconductor materials deposited on Si substrates via heteroepitaxial growth on oxide buffer layers is one possible way to improve performance and functionality of future Si-based integrated circuits. It is demonstrated how the crystallographic structure of semiconductor-insulator-semiconductor (SIS) structures consisting of a Si(111)

substrate, Pr_2O_3 and Y_2O_3 insulating buffer layers, and Si cap layer can be characterized by different x-ray techniques. Especially a combination of pole figure measurement with conventional x-ray diffraction scans and reciprocal space mapping is applied to study the in-plane orientation of the oxide and epi-Si layer relative to the Si substrate, the strain state of the individual layers, and the structural perfection of the epi-Si film. Oxide and Si cap layer were grown by molecular beam epitaxy and have the same (111) lattice orientation as the substrate. It is shown that the oxide layers grow in a type B stacking orientation only, while the epilayer exhibits exclusively the same type A orientation as the substrate. Pole figure measurements reveal an unexpected orientation of a small fraction of the epi-Si lattice. This behavior was explained by microtwins as the major defect mechanism in the epi-Si layer. The proposed combination of x-ray techniques allows a relatively fast, integrated, and non-destructive analysis of the epi-Si layer.

(51) X-Ray Measurement of the Tetragonal Distortion of the Oxide Buffer Layer in Ge/Pr₂O₃/Si(111) Heteroepitaxial Structures

P. Zaumseil
Journal of Physics D **41**, 135308 (2008)

An epi-Ge/ Pr_2O_3 /Si(111) layer structure produced by consecutive steps of epitaxial deposition and annealing is used to demonstrate a technique to measure the tetragonal distortion of the oxide buffer layer with high precision. It uses $\Theta/2\Theta$ x-ray diffraction scans on different netplanes tilted by an angle χ sideways to the diffraction plane and plotting a calculated 'cubic' lattice constant versus $\cos^2\chi$. The obtained linear dependence gives the in-plane and off-plane lattice constants at $\cos^2\chi = 0$ and $\cos^2\chi = 1$, respectively. For the investigated structure with a pronounced A–B–A stacking sequence in the (111) direction, this method has the advantage that oxide reflections are not superimposed to reflections of the Si substrate and the epi-Ge layer. This increases the sensitivity for thin oxide layers significantly. The method was also successfully used to characterize the tetragonal distortion of uncovered PrO_2 layers on the Si(111) substrate.

- (52) X-Ray Characterization of a Lattice Perfection of Heteroepitaxial SIS Structures**
P. Zaumseil, T. Schroeder, G. Weidner
Solid State Phenomena **131-133**, 619 (2008)
The crystallographic structure of semiconductor - insulator - semiconductor (SIS) structures consisting of a Si(111) substrate, Pr₂O₃ and Y₂O₃ insulating high-k materials, and Si cap layer was characterized by a combination of X-ray pole figure measurement and conventional X-ray diffraction. Oxide and Si cap layer were grown by molecular beam epitaxy and have the same 111 lattice orientation as the substrate. It is shown that the oxide layers grow in a type B stacking orientation only, while the epi-layer exhibits exclusively the same type A orientation as the substrate. A small fraction of the epi-Si lattice was identified with 511 netplanes parallel to the surface. TEM investigations identify these areas as structural defects between Si grains of differing stacking sequence.
- (53) 60 GHz OFDM System Demonstrators in SiGe BiCMOS: State-of-the-Art and Future Development**
Ch.-S. Choi, E. Grass, F. Herzel, M. Piz, K. Schmalz, Y. Sun, S. Glisic, M. Krstic, K. Tittelbach-Helmrich, M. Ehrig, W. Winkler, R. Kraemer, J.C. Scheytt
Proc. PIMRC 2008, (2008)
- (54) Embedded System Protocol Design Flow Based on SDL: from Specification to Hardware/Software Implementation**
D. Dietterle
Proc. SIMUTools 2008, 1st International Conference on Simulation Tools and Techniques for Communications, Networks and Systems (2008)
- (55) An Impulse Radio UWB Transceiver with Time-of-Arrival Measurement Extension**
G. Fischer, O. Klymenko, D. Martynenko
Proc. Workshop on International Microwave Symposium (2008)
- (56) Temperature Stability and Reliability Aspects of 77 GHz Voltage Controlled Oscillators in a SiGe:C BiCMOS Technology**
G.G. Fischer, S. Glisic
Proc. SiRF 2008, 171 (2008)
- (57) SiGe:C BiCMOS Technologies for Automotive Radar Applications**
G.G. Fischer, S. Glisic
SiGe, Ge, and Related Compounds 3: Materials, Processing, and Devices, Pennington: The Electrochemical Society, ECS Transactions **16**(10), 1041 (2008)
- (58) Time-of-Arrival Measurement Extension to a Non-Coherent Impulse Radio UWB Transceiver**
G. Fischer, O. Klymenko, D. Martynenko
Proc. 5th Workshop on Positioning, Navigation and Communication (2008)
- (59) A Single SiGe Chip Fractional-N 275 MHz 20 GHz PLL with Integrated 20 GHz VCO**
R. Follmann, D. Köther, T. Kohl, M. Engels, T. Podrebersek, H.-V. Heyer, K. Schmalz, F. Herzel, W. Winkler, S. Osmany, U. Jagdhold
Proc. 2008 IEEE MTT-S International Microwave Symposium, Digest, 355 (2008)
- (60) SiGe HBT Module with 2.5 ps Gate Delay**
A. Fox, B. Heinemann, R. Barth, D. Bolze, J. Drews, U. Haak, D. Knoll, B. Kuck, R. Kurps, S. Marschmeyer, H.H. Richter, H. Rücker, P. Schley, D. Schmidt, B. Tillack, G. Weidner, C. Wipf, D. Wolansky, Y. Yamamoto
Proc. IEDM, 731 (2008)
- (61) Optical Spectroscopy in Combination with Atomic Force Microscopy for Silicide Stack Characterization**
O. Fursenko, J. Bauer, D. Bolze, I. Costina, G. Weidner
Proc. Nanoscale VI, Berlin, abstr., 152 (2008)

- (62) **100 nm Half - Pitch Double Exposure KrF Lithography Using Binary Masks**
S. Geisler, J. Bauer, U. Haak, D. Stolarek, K. Schulz, H. Wolf, W. Meier, M. Trojahn, E. Matthus
Proc. SPIE, **6924**, 69241Z-1 (2008)
- (63) **Double Exposure Technology for KrF Lithography**
S. Geisler, J. Bauer, U. Haak, D. Stolarek, K. Schulz, H. Wolf, W. Meier, M. Trojahn, E. Matthus, H. Beyer, St. Marschmeyer, B. Kuck
Proc. of the 24th European Mask and Lithography Conference EMLC 2008, abstr. book, 20 (2008)
- (64) **Optical Proximity Correction for 0.13 μm SiGe:C BiCMOS**
S. Geisler, J. Bauer, U. Haak, U. Jagdhold, R. Pliquett, E. Matthus, R. Schrader, H. Wolf, U. Baetz, H. Beyer, M. Niehoff
Proc. of the 24th European Mask and Lithography Conference EMLC 2008, abstr. book, 64 (2008)
- (65) **Heteroepitaxial Integration of Single Crystalline Ge(111) Layers on Si(111) via PrO₂(111) Heterostructures**
A. Giussani, O. Seifarth, P. Rodenbach, P. Zaumseil, G. Weidner, H.-J. Müssig, P. Storck, T. Schroeder
SiGe, Ge and Related Compounds 3: Materials, Processing, and Devices, Pennington: The Electrochemical Society, ECS Transactions **16**(10), 287 (2008)
- (66) **A 13.5-to-17 dBm P1dB, Selective High-Gain Power Amplifier for 60 GHz Applications in SiGe**
S. Glisic, J.C. Scheytt
Proc. BCTM 2008, 65 (2008)
- (67) **A Fully Integrated 60 GHz Transmitter Front-End with PLL, an Image-Rejection Filter and a PA in SiGe**
S. Glisic, Y. Sun, F. Herzel, W. Winkler, M. Piz, E. Grass, J.C. Scheytt
Proc. IEEE European Solid-State Circuits Conference (ESSCIRC), 242 (2008)
- (68) **An Integrated and On-board Compact Microstrip Filters for 60 GHz Applications**
S. Glisic, J.C. Scheytt
Proc. EUMW - European Microwave Week 2008, 1386 (2008)
- (69) **Asymmetric Dual-Band UWB / 60 GHz Demonstrator**
E. Grass, I. Siaud, S. Glisic, M. Ehrig, Y. Sun, J. Lehmann, M.H. Hamon, A.M. Ulmer-Moll, P. Pagani, R. Kraemer, J.C. Scheytt
Proc. PIMRC 2008, (2008)
- (70) **Differential ECL/CML Synthesis for SiGe BiCMOS**
H. Gustat, M. Appel, F. Winkler, G. Kell, U. Jagdhold
Proc. CSICS 2008, 1 (2008)
- (71) **A 20 GS/s 8-Bit Segmented Current Steering DAC in 0.25 μm SiGe BiCMOS Technology**
S. Halder, H. Gustat, J.C. Scheytt, A. Thiede
Proc. 3rd EuMW 2008, 147 (2008)
- (72) **A 20 GS/s 8-Bit Segmented Current Steering DAC in SiGe BiCMOS Technology**
S. Halder, H. Gustat, J.C. Scheytt
Proc. Microwave Technology and Techniques Workshop, 24 (2008)
- (73) **A 40 GBit/s Transimpedance Amplifier in 0.25 nm SiGe Technology with Ultra Low Power Consumption**
S. Hauptmann, D. Schoeniger, R. Eickhoff, F. Ellinger, J.C. Scheytt
Proc. 3rd IEEE Microwave and Radar Week (MIKON 2008), **Vol.1**, 91(2008)

- (74) **A Fully Integrated 48-GHz-Low-Noise PLL with a Constant Loop Bandwidth**
F. Herzel, S. Glisic, S. Osmany, J.C. Scheytt, K. Schmalz, M. Engels
Proc. SiRF 2008, 82 (2008)
- (75) **Frequency Synthesis for 60 GHz OFDM Transceivers**
F. Herzel, Ch.-S. Choi, E. Grass
Proc. of the 1st European Wireless Technology Conference (EuWiT), 77 (2008)
- (76) **Extension of the Rice Channel Model for Deterministic Consideration of Obstacles in Urban Traffic Scenarios**
St. Hiebel
Proc. 1st International Workshop of Interoperable Vehicles (Internet of Things 2008), 27 (2008)
- (77) **Radiation Hard 0.25 Micron CMOS Library at IHP**
U. Jagdhold
Proc. DASIA 2008, (2008)
- (78) **Analysis of the Nucleation Kinetics of Oxide Precipitates in Czochralski Silicon**
G. Kissinger, D. Kot, J. Dabrowski, V.D. Akhmetov, A. Sattler, W. von Ammon
Proc. 5th International Symposium on Advanced Science and Technology of Silicon Materials, 39 (2008)
- (79) **Modeling of Oxide Precipitate Nucleation in Silicon using ab-initio Calculations and Classical Nucleation Theory**
G. Kissinger, J. Dabrowski, A. Sattler, T. Müller, W. von Ammon
Proc. of the Forum on the Science and Technology of Silicon Materials 2007, 81 (2008)
- (80) **Dislocation Engineering for a Silicon-Based Light Emitter at 1.5 μm**
M. Kittler, T. Arguirov, T. Mchedlidze, M. Reiche, W. Seifert, M. Trushin, T. Wilhelm, X. Yu
Proc. 5th International Symposium on Advanced Science and Technology of Silicon Materials, 55 (2008)
- (81) **Stark Effect at Dislocations in Silicon for Modulation of a 1.5 μm Light Emitter**
M. Kittler, M. Reiche, T. Mchedlidze, T. Arguirov, G. Jia, W. Seifert, S. Suckow, T. Wilhelm
Silicon Photonics, ed. J.A. Kubby, G.T. Reed, (Proceedings of SPIE; **6898**), 0G1 (2008)
- (82) **A High Band Non-Coherent Impulse Radio UWB Receiver**
O. Klymenko, G. Fischer, D. Martynenko
Proc. IEEE International Conference on Ultra-Wideband 2008 (ICUWB 2008), Vol 3, 25 (2008)
- (83) **Short-range Wireless Communications**
R. Kraemer, M. Katz (Eds.)
Technologies for the Wireless Future (WWRF) / ed. by Klaus David, Chichester : Wiley, 3, 251 (2008)
- (84) **Ultra High-Speed Wireless Communication in the 250-300 GHz Band**
R. Kraemer
Proc. MIKON 2008, XVII International Conference on Microwaves, Radar and Wireless Communications, Vol. 3, 731 (2008)
- (85) **Drahtlose Heimvernetzung mit Unterstützung von Dienstgüte und Heimsteuerung**
R. Kraemer, M. Methfessel, K. Tittelbach-Helmrich, R. Kays, Ch. Schilling
Proc. 1. Deutscher Kongress Ambient Assisted Living, Berlin, 53 (2008)

- (86) **A GALS Approach to Improve System Integration**
M. Krstic, E. Grass, Ch. Heer
GSA Forum Magazine, 12 (2008)
- (87) **OFDM Datapath Baseband Processor for 1 Gbps Datarate**
M. Krstic, M. Piz, M. Ehrig, E. Grass
Proc. IFIP/IEEE VLSI-SoC 2008, 156 (2008)
- (88) **Privacy Guaranteeing Execution Containers: One Time use of Personal Data by Location Based Services**
P. Langendörfer, M. Maaser
Proc. of the 1st International Conference on MOBILE Wireless Middle WARE, Operating Systems, and Applications, 2008 (MOBILWARE 2008), (2008)
- (89) **A Wireless Sensor Network Reliable Architecture for Intrusion Detection**
P. Langendörfer, A. Grilo, K. Piotrowski, A. Casaca
Proc. NGI 2008, 4th Euro-NGI Conference on Next Generation Internet Networks, Krakow (2008)
- (90) **Privacy Preserving Techniques: A Survey and Classification**
P. Langendörfer, M. Maaser, K. Piotrowski, S. Peter
Handbook of Research on Wireless Security, Idea Group Reference (2008)
- (91) **Integrated SiGe Local Oscillator with Fractional-N Frequency Synthesis for Flexible Telecommunication Payloads**
R. Lenz, H.-V. Heyer, R. Follmann, F. Herzel, J.C. Scheytt, T. Thungren, B.-M. Folio, C. Miquel
Proceedings of ESA Workshop on Advanced Flexible Telecom Payloads, 333 (2008)
- (92) **Dielectrics Characteristics of Amorphous and Crystalline BaHfO₃ High-k Layers on TiN for Memory Capacitor Applications**
G. Lupina
Proc. 9th Conference on Ultimate Integration on Silicon, ULSI 2008, 159 (2008)
- (93) **Providing Granted Rights with Anonymous Certificates**
M. Maaser, St. Ortmann
Proc. 15th IEEE International Conference on Electronics, Circuits and Systems (ICECS 08), (2008)
- (94) **The Privacy Advocate: Assertion of Privacy by Personalised Contracts**
M. Maaser, St. Ortmann, P. Langendörfer
Web Information Systems and Technology / Ed.s: J. Filipe, J. Cordeiro, Berlin, Springer, **LNBIP 8**, 85 (2008)
- (95) **Various Implementations of a Heading Module for an Optical Positioning System**
O. Maye, M. Maaser, F. Herzel
Proc. 2008 International Microwave Symposium, Workshop „Progress in Local and Global Positioning in Europe“, (2008)
- (96) **Digital Automatic Gain Control Integrated on WLAN Platform**
E. Miletic, M. Krstic, M. Piz, M. Methfessel
Proc. WCSET 2008, World Congress on Science, Engineering and Technology, 572 (2008)
- (97) **Synchronisation Performance of Wireless Sensor Networks**
S. Olonbayar, G. Fischer, R. Kraemer
Proc. ICUWB 2008, **2**, 59 (2008)
- (98) **Enhancing Reliability of Sensor Networks by Fine Tuning Their Event Observation Behavior**
St. Ortmann, P. Langendörfer
Proc. 2nd International Workshop on Adaptive and Dependable Mobile Ubiquitous Systems (ADAMUS 2008), (2008)

- (99) OFDM-Based Millimeter Wave System for High Data Rate WPAN Applications**
P. Pagani, M. Piz, I. Siaud, E. Grass, W. Li, K. Tittelbach-Helmrich, A.-M. Ulmer-Moll, F. Herzel
Proceedings of the 68th IEEE Vehicular Technology Conference (VTC2008-Fall), (2008)
- (100) Power Gating in Wireless Sensor Networks**
G. Panic, Z. Stamenkovic, R. Kraemer
Proc. IEEE International Symposium on Wireless Pervasive Computing (ISWPC), (2008)
- (101) Architecture of a Power-Gated Wireless Sensor Node**
G. Panic, D. Dietterle, Z. Stamenkovic
Proc. IEEE EUROMICRO Conference on Digital System Design (DSD 2008), 844 (2008)
- (102) An Encryption-Enabled Network Protocol Accelerator**
St. Peter, M. Zessack, F. Vater, G. Panic, H. Frankenfeldt, M. Methfessel
Proc. WWIC, Wired/Wireless Internet Communications/ed. J. Harju u.a., Berlin, Springer, LNCS 5031, 79 (2008)
- (103) In-Network-Aggregation as Case Study for a Support Tool Reducing the Complexity of Designing Secure Wireless Sensor Networks**
St. Peter, K. Piotrowski, P. Langendörfer
Proc. 3rd International Workshop on Practical Issues in Building Sensor Network Applications SENSEAPP 2008, 778 (2008)
- (104) Ein Weg aus dem Dilemma der oberflächlichen Messsysteme**
J. Reinöhl, P. Langendörfer
Proceedings Ambient Assisted Living Congress, VDI|VDE|TI, 223 (2008)
- (105) A New Dry Etch Chemistry in Deep Trench Silicon Plasma Etching for Sub - 100 nm Technologies**
H.H. Richter, S. Günther, S. Wege, S. Barth, I. Costina, G. Weidner, S. Marschmeyer, H. Silz
Verhandlungen der DPG, 204 (2008)
- (106) Plasma Etching in Microelectronics**
H.H. Richter, S. Marschmeyer, A. Wolff
Low Temperature Plasma Physics Fundamental Aspects and Application/ed. by R. Hippler, H. Kersten u.a. - 2nd extended and revised ed., Berlin, Wiley, Vol. 2, 25 (2008)
- (107) A Compact Low-Power SiGe:C BiCMOS Amplifier for 77-81 GHz Automotive Radar**
B. Schleicher, S. Chartier, G.G. Fischer, F. Korndörfer, J. Borngräber, T. Feger, H. Schumacher
Proc. SiRF 2008, 195 (2008)
- (108) Spatially Resolved Luminescence Spectroscopy on Multicrystalline Silicon**
M.C. Schubert, P. Gundel, M. Romero, S. Ostapenko, W. Warta, T. Arguirov
Proc. of the 23rd European Photovoltaic Solar Energy Conference and Exhibition (2008)
- (109) Evaluation of Electronic and Geometric Properties of Nanoparticles Using X-PEEM**
O. Seifarth
Modern Research and Educational Topics in Microscopy, 584 (2008)
- (110) High Voltage Complementary Epi Free LDMOS Module with 70 V PLDMOS for a 0.25 μm SiGe:C BiCMOS Platform**
R. Sorge, A. Fischer, K.-E. Ehwald, R. Barth, P. Ostrovsky, R. Pliquet, K. Schulz, D. Bolze, P. Schley, D. Schmidt, H.-E. Wulf, H. Grützediek, J. Scheerer, P. Hartmetz
Proc. SiRF 2008, 58 (2008)
- (111) A System-on-Chip for Wireless Body Area Sensor Network Node**
Z. Stamenkovic, G. Panic, G. Schoof
Proc. 11th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems 2008, 132 (2008)

- (112) **60 GHz Front-End Design in SiGe BiCMOS Technology**
Y. Sun, S. Glisic
Proc. Asia Pacific Microwave Conference 2008, B7-07 (2008)
- (113) **0.13 μm SiGe BiCMOS Technology for Radio-Frequency Applications**
B. Tillack, H. Rücker, B. Heinemann, A. Fox, D. Knoll, W. Mehr
Proc. 4th International Workshop on New Group IV Semiconductor Nanoelectronics, Program & abstr., 1 (2008)
- (114) **New Approaches for Characterization of Advanced Annealing Techniques for Ultra-Shallow Junction Formation**
P.J. Timans, J. Gelpey, S. McCoy, W. Lerch, S. Paul, D. Bolze, H. Kheyrandish
Proc. Ion Implantation Technology (IIT) (2008)
- (115) **An On-Chip Security Monitoring Solution for System Clock for Low Cost Devices**
F. Vater, St. Peter, P. Langendörfer
Proc. Embedded Systems Week (2008)
- (116) **First Time Common Synthesis and Simulation of ECL and CMOS Parts at a BiCMOS Chip Based on the IHP SGB25V Library**
F. Winkler, H.-V. Heyer, F. Herzel, B.-M. Folio, B. Glass, and C. Miquel
Proceedings of the Second International Workshop on Analog and Mixed Signal Integrated Circuits for Space Applications (AMICSA 2008), (2008)
- (117) **Selective Polycrystalline Si and SiGe Deposition on Epitaxial Si Induced by B-Atomic Layer Doping**
Y. Yamamoto, K. Köpke, O. Fursenko, G. Weidner, J. Murota, B. Tillack
SiGe, Ge and Related Compounds 3: Materials, Processing and Devices, Pennington, The Electrochemical Society, ECS Transactions 1610, 503 (2008)
- (118) **Strain Engineering by Si:C/Si/SiGe Deposition into Cavity Formed by Sacrificial SiGe Layer Etching using HCl**
Y. Yamamoto, K. Köpke, G. Weidner, B. Tillack
Proc. 4th International Workshop on New Group IV Semiconductor Nanoelectronics, Program & abstr., 23 (2008)
- (119) **Transition from Epitaxial to Polycrystalline Selective Si Deposition Induced by B-Atomic Layer Doping**
Y. Yamamoto, K. Köpke, O. Fursenko, G. Weidner, J. Murota, B. Tillack
Proc. 4th International Workshop on New Group IV Semiconductor Nanoelectronics, Program & abstr., 25 (2008)
- (120) **Silicon Photonics Front-End Integration in High-Speed 0.25 μm SiGe BiCMOS**
L. Zimmermann, K. Voigt, G. Winzer, D. Wolansky, S. Geisler, H.H. Richter, B. Tillack
Proc. 5th International Conference on Group IV Photonics, 374 (2008)
- (121) **Investigations of the Recombination Activity of Grain Boundaries in mc Silicon**
A. Zuschlag, G. Micard, J. Junge, M. Käs, S. Seren, G. Hahn, G. Coletti, G. Jia, W. Seifert
Proc. 33rd IEEE Photovoltaic Specialists Conference (2008)
- (122) **Extraction of the Surface Recombination Velocity and Diffusion Length From LBIC and EBIC Measurements at Grain Boundaries in mc Silicon**
A. Zuschlag, G. Micard, J. Junge, M. Käs, S. Seren, G. Hahn, G. Coletti, G. Jia, W. Seifert
Proc. 23rd EUPVSEC (2008)

Eingeladene Vorträge **Invited Presentations**

- (1) **Optimization of Antireflection Coatings for Solar Cells**
J. Bauer, K. Hehl, J. Bischoff, J. Schneider,
O. Fursenko
Seminar at Wolfen Solar Valley/Thalheim,
April 15, 2008, Germany
- (2) **Ein Werkzeugkasten der Mikroelektronik für die Diagnostik**
M. Birkholz
Netzwerktreffen der DiagnostikNet-BB e.V.,
Berlin, July 08, 2008, Germany
- (3) **Halbleitermaterialien für die Biotechnologie**
M. Birkholz
Institutskolloquium des IKZ, Berlin, June 13,
2008, Germany
- (4) **Mikroelektronische Sensorentwicklungen für Medizin und Biotechnologie**
M. Birkholz
Mitteldeutscher Technologietag Jena,
February 18 - 19, 2008, Germany
- (5) **Profiling of Fiber Texture Gradients by Anomalous X-Ray Diffraction**
M. Birkholz, N. Darowski, I. Zizak
DPG Frühjahrstagung, Berlin, February 25 - 29,
2008, Germany
- (6) **60 GHz OFDM System Demonstrators in SiGe BiCMOS: State-of-the-Art and Future Development**
Ch.-S. Choi, E. Grass, F. Herzel, M. Piz,
K. Schmalz, Y. Sun, S. Glisic, M. Krstic,
K. Tittelbach-Helmrich, M. Ehrig, W. Winkler,
R. Kraemer, J.C. Scheytt
IEEE International Symposium on Personal,
Indoor and Mobile Radio Communication
(PIMRC), Cannes, September 15 - 18, 2008,
France
- (7) **Physical Mechanisms Responsible for Leakage Currents Across Dielectric Films with Sub-Nanometer EOT**
J. Dabrowski
Nanoscience and Nanotechnology Conference
(NanoTr4), Istanbul, June 09 - 13, 2008,
Turkey
- (8) **Analogue Front-End Design for 802.11a with Spatial RF Processing**
R. Eickhoff, F. Ellinger, U. Mayer, M. Wickert,
N. Fiebig, J.C. Scheytt, L. Gonzalez
RadioTecC, Berlin, October 15 - 16, 2008,
Germany
- (9) **An Impulse Radio UWB Transceiver with Time-of-Arrival Measurement Extension**
G. Fischer, O. Klymenko, D. Martynenko
Workshop on International Microwave Symposium 2008, Atlanta, June 15 - 20 2008, USA
- (10) **SiGe:C BiCMOS Technologies for Automotive Radar Applications**
G.G. Fischer, S. Glisic
Meeting of the ECS 2008, Honolulu, Hawaii,
October 12 - 17, 2008, USA
- (11) **Engineered Wafer Systems: On the Global Integration of 100% Germanium Layers on Silicon via Oxide**
A. Giussani, T. Schroeder
ESRF Experimental Division Meeting, Grenoble
July 22, 2008, France
- (12) **Analysis of the Nucleation Kinetics of Oxide Precipitates in Czochralski Silicon**
G. Kissinger, D. Kot, J. Dabrowski,
V.D. Akhmetov, A. Sattler, W. von Ammon
5th International Symposium on Advanced
Science and Technology of Silicon Materials,
Kona, November 10 - 14, 2008, USA

- (13) **Modeling of Oxide Precipitate Nucleation in Silicon Using Ab-initio Calculations and Classical Nucleation Theory**
G. Kissinger, J. Dabrowski, A. Sattler, T. Müller, W. Von Ammon
University of Exeter, February 22, 2008, UK
- (14) **Dislocation Engineering for a Silicon-Based Light Emitter at 1.5 μm**
M. Kittler
5th International Symposium on Advanced Science and Technology of Silicon Materials, Hawaii, November 10 - 14, 2008, USA
- (15) **Dislocations to be Used as Active Components in Novel Silicon Devices**
M. Kittler, M. Reiche
MSE08-Kongress, Nürnberg, September 02, 2008, Germany
- (16) **Higher Efficiencies with 3rd Generation Solar Cells**
M. Kittler
2. Technology Conference Solar, Mainz, November 17 - 18, 2008, Germany
- (17) **Silicon Based IR Light Emitters**
M. Kittler, T. Mchedlidze, T. Arguirov, W. Seifert, M. Reiche, T. Wilhelm
3rd Sino-German Symposium The Silicon Age, Hangzhou, June 2008, China
- (18) **Solarenergie-Forschung am IHP Frankfurt (0) und am Gemeinsamen Labor IHP / BTU Cottbus zur Unterstützung der brandenburgischen und deutschen Industrie**
M. Kittler
Energiefachtagung Cottbus, July 07, 2008, Germany
- (19) **A High Band Non-Coherent Impulse Radio UWB Receiver**
O. Klymenko, G. Fischer, D. Martynenko
IEEE International Conference on Ultra-Wideband 2008 (ICUWB 2008), Hannover, September 10 - 12 2008, Germany
- (20) **BMWi-Projekt BASUMA: Body Area Systems for Ubiquitous Multimedia Applications**
R. Kraemer
VDE-Kongress 2008, München, November 03 - 05 2008, Germany
- (21) **Distributed Security**
R. Kraemer
FDIS 2008 Frontiers in Distributed Information Systems, Woods Hole, June 30 - July 02, 2008, USA
- (22) **Ultra High-Speed Wireless Communication in the 250-300 GHz Band**
R. Kraemer
MIKON 2008, XVII International Conference on Microwaves, Radar and Wireless Communications, Wroclaw, May 19 - 21, Poland
- (23) **Systems Engineering in a Converging World**
P. Langendörfer, D. Dietterle, St. Peter
15th International Conference on Telecommunication, St. Petersburg, June 18, 2008, Russia
- (24) **Advanced Activation Trends for Boron and Arsenic by Combinations of Single, Multiple Flash Anneals and Spike Rapid Thermal Annealing**
W. Lerch, S. Paul, J. Niess, S. McCoy, J. Gelpy, F. Christiano, F. Severac, P. Fazzini, A. Martinez-Limia, P. Pichler, H. Kheyrandish, D. Bolze
E-MRS Spring Meeting, Strasbourg, May 26 - 30, 2008, France
- (25) **Perovskite BaHfO₃ Dielectric Layers for Dynamic Random Access Memory Storage Capacitor Applications**
G. Lupina
Materials Science and Engineering Congress, Nuremberg, September 03, 2008, Germany

- (26) **Various Implementations of a Heading Module for an Optical Positioning System**
O. Maye, M. Maaser, F. Herzel
2008 International Microwave Symposium, Workshop „Progress in Local and Global Positioning in Europe“, Atlanta, June 15 - 20 2008, USA
- (27) **Devices and Technologies for Very High Speed Applications**
W. Mehr
Meeting CNRS/Leibniz, Berlin, October 2008, Germany
- (28) **IHP in Frankfurt (Oder) - 25 Jahre Grundlagenforschung auf den Gebieten Mikroelektronik, Hochgeschwindigkeitsschaltkreise und drahtlose Kommunikation**
W. Mehr
Festveranstaltung Frankfurt (Oder) – 50 Jahre Standort für Innovation und Halbleitertechnologie, Frankfurt (Oder), April 17, 2008, Germany
- (29) **Photovoltaik in Brandenburg – Forschung am IHP**
W. Mehr
Italien-Brandenburg-Tag, Potsdam, June 20, 2008, Germany
- (30) **Si-basierte Photovoltaik – Stand und Entwicklungstendenzen**
W. Mehr
Photovoltaik-Meeting, Potsdam (ZAB), July 2008, Germany
- (31) **Atomically Controlled CVD Processing for Future Si-Based Devices**
J. Murota, M. Sakuraba, B. Tillack
ICSICT 2008, 9th International Conference on Solid State and Integrated Circuit Technology, Beijing, October 20 - 23, 2008, China
- (32) **Atomically Controlled Processing for Impurity Doping in Si-Based CVD Epitaxial Growth**
J. Murota, M. Sakuraba, B. Tillack
8th International ALD Conference, Bruges, June 29 - July 02, 2008, Belgium
- (33) **Atomically Controlled Processing in Si-Based CVD Epitaxial Growth**
J. Murota, M. Sakuraba, B. Tillack
IUMRS-ICA 2008 Conference, Nagoya, December 09 - 13, 2008, Japan
- (34) **Process Models for Advanced Annealing Schemes and their Use in Device Simulation**
P. Pichler, A. Martinez-Limia, C. Kampen, A. Burenkov, H. Schermer, S. Paul, W. Lerch, J. Gelpey, S. McCoy, H. Kheyrandish, A. Pakfar, C. Tavernier, D. Bolze
8th International Workshop on Junction Technology (IWJT2008), Shanghai, May 15 - 16, 2008, China
- (35) **100 Gbps Wireless Communication: Can we do it in Silicon?**
J.C. Scheytt
Elektrotechnisches Kolloquium Universität Erlangen, November 11, 2008, Germany
- (36) **SiGe Frontends for Short-Range Wireless Communication at 60 GHz and Beyond**
J.C. Scheytt
Semiconductor Conference Dresden, April 24, 2008, Germany
- (37) **SiGe HF-Frontends und -Komponenten für die Nahbereichskommunikation bei 250 bis 300 GHz**
J.C. Scheytt
DFG Workshop „Wireless 100 Gbps and Beyond“, Bonn, Mai 29, 2008, Germany
- (38) **IHP Technologies Design Kit and MPW/ Foundry Service**
R. Scholz
14th CTB Microwave Meeting, Paris, October 01, 2008, France

- (39) **Prototypenentwicklung und Kleinserienfertigung für Höchstfrequenzanwendungen - SiGe Technologien mit Grenzfrequenzen bis 300 GHz in 0.25 μm und 0.13 μm CMOS**
R. Scholz, W. Kissinger
RadioTecC, Berlin, October 15 - 16, 2008, Germany
- (40) **Engineered Mixed Buffer Oxide Heterostructures for the Global Integration of Germanium on Silicon**
T. Schroeder
3rd Sino-German Workshop, Hangzhou, June 09 - 14, 2008, China
- (41) **Engineered Si Wafers: Global Integration of 100% Ge Layers on Si(111) via Complex Oxide Heterostructures**
T. Schroeder, A. Giussani, P. Zaumseil, J. Dabrowski, H.-J. Müssig, P. Storck
5th International Symposium on Advanced Science and Technology of Silicon Materials, Hawaii, November 10 - 14, 2008, USA
- (42) **Engineered Si Wafers: On the Global Integration of 100% Ge Layers on Si via Oxide Heterostructures**
T. Schroeder
IKZ Berlin, September 19, 2008, Germany
- (43) **From Stacking Twins and Microtwins: Suppressing Defects in epitaxial Ge (111)/ Insulator/Si(111) Heterostructures**
T. Schroeder
Materials Research Seminar at Nanotechnology Center of University Halle, May 07, 2008, Germany
- (44) **Global Integration of 100% Ge Layers on Si via Oxide Heterostructures**
T. Schroeder
ISTDM 2008, Hsinchu, May 11 - 14, 2008, Taiwan
- (45) **On the Interaction of High-k Oxides with Semiconductors: The Example of Ge Heteroepitaxy on Single Crystalline PrO₂ Si(111) Support Systems**
T. Schroeder
Functional Oxides for the Integration in Micro- and Nanoelectronics, Autrans, March 16 - 19, 2008, France
- (46) **Synchrotron Microscopy and Spectroscopy for Analysis of Crystal Defects in Silicon**
W. Seifert
3rd Sino-German Symposium "The Silicon Age", 2008, June 10 - 13, Hangzhou, China
- (47) **SOC Design and Configurable Processors**
Z. Stamenkovic
Chinese University of Hong Kong, Department of Electronic Engineering, April 2008, China
- (48) **60 GHz Front-End Design in SiGe BiCMOS Technology**
Y. Sun, S. Glisic
Asia Pacific Microwave Conference 2008, Hong Kong, December 16 - 20, 2008, China
- (49) **Heavy B Atomic-Layer Doping Characteristics in Si Epitaxial Growth on B Adsorbed Si(100) by Ultraclean Low-Pressure CVD System**
H. Tanno, M. Sakuraba, B. Tillack, J. Murota
ISTDM 2008, Hsinchu, May 11, 2008, China
- (50) **0.13 μm SiGe BiCMOS Technology for Radio-Frequency Applications**
B. Tillack, H. Rücker, B. Heinemann, A. Fox, D. Knoll, W. Mehr
4th International Workshop on New Group IV Semiconductor Nanoelectronics, Sendai, September 26, 2008, Japan
- (51) **SiGe BiCMOS Technologien für Höchstfrequenzanwendungen**
B. Tillack
Elektrotechnisches Kolloquium SS 2008, Stuttgart, June 03, 2008, Germany

- (52) **Silicon Photonics Integration in High-Speed SiGe BiCMOS Technology**
B. Tillack, L. Zimmermann, K. Voigt, G. Winzer, H.H. Richter, K. Petermann
Workshop on Tunable and Active Silicon Photonics, Hamburg, September 29, 2008, Germany
- (53) **Atomic Vapor Depositions of High-K Metal-Insulator-Metal Capacitors**
Ch. Wenger
German Workshop on Atomic Layer Deposition (GerALD 2008), Halle, September 22 - 23, 2008, Germany
- (54) **MIM Capacitors for Wireless Communication Technologies**
Ch. Wenger
DPG Frühjahrstagung 2008, Berlin, February 25 - 29, 2008, Germany
- (55) **The Role of the High K Dielectric Ti-N Interface in Voltage Nonlinearities of Metal-Insulator-Metal Capacitors**
Ch. Wenger
Oxydes Fonctionnels pour l'intégration en Micro-et nano-électronique, Autrans, March 17 - 19, 2008, France
- (56) **Millimeter-Wave Circuits in SiGe BiCMOS Technology for Radar and Communication**
W. Winkler, S. Glisic, E. Grass, F. Herzel, J.C. Scheytt, L. Wang
MWE 2008, Microwave Workshop & Exhibition, Yokohama, November 26 - 28, 2008, Japan

Vorträge Presentations

- (1) **Hydrogen Transformations in Si-Based Solar Structures Studied by precise FTIR Spectroscopy**
V.D. Akhmetov, A.G. Ulyashin, A. Holt, M. Kittler
E-MRS Spring Meeting, Symposium K, Strasbourg, May 26 - 30, 2008, France
- (2) **Controllable Dislocation Luminescence in Silicon**
T. Arguirov, T. Mchedlidze, M. Kittler
SILEM Meeting, Stuttgart, April 01 - 02, 2008, Germany
- (3) **Laser Annealing of the Si Layers in Si/SiO₂ Multiple Quantum Wells**
T. Arguirov, T. Mchedlidze, S. Kouteva-Arguirova, M. Kittler, R. Roelver, B. Berghoff, D. Bätzner, B. Spangenberg
E-MRS 2008, Symposium K, Strasbourg, May 26 - 30, 2008, France
- (4) **Silicon Based Light Emitters Utilizing Radiation from Dislocations, Electric Field Induced Shift of the Dislocation-Related Luminescence**
T. Arguirov, T. Mchedlidze, M. Kittler, M. Reiche, T. Wilhelm, T. Hoang, J. Hollemann, J. Schmitz
E-MRS 2008, Strasbourg, May 26 - 30, 2008, France
- (5) **Innovations in Digital Circuitry of 1.5 GS/s Radiation Hard, Low Power Digital to Analog Converter**
S. Bhagavatula, J. Zhu, H. Gustat
Kleinheubacher Tagung, Miltenberg, September 22, 2008, Germany

- (6) **Perspektiven für die Biomolekülsensorik zwischen Mikroelektronik und Biotechnologie**
 M. Birkholz
 7th Leibniz Conference on Advanced Science - Sensorsysteme 2008, Lichtenwalde, October 17, 2008, Germany
- (7) **Quantitative Determination of Fiber Texture Gradients in Thin ZnO:Al Films**
 M. Birkholz, N. Darowski, I. Zizak
 E-MRS Spring Meeting, Strasbourg, May 26 - 30, 2008, France
- (8) **Structural Characterization of 2D Protein Crystals on Semiconductors by Grazing-Incidence**
 M. Birkholz, I. Zizak, N. Darowski, I. Wallat, H. Otto, M.P. Heyn
 E-MRS Spring Meeting, Strasbourg, May 26 - 30, 2008, France
- (9) **Embedded System Protocol Design Flow Based on SDL: From Specification to Hardware/Software Implementation**
 D. Dietterle
 SIMUTools 2008, 1st International Conference on Simulation Tools and Techniques for Communications, Networks and Systems, Marseille, March 03 - 07, 2008, France
- (10) **Interface Engineering on RiN Electrodes for Subsequent HfO_2 -based High-k Dielectrics Position**
 P. Dudek, G. Lupina, T. Schroeder, H.-J. Müssig
 PhD Symposium, Szklarska Poreba, April 23 - 25, 2008, Poland
- (11) **Surface Preparation of TiN Electrodes for Subsequent HfO_2 -based High-k Dielectrics Deposition**
 P. Dudek, G. Lupina, T. Schroeder, H.-J. Müssig
 DPG Frühjahrstagung 2008, Berlin, February 25 - 29, 2008, Germany
- (12) **High Performance and Low Power Consuming MIMO Systems Using Adaptive Antenna Combining in the RF Domain**
 R. Eickhoff, U. Mayer, F. Ellinger, J.C. Scheytt
 Microwave Technology and Techniques Workshop, Noordwijk, May 06 - 07, 2008, The Netherlands
- (13) **Plastic Deformation in 200 mm Silicon Wafers Arising from Mechanical Loads in Vertical-type and Horizontal-type Furnaces**
 A. Fischer, G. Kissinger, G. Ritter, V. Akhmetov, M. Kittler
 E-MRS Spring Meeting 2008, Strasbourg, May 26 - 30, 2008, France
- (14) **Temperature Stability and Reliability Aspects of 77 GHz Voltage Controlled Oscillators in a SiGe:C BiCMOS Technology**
 G.G. Fischer, S. Glisic
 Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2008), Orlando, January 23 - 25, 2008, USA
- (15) **Time-of-Arrival Measurement Extension to a Non-Coherent Impulse Radio UWB Transceiver**
 G. Fischer, O. Klymenko, D. Martynenko
 5th Workshop on Positioning, Navigation and Communication 2008, Hannover, March 27, 2008, Germany
- (16) **A Single SiGe Chip Fractional-N 275 MHz ...20 GHz PLL with Integrated 20 GHz VCO**
 R. Follmann, D. Köther, T. Kohl, M. Engels, T. Podrebersek, H.-V. Heyer, K. Schmalz, F. Herzel, W. Winkler, S. Osmany, U. Jagdhold
 International Microwave Symposium, Atlanta, June 15 - 20, 2008, USA
- (17) **Embedded Flash Memory Integration into BiCMOS**
 A. Fox
 IHP-NNFC Workshop, Daejeon, January 22, 2008, Korea

- (18) **SiGe HBT Module with 2.5 ps Gate Delay**
A. Fox, B. Heinemann, R. Barth, D. Bolze,
J. Drews, U. Haak, D. Knoll, B. Kuck, R. Kurps,
S. Marschmeyer, H.H. Richter, H. Rücker,
P. Schley, D. Schmidt, B. Tillack, G. Weidner,
C. Wipf, D. Wolansky, Y. Yamamoto
IEDM 2008, San Francisco,
December 15 - 17, 2008, USA
- (19) **Optical Spectroscopy in Combination with Atomic Force Microscopy for Silicide Stack Characterization**
O. Fursenko, J. Bauer, D. Bolze, I. Costina,
G. Weidner
Nanoscale VI, Berlin, July 09 - 11, 2008,
Germany
- (20) **100nm Half - Pitch Double Exposure KrF Lithography Using Binary Masks**
S. Geisler, J. Bauer, U. Haak, D. Stolarek,
K. Schulz, H. Wolf, W. Meier, M. Trojahn,
E. Matthus
SPIE Advanced Lithography, San Jose,
February 24 - 29, 2008, USA
- (21) **Double Exposure Technology for KrF Lithography**
S. Geisler, J. Bauer, U. Haak, D. Stolarek,
K. Schulz, H. Wolf, W. Meier, M. Trojahn,
E. Matthus, H. Beyer, St. Marschmeyer,
B. Kuck
The 24th European Mask and Lithography
Conference EMLC 2008, Dresden,
January 21 - 24, 2008, Germany
- (22) **Optical Proximity Correction for 0.13 μm SiGe:C BiCMOS**
S. Geisler, J. Bauer, U. Haak, U. Jagdhold,
R. Pliquett, E. Matthus, R. Schrader, H. Wolf,
U. Baetz, H. Beyer, M. Niehoff
The 24th European Mask and Lithography
Conference EMLC 2008, Dresden,
January 21 - 24, 2008, Germany
- (23) **A Morphological and Analytical Characterization of Atomically Smooth and Single Crystalline Ge(111) / $\text{cub-Pr}_2\text{O}_3(111)$ / Si(111) Heterostructures**
A. Giussani, P. Rodenbach, P. Zaumseil,
J. Dabrowski, G. Weidner, H.-J. Müssig,
P. Storck, T. Schröder
Surface and Interface Science Seminar,
Osnabrück, September 05, 2008, Germany
- (24) **Heteroepitaxial Ge Layers on Single Crystalline $\text{PrO}_2(111)$ / Si(111) Support Systems: An In-situ Growth Study and an ex-situ Structural Investigation by SR-GIX-RD**
A. Giussani, O. Seifarth, P. Rodenbach,
T. Weisemöller, C. Deiter, J. Wollschläger,
P. Storck, H.-J. Müssig, P. Zaumseil,
T. Schroeder
HASYLAB User's Meeting, Hamburg,
January 25, 2008, Germany
- (25) **Heteroepitaxial Integration of Single Crystalline Ge(111) Layers on Si(111) via $\text{PrO}_2(111)$ Heterostructures**
A. Giussani, O. Seifarth, P. Rodenbach,
P. Zaumseil, G. Weidner, H.-J. Müssig,
P. Storck, T. Schroeder
214th ECS Meeting / SiGe, Ge and Related Com-
pounds: Materials, Processing and
Devices Symposium, Honolulu, Hawaii,
October 12 - 17, 2008, USA
- (26) **The Initial Growth Stages of MBE Ge Films on $\text{PrO}_2(111)$ / Si(111) Support Systems**
A. Giussani, O. Seifarth, P. Rodenbach,
H.-J. Müssig, P. Zaumseil, T. Weisemöller,
C. Deiter, J. Wollschläger, P. Storck,
T. Schroeder
DPG Frühjahrstagung, Berlin,
February 25 - 29, 2008, Germany

- (27) **The Initial Growth Stages of MBE Ge Films on PrO₂(111) / Si(111) Support Systems**
 A. Giussani, O. Seifarth, P. Rodenbach, H.-J. Müssig, P. Zaumseil, T. Weisemöller, C. Deiter, J. Wollschläger, P. Storck, T. Schroeder
 PhD Symposium, Szklarska Poreba, April 23 - 25, 2008, Poland
- (28) **A 13.5-to-17 dBm P1dB, Selective High-Gain Power Amplifier for 60 GHz Applications in SiGe**
 S. Glisic, J.C. Scheytt
 IEEE Bipolar/BiCMOS Circuits and Technology Meeting (BCTM 2008), Monterey, October 13 - 16, 2008, USA
- (29) **A Fully Integrated 60 GHz Transmitter Front-End with PLL, an Image-Rejection Filter and a PA in SiGe**
 S. Glisic, Y. Sun, F. Herzel, W. Winkler, M. Piz, E. Grass, J.C. Scheytt
 IEEE European Solid-State Circuits Conference (ESSCIRC) 2008, Edinburgh, September 15 - 19, 2008, UK
- (30) **Integrated Compact Microstrip Filters for 60 GHz Applications**
 S. Glisic, J.C. Scheytt
 EUMW - European Microwave Week 2008, Amsterdam, October 27 - 31, 2008, The Netherlands
- (31) **Smart Batch Process of Silicon Nitride on A400**
 T. Grabolla, S. Mannheim
 ASM VF User Meeting, Munich, September 25, 2008, Germany
- (32) **Asymmetric Dual-Band UWB / 60 GHz Demonstrator**
 E. Grass, I. Siaud, S. Glisic, M. Ehrig, Y. Sun, J. Lehmann, M.H. Hamon, A.M. Ulmer-Moll, P. Pagani, R. Kraemer, J.C. Scheytt
 PIMRC 2008, Cannes, September 15 - 18, 2008, France
- (33) **Differential ECL/CML Synthesis for SiGe BiCMOS**
 H. Gustat, M. Appel, F. Winkler, G. Kell, U. Jagdhold
 CSICS 2008, Monterey, October 12 - 15, 2008, USA
- (34) **A 20 GS/s 8-Bit Segmented Current Steering DAC in SiGe BiCMOS Technology**
 S. Halder, H. Gustat, J.C. Scheytt
 Microwave Technology and Techniques Workshop 2008, ESA, ESTEC Noordwijk, May 06 - 07, 2008, The Netherlands
- (35) **A 20 GS/s 8-Bit Segmented Current Steering DAC in 0.25 µm SiGe BiCMOS Technology**
 S. Halder, H. Gustat, J.C. Scheytt, A. Thiede
 EuMW 2008, European Microwave Week 2008, Amsterdam, October 27 - 31, 2008, The Netherlands
- (36) **A 40 GBit/s Transimpedance Amplifier in 0.25 nm SiGe Technology with Ultra Low Power Consumption**
 S. Hauptmann, D. Schoeniger, R. Eickhoff, F. Ellinger, J.C. Scheytt
 3rd IEEE Microwave and Radar Week (MIKON 2008), Wroclaw, May 19 - 23, 2008, Poland
- (37) **A Fully Integrated 48-GHz-Low-Noise PLL with a Constant Loop Bandwidth**
 F. Herzel, S. Glisic, S. Osmany, J.C. Scheytt, K. Schmalz, M. Engels
 Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2008), Orlando, January 23 - 25, 2008, USA
- (38) **Frequency Synthesis for 60 GHz OFDM Transceivers**
 F. Herzel, Ch.-S. Choi, E. Grass
 1st European Wireless Technology Conference (EuWiT), Amsterdam, October 28 - 30, 2008, The Netherlands

- (39) **Extension of the Rice Channel Model for Deterministic Consideration of Obstacles in Urban Traffic Scenarios**
 St. Hiebel
 1st International Workshop of Interoperable Vehicles (Internet of Things 2008), Zurich, March 26 - 28, 2008, Switzerland
- (40) **Contamination during High Temperature Treatments in SiC Reactor Tubes**
 M. Holla, A. Fischer, V.D. Akhmetov, T. Mchedlidze, G. Jia, W. Seifert, S. Suckow, G. Kissinger, M. Kittler
 SiWEDS Meeting, Stanford, March 27 - 28, 2008, USA
- (41) **EBIC-, PL- und CL-Untersuchungen von IS30-Material**
 M. Holla, S. Kouteva-Arguirova, W. Seifert, M. Kittler
 Arbeitstreffen SolarFocus, Arnstadt, September 22 - 24, 2008, Germany
- (42) **Radiation Hard 0.25 Micron CMOS Library at IHP**
 U. Jagdhold
 DASIA 2008, Palma de Mallorca, May 27, 2008, Spain
- (43) **EBIC/ PL Investigations of Dislocation Networks Produced by Silicon Wafer Direct Bonding**
 G. Jia, W. Seifert, T. Mchedlidze, T. Arguirov, M. Kittler, T. Wilhelm, M. Reiche
 Beam Injection Assessment of Microstructures in Semiconductors (BIAMS 2008), Toledo, June 29 - July 03, 2008, Spain
- (44) **Overview of a Mixed-Signal Implementation of 100 GBit/s Fiber Optic Equalizer**
 M. Khafaji, H. Gustat
 Workshop on Analogue Integrated Circuit Design, Dresden, August 13, 2008, Germany
- (45) **System View of a Mixed-Signal Implementation of Future Fiber Optics Equalizers**
 M. Khafaji, H. Gustat, J.C. Scheytt, Ch. Schulien
 Kleinheubacher Tagung 2008, Miltenberg, September 23, 2008, Germany
- (46) **Analysis of the Nucleation Kinetics of Oxide Precipitates in Czochralski Silicon**
 G. Kissinger, D. Kot, J. Dabrowski, V.D. Akhmetov, A. Sattler, W. von Ammon
 214th ECS Meeting, High Purity Silicon X at PRIME, Honolulu, Hawaii, October 12 - 15, 2008, USA
- (47) **Modeling Coherent Nucleation of Oxide Precipitates in Silicon**
 G. Kissinger, J. Dabrowski, D. Kot, A. Sattler, T. Müller, W. von Ammon
 Punktdefekttreffen, Dresden, April 03 - 04, 2008, Germany
- (48) **Kristalldefekte in Solar-Si-Materialien und ihre elektrischen Auswirkungen**
 M. Kittler, W. Seifert
 AVANT-Wissenschaftsmeeting, IKZ Berlin, September 26, 2008, Germany
- (49) **Optische On-Chip Signalübertragung**
 M. Kittler
 AMD Dresden, April 22, 2008, Germany
- (50) **Stark Effect at Dislocations in Silicon for Modulation of a 1.5 µm Light Emitter**
 M. Kittler, M. Reiche, T. Mchedlidze, T. Arguirov, G. Jia, W. Seifert, S. Suckow, T. Wilhelm
 Photonics West 2008, San Jose, January 19 - 24, 2008, USA
- (51) **Überblick zur PV-Forschung am Joint Lab IHP / BTU Cottbus**
 M. Kittler
 6. Solarmeeing, BTU Cottbus, Mai 26, 2008, Germany

- (52) **The Role of Vacancies and Oxygen for Setting up an Efficient Getter for Cu and Ni in Silicon Wafers**
 D. Kot, G. Kissinger, W. Häckl, A. Sattler, W. von Ammon
 High Purity Silicon X at PRiME 2008, Honolulu, Hawaii, October 12 - 17, 2008, USA
- (53) **Raman Spectroscopy of Protein-Semiconductor Materials Hybrids**
 S. Kouteva-Arguirova, M. Birkholz, I. Wallat, M.P. Heyn, J. Reif
 E-MRS Spring Meeting, Strasbourg, May 26 - 30, 2008, France
- (54) **Physical Mechanisms Responsible for Leakage Currents across Dielectric Films with Sub-Nanometer EOT**
 G. Kozlowski, J. Dabrowski, G. Lupina, G. Lippert, P. Dudek, H.J. Müssig
 MEGA EPOS Statustreffen, Darmstadt, July 08, 2008, Germany
- (55) **Physical Mechanisms Responsible for Leakage Currents and Electrical Characteristic of Ba-related Dielectric Films**
 G. Kozlowski, J. Dabrowski, G. Lupina, G. Lippert, P. Dudek, H.J. Müssig
 6th External Collaboration Workshop - Qimonda, Dresden, October 09, 2008, Germany
- (56) **The Influence of Image Potential on Defect Assisted Leakage Mechanisms**
 G. Kozlowski, J. Dabrowski, G. Lupina, G. Lippert, P. Dudek, H.J. Müssig
 PhD Symposium, Szklarska Poreba, April 23 - 25, 2008, Poland
- (57) **The Influence of Image Potential on Defect Assisted Leakage Mechanisms**
 G. Kozlowski, J. Dabrowski
 DPG Spring Meeting, Berlin, February 28, 2008, Germany
- (58) **The Mechanisms of Leakage Current in BaHfO₃ Films**
 G. Kozlowski, J. Dabrowski, G. Lupina, G. Lippert, P. Dudek, H.-J. Müssig
 DPG Spring Meeting, Berlin, February 28, 2008, Germany
- (59) **Car Communications: State of the Car-2-Car (C2C) Communication Alliance with Respect to 802.11p Communications**
 R. Kraemer
 WWRF 21st Meeting, Stockholm, October 13 - 15, 2008, Sweden
- (60) **Drahtlose Heimvernetzung mit Unterstützung von Dienstgüte und Heimsteuerung**
 R. Kraemer, M. Methfessel, K. Tittelbach-Helmrich, R. Kays, Ch. Schilling
 1. Deutscher Kongress Ambient Assisted Living, Berlin, January 30 - February 01, 2008, Germany
- (61) **Integration von Comfort- und Entertainmentfunktionen ins Car Infotainment-System**
 R. Kraemer
 CTI-Forum Car-Infotainment, Berlin, February 26 - 27, 2008, Germany
- (62) **OFDM Datapath Baseband Processor for 1 Gbps Datarate**
 M. Krstic, M. Piz, M. Ehrig, E. Grass
 IFIP/IEEE VLSI-SoC 2008, International Conference on Very Large Scale Integration, Rhodes Island, October 13 - 15, 2008, Greece
- (63) **A Wireless Sensor Network Reliable Architecture for Intrusion Detection**
 P. Langendörfer, A. Grilo, K. Piotrowski, A. Casaca
 NGI 2008, 4th Euro-NGI Conference on Next Generation Internet Networks, Krakow, April 28 -30, 2008, Poland

- (64) Privacy Guaranteeing Execution Containers: One Time use of Personal Data by Location Based Services**
 P. Langendörfer, M. Maaser
 The 1st International Conference on MOBILE Wireless Middle WARE, Operating Systems, and Applications, (MOBILWARE 2008), Innsbruck, January 30 - February 02, 2008, Austria
- (65) Test Access and Security**
 P. Langendörfer
 Design and Test Technology for Dependable Hardware/Software Systems, Cottbus, September 10, 2008, Germany
- (66) An Integrated 18 GHz Fractional-N PLL in SiGe BiCMOS Technology for Satellite Applications**
 R. Lenz, H.-V. Heyer, R. Follmann, F. Herzel, J.C. Scheytt, T. Thungren, B.-M. Folio, C. Miquel
 ESA Workshop on Advanced Flexible Telecom Payloads, Noordwijk, November 20, 2008, The Netherlands
- (67) Integrated SiGe Local Oscillator with Fractional-N Frequency Synthesis for Flexible Telecommunication Payloads**
 R. Lenz, H.-V. Heyer, R. Follmann, F. Herzel, J.C. Scheytt, T. Thungren, B.-M. Folio, C. Miquel
 ESA Workshop on Advanced Flexible Telecom Payloads, Noordwijk, November 2008, The Netherlands
- (68) Advanced Activation Trends for Boron and Arsenic by Combinations of Single, Multiple Flash Anneals and Spike Rapid Thermal Annealing**
 W. Lerch, S. Paul, J. Niess, S. McCoy, J. Gelpey, F. Christiano, F. Severac, P. Fazzini, A. Martinez-Limia, P. Pichler, H. Kheyrandish, D. Bolze
 Nutzergruppe RTP, Dortmund, October 23, 2008, Germany
- (69) Investigation of Growth Conditions of Ba-Hafnate on its Structure**
 G. Lippert, P. Zaumseil, P. Dudek, G. Lupina, H.-J. Müssig
 Workshop „MegaEpos – Logik“, Dresden, January 21, 2008, Germany
- (70) Molecular Growth of Extremely Thin Dielectric BaHfO₃ Films on TiN**
 G. Lippert, J. Dabrowski, G. Lupina, G. Kozłowski, G. Weidner, D. Martin, P. Zaumseil, L. Oberbeck, U. Schröder, H.-J. Müssig
 15th International Conference on Molecular Beam Epitaxy, Vancouver, August 03 - 08, 2008, Canada
- (71) Atomic Vapor Depositions Metal-Insulator-Metal Stacks**
 M. Lukosius, Ch. Wenger, H.-J. Müssig, S. Pasko, Ch. Lohe
 PhD Symposium, Szklarska Poreba, April 23 - 25, 2008, Poland
- (72) Atomic Vapour Deposition of Sr-Ta-O Films for MIM Applications**
 M. Lukosius
 DPG Frühjahrstagung, Berlin, February 25 - 29, 2008, Germany
- (73) Atomic Vapour Deposition of Sr-Ta-O Films for MIM Applications**
 M. Lukosius, Ch. Wenger, H.-J. Müssig, S. Pasko, Ch. Lohe
 Workshop, Sonderborg, July 14 - 16, 2008, Denmark
- (74) The Influence of the Electrode Material on HfO₂ MIM Capacitors**
 M. Lukosius, Ch. Wenger, H.-J. Müssig, G. Ruhl, S. Pasko, Ch. Lohe
 15th Workshop on Dielectrics in Microelectronics, WODIM 2008, Bad Saarow, June 23 - 25, 2008, Germany

- (75) **Alkaline-Earth Hf and Zr-based Dielectrics for Storage Capacitor Applications**
 G. Lupina, P. Dudek, G. Kozłowski,
 J. Dabrowski, G. Lippert, P. Zaumseil,
 H.-J. Müssig
 MEGA EPOS Statustreffen, Darmstadt,
 July 08, 2008, Germany
- (76) **BaHfO₃ Dielectric Layers for Storage Capacitor Applications**
 G. Lupina, J. Dabrowski, P. Dudek,
 G. Kozłowski, G. Lippert, Ch. Wenger,
 P. Zaumseil, H.-J. Müssig
 WoDiM 2008, Bad Saarow, June 23 - 26, 2008,
 Germany
- (77) **Dielectrics Characteristics of Amorphous and Crystalline BaHfO₃ High-k Layers on TiN for Memory Capacitor Applications**
 G. Lupina, G. Kozłowski, P. Dudek,
 J. Dabrowski, Ch. Wenger, P. Zaumseil,
 G. Lippert, H.-J. Müssig
 9th Conference on Ultimate Integration on
 Silicon, ULSI 2008, Udine,
 March 12 - 14, 2008, Italy
- (78) **MBE Deposition of Hf-based High-k Dielectrics: BaHfO₃ and SrHfO₃**
 G. Lupina, P. Dudek, G. Kozłowski,
 J. Dabrowski, G. Lippert, P. Zaumseil,
 H.-J. Müssig
 5th External Collaboration Workshop, Quimon-
 da, Dresden, April 17, 2008, Germany
- (79) **Pulsed Laser Deposition as a method for Materials Screening -Deposition of SrHfO₃ and SrTa₂O₆**
 G. Lupina
 Workshop „MegaEpos – Logik“, Dresden,
 January 21, 2008, Germany
- (80) **Providing Granted Rights with Anonymous Certificates**
 M. Maaser, St. Ortmann
 15th IEEE International Conference on Elec-
 tronics, Circuits and Systems (ICECS 2008),
 Saint Julians,
 August 31 - September 03, 2008, Malta
- (81) **Correlation of Electrical and Luminescence Properties of Dislocation Networks with its Microscopic Structure**
 T. Mchedlidze, T. Wilhelm, T. Arguirov,
 M. Trushin, M. Reiche, M. Kittler
 EDS 2008, Extended Defects in Semiconduc-
 tors 2008, Poitiers, September 14 – 19, 2008,
 France
- (82) **Electroluminescence and Stark Effect on Dislocations in Silicon**
 T. Mchedlidze, T. Arguirov, G. Jia, M. Kittler
 Workshop des BMBF-Projetes SILEM,
 Stuttgart, April 2008, Germany
- (83) **Light Induced Solid-to-Solid Phase Transformation in Si Nano-Layers of Si/SiO₂ Multiple Quantum Wells**
 T. Mchedlidze, T. Arguirov, S. Kouteva-
 Arguirova, M. Kittler
 Project Meeting “Band Structure Design”,
 Berlin, February 2008, Germany
- (84) **Perspectives for the Third Generation Photovoltaic Cells Based on Si/SiO₂ Multiple Quantum Wells with Nanometer Thick Silicon Layers**
 T. Mchedlidze, T. Arguirov, M. Kittler
 “Solarmeeing”, Wildau, January 2008,
 Germany
- (85) **Massive Batch Selective Si and SiGe Epitaxial Deposition**
 D.J. Meyer, E. Suvar, F. Rohlfing, T. Grabolla
 214th ECS Meeting, Honolulu,
 October 12 - 17, 2008, USA

- (86) Digital Automatic Gain Control Integrated on WLAN Platform**
 E. Miletic, M. Krstic, M. Piz, M. Methfessel
 WCSET 2008 - World Congress on Science, Engineering and Technology, Vienna, August 13 - 15, 2008, Austria
- (87) Performance of UWB and its Suitability for Wireless Sensor Networks**
 S. Olonbayar, R. Kraemer
 WPNC 2008, Hannover, March 27, 2008, Germany
- (88) Synchronisation Performance of Wireless Sensor Networks**
 S. Olonbayar, G. Fischer, R. Kraemer
 ICUWB 2008, Hannover, September 10 - 12, 2008, Germany
- (89) Enhancing Reliability of Sensor Networks by Fine Tuning Their Event Observation Behavior**
 St. Ortmann, P. Langendörfer
 2nd International Workshop on Adaptive and DependAble Mobile Ubiquitous Systems (ADAMUS 2008), Newport Beach, June 23 - 27, 2008, USA
- (90) Frequency Synthesizer for Multi-Band Multi-Standard Base Station Application**
 S.A. Osmany, J.C. Scheytt
 Integrierte Anlogschaltungen, Berlin, March 10 - 11, 2008, Germany
- (91) Vollintegrierter frequenzagiler Synthesizer mit niedrigem Phasenrauschen**
 S.A. Osmany, J.C. Scheytt
 BMBF Statusseminar Mobile Kommunikation, Freiburg, June 18 - 19, 2008, Germany
- (92) Design of a High Frequency Bandpass Delta-Sigma Modulator**
 P. Ostrovskyy, H. Gustat, J.C. Scheytt, M. Ortmann, Y. Manoli
 Workshop Analog Integrated Circuits, Berlin, March 10, 2008, Germany
- (93) High Frequency Modulator for Class-S Amplifier**
 P. Ostrovskyy, H. Gustat, J.C. Scheytt
 BMBF Statusseminar "Mobile Kommunikation", Freiburg, June 18 - 19, 2008, Germany
- (94) OFDM-Based Millimeter Wave System for High Data Rate WPAN Applications**
 P. Pagani, M. Piz, I. Siaud, E. Grass, W. Li, K. Tittelbach-Helmrich, A.-M. Ulmer-Moll, F. Herzel
 68th IEEE Vehicular Technology Conference (VTC2008-Fall), Calgary, September, 2008, Canada
- (95) Architecture of a Power-Gated Wireless Sensor Node**
 G. Panic, D. Dietterle, Z. Stamenkovic
 Euromicro Symposium on Digital System Design DSD 2008, Parma, September 03 - 05, 2008, Italy
- (96) Power Gating in Wireless Sensor Networks**
 G. Panic, Z. Stamenkovic, R. Kraemer
 IEEE International Symposium on Wireless Pervasive Computing (ISWPC 2008), Santorini, May 07 - 09, 2008, Greece
- (97) Optimum Activation and Diffusion with a Combination of Spice and Flash Annealing**
 S. Paul, W. Lerch, J. Chan, S. McCoy, J. Gelpey, F. Christiano, F. Severac, P.F. Fazzini, D. Bolze
 German RTP User Group Meeting, Erlangen, May 08, 2008, Germany
- (98) An Encryption-Enabled Network Protocol Accelerator**
 St. Peter, M. Zessack, F. Vater, G. Panic, H. Frankenfeldt, M. Methfessel
 WWIC, Tampere, May 28 - 30, 2008, Finland

- (99) In-Network-Aggregation as Case Study for a Support Tool Reducing the Complexity of Designing Secure Wireless Sensor Networks**
 St. Peter, K. Piotrowski, P. Langendörfer
 3rd International Workshop on Practical Issues in Building Sensor Network Applications SENSEAPP 2008, Montreal, October 17, 2008, Canada
- (100) Carrier Density Profiling of Ultra-Shallow Junction Layer through Corrected C-V Plotting**
 P. Pichler, J. Chen, D. Dimitrov, T. Dimitrova, P. Timmans, J. Gelpey, S. McCoy, W. Lerch, S. Paul, D. Bolze
 8th International Workshop on Junction Technology (IWJT 2008), Shanghai, May 15 - 16, 2008, China
- (101) Evaluating Electrostatic Force Microscopies for the Investigation of Near-Surface Dopant Distributions in Silicon**
 M. Ratzke, M. Birkholz, J. Bauer, D. Bolze, J. Reif
 DPG Frühjahrstagung, Berlin, February 25 - 29, 2008, Germany
- (102) A New Dry Etch Chemistry in Deep Trench Silicon Plasma Etching for Sub - 100 nm Technologies**
 H.H. Richter, S. Günther, S. Wege, S. Barth, I. Costina, G. Weidner, S. Marschmeyer, H. Silz
 DPG-Frühjahrstagung Darmstadt, March 10 - 14, 2008, Germany
- (103) 100% epi-Ge Layers on Engineered Oxide Heterostructures on Si**
 P. Rodenbach, A. Giussani, J.I. Pascual, P. Storck, D. Geiger, H. Lichte, T. Schroeder
 DPG-Frühjahrstagung, Berlin, February 25 - 29, 2008, Germany
- (104) Integrierter Frequenzagiler Synthesizer: Eine Schlüsselkomponente für Software-Defined Radio**
 J.C. Scheytt, S. A. Osmany
 RadioTecC, Berlin, October 16, 2008, Germany
- (105) Silizium-Elektronik für THz-Anwendungen?**
 J.C. Scheytt, B. Tillack
 Fokusseminar "Tetraherzt-Technologie und ihre Anwendungen", Templin, November 13, 2008, Germany
- (106) A Compact Low-Power SiGe:C BiCMOS Amplifier for 77-81 GHz Automotive Radar**
 B. Schleicher, S. Chartier, G.G. Fischer, F. Korndörfer, J. Borngräber, T. Feger, H. Schumacher
 SiRF 2008, Orlando, January 23 - 25, 2008, USA
- (107) IHP BiCMOS Technology for High Speed Applications**
 R.F. Scholz
 IHP-NNFC Workshop, Daejeon, January 22, 2008, Korea
- (108) Heteroepitaxial Approaches on Silicon**
 T. Schroeder
 IHP-NNFC Workshop, Daejeon, January 22, 2008, Korea
- (109) Spatially Resolved Luminescence Spectroscopy on Multicrystalline Silicon**
 M.C. Schubert, P. Gundel, M. Romero, S. Ostapenko, W. Warta, T. Arguirov
 23rd European Photovoltaic Solar Energy Conference and Exhibition, Valencia, September 01 - 05, 2008, Spain
- (110) Band Gap and Electronic Structure Determination with XAS and UPS of Thin Pr-Oxide Films on Si**
 O. Seifarth
 WoDiM, Bad Saarow, June 23 - 25, 2008, Germany

- (111) On the Electronic and Dielectric Characterization of Thin Cubic PrO_2 Layers on Silicon**
 O. Seifarth, C. Walczyk, G. Lupina,
 J. Dabrowski, G. Weidner, P. Zaumseil,
 D. Schmeißer, P. Storck, H.J. Müssig,
 T. Schroeder
 DPG Frühjahrstagung Berlin,
 February 25 - 29, 2008, Germany
- (112) Structure and Electrical Properties of Strained Si Overlayers Prepared via Lattice Mismatched Oxide Heterostructures on Si**
 O. Seifarth, B. Dietrich, A. Giussani,
 G. Weidner, P. Zaumseil, P. Storck,
 H.-J. Müssig, T. Schroeder
 E-MRS Spring Meeting, Strasbourg,
 May 26 - 30, 2008, France
- (113) The Electronic Band Diagram of Thin PrO_2 (111) / Pr-Silicate Buffers on Si(111)**
 O. Seifarth, G. Lupina, P. Zaumseil, S. Müller,
 D. Schmeißer, H.-J. Müssig, T. Schroeder
 BESSY User Meeting, Berlin,
 December 04, 2008, Germany
- (114) Spektral aufgelöste Photolumineszenzuntersuchungen an Q-Cells-Material**
 W. Seifert, M. Holla, T. Arguirov,
 T. Mchedlidze, M. Kittler
 Arbeitstreffen SolarFocus, Arnstadt,
 September 22 - 24, 2008, Germany
- (115) Synchrotron-Mikroskopie und -Spektroskopie zur Analyse von Solar-Silizium**
 W. Seifert
 Solarmeeting Transferszentrum Ostbrandenburg e.V., Cottbus, May 26, 2008, Germany
- (116) Untersuchungen zur elektrischen Aktivität von Defekten in Blockmaterial von Q-Cells und Deutsche Solar**
 W. Seifert, G. Jia, T. Arguirov, M. Holla,
 M. Kittler, T. Mchedlidze
 Arbeitstreffen SolarFocus, Ochsenfurt,
 March 11 - 13, 2008, Germany
- (117) Transition Metal Oxide Based NVM for IHP's 0.13 μm BiCMOS Technology**
 R. Sohal, Ch. Walczyk, P. Zaumseil,
 T. Schroeder
 DPG Frühjahrstagung, Berlin,
 February 25 - 29, 2008, Germany
- (118) High Voltage Complementary Epi Free LDMOS Module with 70 V PLDMOS for a 0.25 μm SiGe:C BiCMOS Platform**
 R. Sorge, A. Fischer, K.-E. Ewald, R. Barth,
 P. Ostrovsky, R. Pliquet, K. Schulz, D. Bolze,
 P. Schley, D. Schmidt, H.-E. Wulf,
 H. Grützediek, J. Scheerer, P. Hartmetz
 Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2008), Orlando,
 January 23 - 25, 2008, USA
- (119) A System-on-Chip for Wireless Body Area Sensor Network Node**
 Z. Stamenkovic, G. Panic, G. Schoof
 11th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems, Bratislava,
 April 18 - 19, 2008, Slovakia
- (120) Scan-Through-TAP: Combining Scan Chain and Boundary Scan Features in SOC**
 Z. Stamenkovic, M. Giles, F. Russi
 13th IEEE European Test Symposium, Verbania,
 May 25 - 29, 2008, Italy
- (121) Preparation and Tunneling Characteristics of MOS Structures for Si-based IR Light Emitters**
 St. Suckow, M. Kittler, W. Seifert, T. Arguirov,
 M. Schmidt, B. Stegemann, H. Angermann
 DPG-Frühjahrstagung, Berlin,
 February 25 - 29, 2008, Germany
- (122) Efficiency of Damage Annealing in Advanced Ultra-Shallow Junction Processing**
 P.J. Timans, S. McCoy, J. Gelpey, W. Lerch,
 S. Paul, D. Bolze, H. Kheyradish
 MRS Spring Meeting 2008, San Francisco,
 March 24 - 28, 2008, USA

- (123) New Approaches for Characterization of Advanced Annealing Techniques for Ultra-Shallow Junction Formation**
 P.J. Timans, J. Gelpey, S. McCoy, W. Lerch, S. Paul, D. Bolze, H. Kheyrandish
 Ion Implantation Technology (IIT) 2008, Monterey, June 08 - 13, 2008, USA
- (124) New Approaches for Characterization of Advanced Annealing Techniques for Ultra-Shallow Junction Formation**
 P.J. Timans, Y.Z. Hu, Y. Lee, J. Gelpey, S. McCoy, W. Lerch, S. Paul, D. Bolze, H. Kheyrandish, J. Reyes, S. Prussin
 16th Annual IEEE International Conference on Advanced Thermal Processing of Semiconductors, Las Vegas, September 30 - October 03, 2008, USA
- (125) Combined XBIC / μ -XRF / μ -XAS / DLTS Investigation of Chemical Character and Electrical Properties of Cu and Ni Precipitates in Silicon**
 M. Trushin, O. Vyvenko, W. Seifert, M. Kittler, I. Zizak, A. Erko, M. Seibt, C. Rudolf
 EDS 2008, Extended Defects in Semiconductors 2008, Poitiers, September 14 - 19, 2008, France
- (126) An On-Chip Security Monitoring Solution for System Clock for Low Cost Devices**
 F. Vater, St. Peter, P. Langendörfer
 Embedded Systems Week 2008, Atlanta, October 23, 2008, USA
- (127) Deep Level Transient Spectroscopy of Dislocation Networks in Si**
 O. Vyvenko, T. Mchedlidze, M. Trushin, M. Reiche, and M. Kittler
 EDS 2008, Extended Defects in Semiconductors 2008, Poitiers, September 14 - 19, 2008, France
- (128) Synchrotron Microscopy and Spectroscopy of Transition Metal Precipitates in Solar-Grade Silicon**
 O. Vyvenko, W. Seifert, T. Arguirov, A. Erko, M. Salome, M. Trushin, I. Zizak
 Beam Injection Assessment of Microstructures in Semiconductors (BIAMS 2008), Toledo, June 29 - July 03, 2008, Spain
- (129) Synchrotron X-Ray Microscopic Facilities at BESSY – ESRF and New Results on Transition Metal Precipitates in mc-Silicon**
 O. Vyvenko
 Arbeitstreffen SolarFocus, Ochsenfurt, March 11 - 13, 2008, Germany
- (130) Current Transport Mechanism in Metal / HfO_2 / Metal Structures**
 Ch. Walczyk
 DPG-Frühjahrstagung 2008, Berlin, February 25 - 29, 2008, Germany
- (131) Embedded Non-Volatile Memory for BiCMOS: Resistive Switching HfO_2 - MIM Cells**
 Ch. Walczyk, Ch. Wenger, R. Sohal, J. Dabrowski, H.-J. Müssig, T. Schroeder
 E-MRS Spring Meeting, Strasbourg, May 26 - 30, 2008, France
- (132) Embedded Non-Volatile Memory for BiCMOS: Resistive Switching HfO_2 - MIM Cells**
 Ch. Walczyk, Ch. Wenger, R. Sohal, P. Dudek, M. Lukosius, J. Dabrowski, H.-J. Müssig, T. Schroeder
 15th Workshop on Dielectrics in Microelectronics, (WoDiM 2008), Bad Saarow, June 23 - 25, 2008, Germany
- (133) Embedded Non-Volatile Memory for BiCMOS: Resistive Switching HfO_2 - MIM Cells**
 Ch. Walczyk
 PhD Symposium Szklarska Poreba, April 23 - 25, 2008, Poland

- (134) Back end Integration of Advanced Dielectrics**
Ch. Wenger
IHP-NNFC Workshop, Daejeon,
January 22, 2008, Korea
- (135) The Role of the HfO_2 -TiN Interface in Voltage Nonlinearities of Metal-Insulator-Metal Capacitors**
Ch. Wenger, M. Lukosius, H.-J. Müssig,
S. Pasko, Ch. Lohe
E-MRS Spring Meeting, Strasbourg,
May 26 - 30, 2008, France
- (136) Lattice Engineering of Dielectric Heterostructures on Si by Isomorphic Oxide-on-Oxide Epitaxy**
A. Wilke, O. Seifarth, I. Costina, R. Sohal,
P. Zaumseil, N. Pascual, H.-J. Müssig,
T. Schroeder
DPG Frühjahrstagung Berlin,
February 25 - 29, 2008, Germany
- (137) 94 GHz LNA in SiGe Technology**
W. Winkler, F. Korndörfer, J. Borngräber,
J.C. Scheytt
EuMW European Microwave Week 2008,
Amsterdam, October 27 - 31, 2008,
The Netherlands
- (138) First Time Common Synthesis and Simulation of ECL and CMOS Parts at a BiCMOS Chip Based on the IHP SGB25V Library**
F. Winkler, H.-V. Heyer, F. Herzel, B.-M. Folio,
B. Glass, and C. Miquel
Second International Workshop on Analog and Mixed Signal Integrated Circuits for Space Applications (AMICSA 2008), Cascais,
August 2008, Portugal
- (139) Epitaxial Growth of Si/SiGe into Cavity Formed by Selective Etching of SiGe**
Y. Yamamoto, K. Köpke, G. Weidner, B. Tillack
ISTDM 2008, Hsinchu, May 11 - 14, 2008,
Taiwan
- (140) Selective Polycrystalline Si and SiGe Deposition on Epitaxial Si Induced by B-Atomic Layer Doping**
Y. Yamamoto, K. Köpke, O. Fursenko,
G. Weidner, J. Murota, B. Tillack
214th Meeting of the Electrochemical Society: SiGe, Ge & Related Compounds: Materials, Processing and Devices Symposium, Honolulu, Hawaii, October 12 - 17, 2008, USA
- (141) Strain Engineering by Si:C/Si/SiGe Deposition into Cavity Formed by Sacrificial SiGe Layer Etching using HCl**
Y. Yamamoto, K. Köpke, G. Weidner, B. Tillack
4th International Workshop on New Group IV Semiconductor Nanoelectronics, Sendai, September 25 - 27, 2008, Japan
- (142) Transition from Epitaxial to Polycrystalline Selective Si Deposition Induced by B-Atomic Layer Doping**
Y. Yamamoto, K. Köpke, O. Fursenko,
G. Weidner, J. Murota, B. Tillack
4th International Workshop on New Group IV Semiconductor Nanoelectronics, Sendai, September, 25 - 27, 2008, Japan
- (143) A Complex X-Ray Characterization of the Lattice Perfection of Heteroepitaxial Si-Metal Oxide-Si(111) Structures**
P. Zaumseil, G. Weidner, T. Schroeder
ISTDM 2008, Hsinchu, May 11 - 14, 2008,
Taiwan
- (144) Komplexe röntgenographische Charakterisierung von heteroepitaktischen Halbleiter-Metalloxid-Si(111)-Strukturen**
P. Zaumseil, T. Schroeder
DGK-Jahrestagung, Erlangen,
March 03 - 06, 2008, Germany
- (145) X-Ray Characterization of epi-Ge/Pr₂O₃/Si(111) Layer Stacks by Pole Figures and Reciprocal Space Mapping**
P. Zaumseil
XTOP 2008, Linz, September 15 - 19, 2008,
Austria

(146) A 1.5 GS/s 12 bit Digital-to-Analog Converter for Multiple Nyquist Operation: Analog Part

J. Zhu, S. Bhagavatula, H. Gustat
Kleinheubacher Tagung, Miltenberg,
September 22, 2008, Germany

(147) Silicon Photonics Front-End Integration in High-Speed 0.25 μm SiGe BiCMOS

L. Zimmermann, K. Voigt, G. Winzer,
D. Wolansky, S. Geisler, H.H. Richter, B. Tillack
5th International Conference on Group IV
Photonics, Sorrento, September 17 - 19, 2008,
Italy

(148) Extraction of the Surface Recombination Velocity and Diffusion Length from LBIC and EBIC Measurements at Grain Boundaries in mc Silicon

A. Zuschlag, G. Micard, J. Junge, M. Käs,
S. Seren, G. Hahn, G. Coletti, G. Jia, W. Seifert
23rd EUPVSEC, Valencia,
September 01 - 04, 2008, Spain

(149) Investigations of the Recombination Activity of Grain Boundaries in mc Silicon

A. Zuschlag, G. Micard, J. Junge, M. Käs,
S. Seren, G. Hahn, G. Coletti, G. Jia, W. Seifert
33rd IEEE Photovoltaic Specialists Conference,
San Diego, May 11 - 16, 2008, USA

**Berichte
Reports**

(1) Integrationsfähige Siliziumemitter und -detektoren für die optische, CMOS-kompatible On-Chip-Signalübertragung

T. Arguirov, T. Mchedlidze, M. Kittler,
W. Seifert
4. Zwischenbericht, September (2008)

(2) GID and GISAXS Characterization of Biomolecules on Semiconductors

M. Birkholz, I. Zizak, N. Darowski, I. Wallat,
P. Zaumseil, M. Kittler, H. Otto, M.P. Heyn
BESSY Annual Report 2007 (2008)

(3) Minimal-invasiver Blutzuckersensor (MIBS)

M. Birkholz
Schlussbericht zum Verbundvorhaben BioProfile
Nutrigenomik Berlin / Potsdam,
Teilprojekt Herstellung und Optimierung der
mikroelektronischen Sensorkomponenten,
Förderkennzeichen 0313862B, (2008)

(4) Basic Research on Advanced Silicon Wafers

G. Kissinger, D. Kot, V. Akhmetov,
J. Dabrowski, T. Mchedlidze
Jahresforschungsbericht Siltronic (2008)

(5) Defect Diagnostics and Internal Gettering at New Silicon Materials

G. Kissinger, D. Kot
Jahresforschungsbericht Siltronic (2008)

(6) Elektrische und optische Charakterisierung

M. Kittler
BMBF Verbundprojekt Bandstrukturdesign:
Ladungsträgertransport in Si/SiO₂-basierten
Quantenstrukturen ..., (September 2008)

(7) Schlussbericht: Self-Organized Pattern Formation of Biomolecules at Si Interfaces

M. Kittler
Volkswagenstiftung, Projekt SOBISI, (Mai 2008)

(8) Djamal-Eddine Meddour: OMEGA Common Semantic, Deliverable 5.1, 2008

P. Langendörfer, St. Hiebel, M. Maaser,
St. Nowak
Projekt OMEGA (2008)

(9) Scenario Driven Security Analysis and Architecture Driven Requirement Specification

P. Langendörfer, E. Osipov, K. Piotrowski,
S. Peter, C. Jardak, R. Nunes, A. Grilo,
D. Westhoff, A. Hessler
UbiSec&Sens Project (2008)

(10) Global Integration of 100 % Germanium Layers on the Si Platform via Praseodymium Oxide Heterostructures

T. Schroeder
Industry Project Report on Siltronic - IHP
Technology Project (2008)

(11) Single Germanium Layers on the Si Platform integrated via Oxide Heterostructures

T. Schroeder
Industry Report for Siltronic - IHP
Heteroepitaxy Project (2008)

(12) On the Interface Chemistry of High-k $\text{Pr}_x\text{Al}_{2-x}\text{O}_3$ ($x = 0 - 2$) Dielectrics on TiN for Dynamic Random Access Memory Applications

R. Sohal, G. Lupina, G. Lippert, Ch. Wenger,
O. Seifarth, H.-J. Müssig, T. Schroeder,
M. Tallarida, D. Schmeißer
BESSY II Annual Report 2007 (2008)

**Monographien
Monographs****(1) Techniques and Applications for Mobile Commerce**

C. Branki, B. Cross, G. Diaz, P. Langendörfer,
F. Laux, G. Ortiz, M. Randles, A. Taleb-Bendiab,
F. Teuteberg, R. Unland, G. Wanner
Proc. of Tamoco 2008, Frontiers in Artificial
Intelligence and Applications ; **169**,
Amsterdam u.a. : IOS Press, (2008)

(2) Gettering and Defect Engineering in Semiconductor Technology XII

A. Cavallini, H. Richter, M. Kittler, S. Pizzini
(Eds.)
Solid State Phenomena **131-133**, 642 pages
(2008)

(3) SiGe, Ge, and Related Compounds 3: Materials, Processing, and Devices

D. Harame, M. Caymax, S. Koester, S. Miyazaki,
K. Rim, B. Tillack, J. Boquet, J. Cressler,
G. Masini, A. Reznicek, S. Takagi (Eds.)
Pennington: The Electrochemical Society, ECS
Transactions ; **16 / 10**, 1102 pages (2008)

(4) Wired / Wireless Internet Communications

J. Harju, G. Heijenk, P. Langendörfer,
V.A. Siris (Eds.)
Berlin : Springer, LNCS ; **5031** (2008)

(5) Advances in Light Emitting Materials

B. Monemar, M. Kittler, H.G. Grimmeiss
Materials Science Forum **590**, 274 pages
(2008)

Habilitationen / Dissertationen Habitations / Dissertations

- (1) **Novel High-k Dielectric and Amorphous Barrier Materials for Capacitor Devices and Interconnect Systems-Integration and Stability Studies**
Ch. Wenger
Habilitation, TU Dresden (2008)

Diplomarbeiten / Masterarbeiten / Bachelorarbeiten Diploma Theses / Master Theses / Bachelor Theses

- (1) **FPGA-ECL-Schnittstelle für Hochgeschwindigkeitsnetzwerke bis 100Gb/s**
M. Appel
Diplomarbeit, Humboldt University Berlin (2008)
- (2) **Entwurf eines eingebetteten Systems für einen 100 Gb/s Datengenerator**
M. Brückner
Diplomarbeit, Humboldt University Berlin, (2008)
- (3) **Modellierung von integrierten PMOS-Transistoren der IHP-Technologie auf der Basis von BSIM3**
S. Krech
Diplomarbeit, FH Brandenburg (2008)
- (4) **Implementierung von global asynchronen und lokal synchronen Modulen in CMOS und ECL**
D. Kreiser
Diplomarbeit, Humboldt University Berlin (2008)
- (5) **Single Crystalline 100 % epi-Ge Layers on Engineered Oxide Heterostructures on Si**
P. Rodenbach
Diplomarbeit, FU Berlin (2008)
- (6) **Eine Entwurfsmethodik für digitale ECL-Schaltungen**
O. Schrape
Diplomarbeit, Humboldt University Berlin (2008)
- (7) **Lattice Engineering of Dielectric Heterostructures for SOI Applications: Isomorphic Oxide-on-Oxide Epitaxy of Y_2O_3 on PrY_2O_3**
A. Wilke
Diplomarbeit, FU Berlin (2008)

- (8) **Entwicklung eines 11 GHz Leistungsoszillators zur Untersuchung des Degradationsverhaltens von Silicium-Germanium Hetero-Bipolartransistoren**
 Ch. Wipf
 Masterarbeit, BTU Cottbus (2008)

**Patente
 Patents**

- (1) **Korrosionsbeständiges MEMS-Bauelement und Verfahren zu seiner Herstellung**
 J. Drews, K.-E. Ehwald, K. Schulz
 IHP.297.PCT-Anmeldung am 27.06.08,
 AZ: PCT/EP2008/058316
- (2) **Anordnung für einen transdermalen Sensor zur Erfassung und drahtlosen Übertragung von Messgrößen des Unterhautfettgewebes**
 K.-E. Ehwald, M. Birkholz, R. Ehwald,
 A. Thomas
 IHP.335.08 DE-Patentanmeldung, am
 25.10.2008, AZ: 10 2008 053 216.9
- (3) **Aussetzbarer Taktgenerator**
 X. Fan, M. Krstic, E. Grass
 IHP.339.08, DE-Patentanmeldung
 am 22.12.08, AZ: 10 2008 055 101.5
- (4) **Bipolartransistor mit selbstjustiertem Emitterkontakt**
 A. Fox, B. Heinemann, St. Marschmeyer
 IHP.343.08 DE-Patentanmeldung,
 am 12.12.08, AZ: 10 2008 054 576.7
- (5) **Analog-Digital-Umsetzer**
 H. Gustat
 IHP.333.08 DE-Patentanmeldung,
 am 30.09.08, AZ: 10 2008 050 003.8
- (6) **Digital-Analog-Umsetzer**
 H. Gustat
 IHP.332.08 DE-Patentanmeldung,
 am 30.09.08, AZ: 10 2008 050 001.1
- (7) **Hybrider Signalprozessor**
 H. Gustat, J.C. Scheytt
 IHP.344.08 DE-Patentanmeldung,
 am 12.11.08, AZ: 10 2008 057 599.2

- (8) **Multibit-Modulator mit digital stellbarer Pulsdauer**
 H. Gustat, J.C. Scheytt
 IHP.325.08 DE-Patentanmeldung,
 am 11.08.2008, AZ: 10 2008 041 142.6
- (9) **Positionsbasierte Abschätzung der Round Trip Time**
 St. Hiebel
 IHP.327.08 DE-Patentanmeldung,
 am 21.08.2008, AZ: 10 2008 037 960.3
- (10) **GALS Circuit Block and GALS Circuit Device Suitable for Bursty Data Transfer**
 M. Krstic, X. Fan, E. Grass
 IHP.341.08 EP-Patentanmeldung,
 am 12.12.08, AZ: 08 171 556.7
- (11) **Schaltbauelement oder Speicherbauelement hoher Speicherdichte auf Basis Hf- oder Zr-haltiger Dielektrika**
 G. Lippert, J. Dabrowski, G. Kozlowski,
 G. Lupina, H.-J. Müssig
 IHP.338.08 DE-Patentanmeldung,
 am 08.10.08, AZ: 10 2008 050 762.8
- (12) **Semiconductor Laser Based on Imperfections in Silicon**
 T. Mchedlidze, M. Kittler, A. Tzanimir,
 M. Reiche
 IHP.302.PCT-Anmeldung am 28.06.08,
 AZ: PCT/EP2008/057801
- (13) **Unipolarer Hetero-Junction-Sperrschicht-Transistor**
 W. Mehr, G. Lippert
 IHP.342.08 DE-Patentanmeldung,
 am 22.12.08, AZ: 10 2008 055 100.7
- (14) **Reduktion von Seiten-Kanal-Informationen durch interagierende Krypto-Blocks**
 St. Peter, M. Methfessel, F. Vater,
 P. Langendörfer
 IHP.288.PCT-Anmeldung am 08.02.08,
 AZ: PCT/EP2008/051560
- (15) **Mixed-Signal Sendeschaltung für geschaltete Leistungsverstärker**
 J.C. Scheytt
 IHP.328.08 DE-Patentanmeldung,
 am 16.12.08, AZ: 10 2008 054 772.7
- (16) **Improved FT Design**
 G. Schoof
 IHP.298.EP-Anmeldung, am 22.05.08,
 AZ: 08 156 716.6
- (17) **Selektives Wachstum von Polysilizium**
 Y. Yamamoto, B. Tillack, B. Heinemann
 IHP.280.PCT-Anmeldung, am 20.02.08,
 AZ: PCT/EP2008/051875

Deliverables and Services



Multiprojekt Wafer (MPW) und Prototyping Service

Das IHP bietet seinen Forschungspartnern und Kunden Zugriff auf seine leistungsfähigen SiGe-BiCMOS-Technologien.

Die Technologien sind insbesondere für Anwendungen im oberen GHz-Bereich geeignet, so z.B. für die drahtlose und Breitbandkommunikation oder Radar. Sie bieten integrierte HBTs mit Grenzfrequenzen bis zu 300 GHz und integrierte HF-LDMOS-Bauelemente mit Durchbruchspannungen bis zu 22 V einschließlich komplementärer Bauelemente.

Das Backend enthält 3 (SG13S: 5) dünne und 2 dicke Metallebenen (TM1: 2 µm, TM2: 3 µm).

Verfügbar sind folgende SiGe BiCMOS Technologien:

SG25H1: Eine 0,25-µm-BiCMOS-Technologie mit npn-HBTs bis zu $f_T/f_{max} = 180/220$ GHz.

SG25H3: Eine 0,25-µm-BiCMOS-Technologie mit mehreren npn-HBTs, deren Parameter von einer hohen HF-Performance ($f_T/f_{max} = 110/180$ GHz) zu größeren Durchbruchspannungen bis zu 7 V reichen.

SG25H3P

Modul: Zusätzliche pnp-HBTs mit $f_T/f_{max} = 90/120$ GHz.

SGB25V: Eine kostengünstige 0,25-µm-BiCMOS-Technologie mit mehreren npn-Transistoren mit Durchbruchspannungen bis zu 7 V.

GOD-

Modul: Zusätzliche integrierte komplementäre HF-LDMOS-Bauelemente mit Durchbruchspannungen bis zu 22 V.

SG13S: Eine 0,13-µm-BiCMOS-Hochleistungs-Technologie mit npn-HBTs bis zu $f_T/f_{max} = 250/300$ GHz mit 3,3 V I/O-CMOS und 1,2 V Logik-CMOS.

SG13B: Identisch SG13S, aber ohne die 1,2 V Logik-CMOS.

Multiproject Wafer (MPW) and Prototyping Service

IHP offers research partners and customers access to its powerful SiGe BiCMOS technologies.

The technologies are especially suited for applications in the higher GHz bands (e.g. for wireless, broadband, radar). They provide integrated HBTs with cut-off frequencies of up to 300 GHz and integrated RF LDMOS devices with breakdown voltages of up to 22 V, including complementary devices.

The backend offers 3 (SG13S: 5) thin and 2 thick metal layers (TM1: 2 µm, TM2: 3 µm).

The following SiGe BiCMOS technologies are available:

SG25H1: A high-performance 0.25 µm BiCMOS with npn-HBTs up to $f_T/f_{max} = 180/220$ GHz.

SG25H3: A 0.25 µm BiCMOS with a set of npn-HBTs ranging from a high RF performance ($f_T/f_{max} = 110/180$ GHz) to higher breakdown voltages up to 7 V.

SG25H3P

Module: Additional pnp-HBTs with $f_T/f_{max} = 90/120$ GHz

SGB25V: A cost-effective 0.25 µm BiCMOS with a set of npn-HBTs up to a breakdown voltage of 7 V.

GOD-

Module: Additional integrated complementary RF LDMOS devices with breakdown voltages up to 22 V.

SG13S: A high-performance 0.13 µm BiCMOS with npn-HBTs up to $f_T/f_{max} = 250/300$ GHz, with 3.3 V I/O CMOS and 1.2 V logic CMOS.

SG13B: Identical to SG13S but without 1.2 V logic CMOS.

Es finden technologische Durchläufe nach einem festen, unter www.ihp-microelectronics.com verfügbaren Zeitplan statt.

Ein Cadence-basiertes Design-Kit für Mischsignale ist verfügbar. Wiederverwendbare Schaltungsblöcke und IPs des IHP für die drahtlose und Breitbandkommunikation werden zur Unterstützung von Designs angeboten.

In den folgenden Tabellen sind die wesentlichen Parameter der Technologien dargestellt:

The schedule for MPW & Prototyping runs is located at www.ihp-microelectronics.com.

A cadence-based mixed signal design kit is available. For high frequency designs an analogue Design Kit in ADS can be used. IHP's reusable blocks and IPs for wireless and broadband are offered to support designs.

Technical key-parameters of the technologies are:

1. High-Performance 0.25 µm SiGe BiCMOS (SG25H1)

Parameter	npn1	npn2
Bipolar Section		
A_E	0.21 x 0.84 µm ²	0.18 x 0.84 µm ²
Peak f_{max}	190 GHz	220 GHz
Peak f_T	190 GHz	180 GHz
BV_{CEO}	1.9 V	1.9 V
BV_{CBO}	4.5 V	4.5 V
V_A	40 V	40 V
β	200	200

2. 0.25 µm SiGe BiCMOS with a set of npn-HBTs, ranging from high RF performance to high breakdown voltages (SG25H3)

Parameter	High Performance1	Medium Voltage	High Voltage	pnP H3P Module
Bipolar Section				
A_E	0.22 x 0.84 µm ²	0.22 x 2.24 µm ²	0.22 x 2.24 µm ²	0.21 x 0.84 µm ²
Peak f_{max}	180 GHz	140 GHz	80 GHz	120 GHz
Peak f_T	110 GHz	45 GHz	30 GHz	90 GHz
BV_{CEO}	2.3 V	5 V	> 7 V	- 2.5 V
BV_{CBO}	6.0 V	15.5 V	21.0 V	- 4.0 V
V_A	30 V	30 V	30 V	30 V
β	150	150	150	100

3. 0.25 μm SiGe BiCMOS with High-Voltage Devices (SGB25V)

Parameter	High Performance	Standard	High Voltage
Bipolar Section			
A_E		0.42 x 0.84 μm^2	
Peak f_{max}	95 GHz	90 GHz	70 GHz
Peak f_T	75 GHz	45 GHz	25 GHz
BV_{CEO}	2.4 V	4.0 V	7.0 V
BV_{CBO}	> 7 V	> 15 V	> 20 V
V_A	> 50 V	> 80 V	> 100 V
β	190	190	190

GOD-Module in SGB25V

	n-LDMOS		p-LDMOS
	NLD3GD22C	INLD3GD13A ****	PLD3GD19B
BV_{DSS}^*	22 V	13 V	-19 V
I_{Dsat}^{**}	150 $\mu\text{A}/\mu\text{m}$ ($V_{\text{GS}} = 1.5 \text{ V}$)	150 $\mu\text{A}/\mu\text{m}$ ($V_{\text{GS}} = 1.5 \text{ V}$)	- 50 $\mu\text{A}/\mu\text{m}$ ($V_{\text{GS}} = -1.5 \text{ V}$)
I_{leakage}	< 15 $\text{pA}/\mu\text{m}$ ($V_{\text{DS}} = 16 \text{ V}$)	< 10 $\text{pA}/\mu\text{m}$ ($V_{\text{DS}} = 8 \text{ V}$)	> - 10 $\text{pA}/\mu\text{m}$ ($V_{\text{DS}} = -8 \text{ V}$)
R_{ON}	4 Ωmm	4 Ωmm	13 Ωmm
Peak f_{max}^{***}	48 GHz	40 GHz	27 GHz
Peak f_T^{****}	18 GHz	23 GHz	9.5 GHz

*: @50 $\text{pA}/\mu\text{m}$ **: @ $V_{\text{DS}} = 5 \text{ V}$ ***: @ $V_{\text{DS}} = 4 \text{ V}$ ****: substrate isolated

Preliminary target parameters extracted from first prototype preparations.
The values given may differ from the final parameters.

CMOS and Passives of 0.25 μm and 0.13 μm Technologies

Parameter	SG25H1/H3*	SG13B/13S	SG13S
CMOS Section			
Core Supply Voltage	2.5 V	3.3 V	1.2 V
nMOS V_{th}	0.6 V	0.65 V	0.49 V
I_{Dsat}	540 $\mu\text{A}/\mu\text{m}$	520 $\mu\text{A}/\mu\text{m}$	500 $\mu\text{A}/\mu\text{m}$
I_{off}	3 pA/ μm	10 pA/ μm	500 pA/ μm
pMOS V_{th}	- 0.56 V	- 0.61 V	- 0.42 V
I_{Dsat}	- 230 $\mu\text{A}/\mu\text{m}$	- 220 $\mu\text{A}/\mu\text{m}$	- 210 $\mu\text{A}/\mu\text{m}$
I_{off}	- 3 pA/ μm	- 10 pA/ μm	- 500 pA/ μm
Passives			
MIM Capacitor	1 fF/ μm^2		1.5 fF/ μm^2
N+Poly Resistor	210 Ω/\square		–
P+Poly Resistor	280 Ω/\square		335 Ω/\square
High Poly Resistor	1600 Ω/\square		750 Ω/\square
Varactor C_{max}/C_{min}	3		tbd.
Inductor Q@5.8 GHz (with TM2)	20 (1 nH), 15 (1.8 nH)		tbd.
Inductor Q@10 GHz (with TM2)	23 (0.7 nH), 22 (1 nH)		tbd.
*Parameters for SGB25V are similar			

4. 0.13 μm SiGe BiCMOS (SG13S, SG13B)

Parameter	npn13P	npn13V
Bipolar Section		
	(SG13S, SG13B)	
A_E	0.12 x 0.48 μm^2	0.18 x 1.02 μm^2
Peak f_{max}	300 GHz	120 GHz
Peak f_T	250 GHz	45 GHz
BV_{CBO}	1.7 V	4 V
BV_{CBO}	5.5 V	16 V
β	500	450

Design Kits

Die Design Kits unterstützen eine Cadence Mischsignal-Plattform:

- Design Framework II (Cadence 5.14 / 6.1)
- Verhaltens-Beschreibung (Verilog HDL)
- Logische Synthese & Optimierung (VHDL/HDL Compiler, Design Compiler/Synopsys, Power Compiler/Synopsys)
- Test Generation / Synthetisierer / Test Compiler (Synopsys)
- Simulation (RF: SpectreRF, Analog: SpectreS, Verhaltens-Beschreibung / Digital: Leapfrog / NC-Affirma / Verilog-XL / ModelSim)
- Platzieren & Verbinden (Silicon Ensemble & Preview)
- Layout (Virtuoso Editor-Cadence)
- Verifizierung (Diva and Assura: DRC/LVS/Extract/Parasitic Extraction)
- ADS-Support über Golden Gate / RFIC mit dynamischem Link zu Cadence ist verfügbar
- Eigenständiges ADS Kit einschließlich Momentum Substrate Layer File
- ADS Layout-Unterstützung in SG25H3 und (ab Q4 2009) SG25H1
- Unterstützung von Analog Office und Tanner über Partner
- ECL-Bibliothek für SGB25V
- Strahlungsresistente CMOS-Bibliothek, ECL-Bibliothek

Verfügbare analoge und digitale Blöcke und Designs für die drahtlose und Breitbandkommunikation

Zur Unterstützung von Designs bietet das IHP Schaltungsblöcke und Schaltungen für Lösungen im Bereich drahtlose und Breitbandkommunikation an:

- 77-81 GHz SiGe Radar Frontend und Frontend-Komponenten (VCO, PA, Mischer, Frequenzteiler)
- Komplette 60-GHz-Transceiver und -Komponenten
- SiGe Mischer, VCOs, Prescaler, VCO-Prescaler für 24 GHz
- SiGe DAC-Komponenten für mittlere und hohe Geschwindigkeiten bis zu 30 GSps
- SiGe UWB Transceiver-Komponenten wie Mischer-Korrelator und Breitband-LNA
- Impuls-UWB SiGe-HF-Transceiver mit Lokalisierungsfunktion

Design Kits

The design kits support a Cadence mixed signal platform:

- Design Framework II (Cadence 5.14 / 6.1)
- Behavioral Modeling (Verilog HDL)
- Logic Synthesis & Optimization (VHDL/HDL Compiler, Design Compiler/Synopsys, Power Compiler/Synopsys)
- Test Generation / Synthesizer / Test Compiler (Synopsys)
- Simulation (RF: SpectreRF, Analog: SpectreS, Behavioral/Digital: Leapfrog / NC-Affirma / Verilog-XL / ModelSim)
- Place & Route (Silicon Ensemble & Preview)
- Layout (Virtuoso Editor-Cadence)
- Verification (Diva and Assura: DRC/LVS/Extract/Parasitic Extraction)
- ADS-support via Golden Gate / RFIC dynamic link to Cadence is available
- Standalone ADS Kit including Momentum substrate layer file
- ADS Layout support in SG25H3 and (from Q4 2009) SG25H1
- Support of Analog Office, TexEDA, and Tanner via partners is available
- ECL library for SGB25V
- Radiation hard CMOS library for SGB25V

Available Analog and Digital Blocks and Designs for Wireless and Broadband Communications

To support designs, IHP offers a wide range of blocks and designs for wireless & broadband solutions:

- 77-81 GHz SiGe radar frontend and frontend components (VCO, PA, mixer, frequency divider)
- Complete 60 GHz transceiver and components in SiGe BiCMOS
- 24 GHz SiGe mixers, VCOs, Prescaler, VCO-Prescaler
- SiGe DAC components for medium and high speed up to 30 GSps
- SiGe UWB transceiver components such as mixer correlator, broadband LNA
- Impulse UWB SiGe RF transceiver with localization capability

- | | |
|--|---|
| <ul style="list-style-type: none"> - Statische bzw. dynamische SiGe Teilerschaltungen von 0 bis 100 GHz - 5 GHz SiGe Breitband-Modem (Bandbreite 200 MHz) für Gbps-OFDM - Rauscharme SiGe LC-VCOs im Bereich zwischen 10 und 120 GHz - SiGe Integer-N PLLs mit integriertem VCO mit geringem Phasenrauschen (8-11 GHz, 16-19 GHz, 20-24 GHz, 48 GHz, 56 GHz) - Vollständig integrierte Frequenzsynthesizer mit geringem Phasenrauschen (Integer-N und Delta-Sigma-Fractional-N)
 - SPI-Interface - Modelle, Cores und Protokolle für IEEE 802.11 a/g/p in Software und Hardware - Designs für Komponenten zur Basisband-Verarbeitung (Viterbi Decoder, FFT/IFFT Prozessor, CORDIC Prozessor) - Design von eingebetteten Anwendungen, bestehend aus einem auf MIPS- oder LEON-Prozessoren laufenden C-Programm - Design eines speziellen Hardware-Beschleunigers - IP-Core für Leon-2-Prozessor - Ein abstraktes SDL-Modell für IEEE 802.15.3 und IEEE 802.15.4 - 5-GHz-Link-Emulator und Entwicklungsumgebung für WLAN - TCP/IP-Prozessor einschließlich Hardware-Beschleuniger für das Protokoll sowie symmetrische und asymmetrische Verschlüsselung einschließlich MD5 - IP-Cores für flexible ECC- und AES-Kryptoprozessoren - Basisband-Modelle und Realisierungen für Gigabit-WLAN - Kontext-sensitive verteilte Middleware-Plattform (PLASMA) für das drahtlose Internet - Drahtlose Sensorknoten, basierend auf einer MSP430-Prozessorarchitektur - Beratung zum Design von MAC-Protokollen und zu Gigabit WLAN-Systemen - Beratung zu drahtlosen Sensornetzen und deren Anwendungen - Beratung zu fehlertolerantem Design für Anwendungen in der Raumfahrt und der Automobilindustrie | <ul style="list-style-type: none"> - Static resp. dynamic SiGe divider circuits from 0 to 100 GHz - 5 GHz SiGe broadband modem (bandwidth 200 MHz) for Gbps OFDM - Low-noise SiGe LC-VCOs in the range between 10 and 120 GHz - SiGe Integer-N PLLs with integrated low phase-noise VCO (8-11 GHz, 16-19 GHz, 20-24 GHz, 48 GHz, 56 GHz) - 0.6-4.4 GHz, 10-14 GHz, and 20-24 GHz fully integrated frequency synthesizer with low phase noise (Integer-N and DS-Fractional-N)
 - SPI-Interface - Models, cores & protocols for IEEE 802.11 a/g/p in software & hardware - Designs for baseband processing components (Viterbi decoder, FFT / IFFT processor, CORDIC processor) - Design of embedded applications consisting of a C-program running on MIPS or LEON processors - Design of dedicated hardware accelerator - IP-core for LEON 2 processor - Abstract SDL model for IEEE 802.15.3 and IEEE 802.15.4 - 5 GHz link emulator and WLAN design / debug kit - TCP/IP-processor including hardware accelerators for protocol and symmetric and asymmetric encryption including MD5 - IP-cores for flexible ECC and AES cryptoprocessors - Baseband-models and realisations for gigabit WLAN - Context-sensitive distributed Middleware Platform (PLASMA) for wireless internet applications - Wireless sensor nodes based on MSP430 processor architecture - Consultancy for MAC protocol design & gigabit WLAN systems - Consultancy for wireless sensor networks and applications - Consultancy for fault tolerant design for space applications and automotive applications |
|--|---|

Transfer von Technologien und Technologie-Modulen

Das IHP bietet den Transfer seiner 0,25- μm -BiCMOS-Technologien und Technologiemodule (HBT, LDMOS) an. Die technologischen Parameter entsprechen weitgehend den oben für MPW & Prototyping genannten.

Unterstützung bei Prozess-Modulen

Das IHP bietet Unterstützung bei der Realisierung spezieller Prozess-Module für Forschung und Entwicklung und für Prototyping bei geringen Volumina für Standard-Prozess-Module und Prozess-Schritte.

Verfügbar sind u.a. folgende Prozess-Module:

- Standard-Prozesse (Implantation, Ätzen, CMP & Abscheidung von Schichtstapeln wie thermisches SiO_2 , PSG, Si_3N_4 , Al, TiN, W)
- Epitaxie (Si, Si:C, SiGe, SiGe:C)
- Optische Lithographie (i-Linie und 248 nm bis hinab zu 100 nm Strukturgröße)
- Verkürzte Prozessabläufe.

Fehleranalyse und Diagnostik

Das IHP bietet Unterstützung bei der Ausbeuteerhöhung durch Fehleranalyse mit modernen Ausrüstungen wie z.B. AES, AFM, FIB, LST, REM, SIMS, STM und TEM.

Transfer of Technologies and Technology Modules

IHP offers its 0.25 μm BiCMOS technologies and technology modules (HBT-Modules, LDMOS-Modules) for transfer. The technological parameters comply to a large extent with the parameters described above for MPW & Prototyping.

Process Module Support

IHP offers support for advanced process modules for research and development purposes and small volume prototyping.

Process modules available include:

- Standard processes (implantation, etching, CMP & deposition of layer stacks such as thermal SiO_2 , PSG, Si_3N_4 , Al, TiN, W)
- Epitaxy (Si, Si:C, SiGe, SiGe:C)
- Optical lithography (i-line and 248 nm down to 100 nm structure size)
- Short-flow processing.

Failure Mode Analysis and Diagnostics

IHP offers support for yield enhancement through failure mode analysis with state-of-the-art equipment, including AES, AFM, FIB, LST, SEM, SIMS, STM and TEM.

Für weitere Informationen wenden Sie sich bitte an:

Dr. Wolfgang Kissinger (General contact)
IHP
Im Technologiepark 25
15236 Frankfurt (Oder), Germany
Email: kissinger@ihp-microelectronics.com
Tel: +49 335 56 25 410
Fax: +49 335 56 25 222

For more information please contact:

Dr. René Scholz (MPW & Prototyping contact)
IHP
Im Technologiepark 25
15236 Frankfurt (Oder), Germany
Email: scholz@ihp-microelectronics.com
Tel: +49 335 56 25 647
Fax +49 335 56 25 327

Wegbeschreibung zum IHP

per Flugzeug

- Vom **Flughafen Berlin-Tegel** mit der Buslinie X9 bis Bahnhof Berlin-Zoologischer Garten (19 Minuten); dann mit dem RegionalExpress RE 1 bis Frankfurt (Oder) Hauptbahnhof (ca. 1 Stunde 20 Minuten).
- Vom **Flughafen Berlin-Schönefeld** mit dem Airport-Express oder der S-Bahnlinie S 9 bis Bahnhof Berlin-Ostbahnhof (19 bzw. 32 Minuten); dann mit dem RegionalExpress RE 1 bis Frankfurt (Oder) Hauptbahnhof (ca. 1 Stunde).

per Bahn

- Von den Berliner Bahnhöfen Zoologischer Garten, Hauptbahnhof, Friedrichstraße, Alexanderplatz oder Ostbahnhof mit dem RegionalExpress RE 1 bis Frankfurt (Oder) Hauptbahnhof.

per Auto

- Über den Berliner Ring auf die Autobahn A 12 in Richtung Frankfurt (Oder) / Warschau; Abfahrt Frankfurt (Oder)-West, an der Ampel links in Richtung Beeskow und dem Wegweiser „Technologiapark Ostbrandenburg“ folgen.

per Straßenbahn in Frankfurt (Oder)

- Ab Frankfurt(Oder) Hauptbahnhof mit der Linie 3 oder 4 in Richtung Markendorf Ort bis Haltestelle Technologiapark (14 Minuten).

Directions to IHP

by plane

- From **Berlin-Tegel Airport** take the bus X9 to the railway station Berlin-Zoologischer Garten (19 minutes); then take the RegionalExpress RE 1 to Frankfurt (Oder) Hauptbahnhof (appr. 1 hour 20 minutes).
- From **Berlin-Schönefeld Airport** take the Airport-Express or the S-Bahn line S 9 to the railway station Berlin Ostbahnhof (19 resp. 32 minutes); then take the RegionalExpress RE 1 to Frankfurt (Oder) Hauptbahnhof (appr. 1 hour).

by train

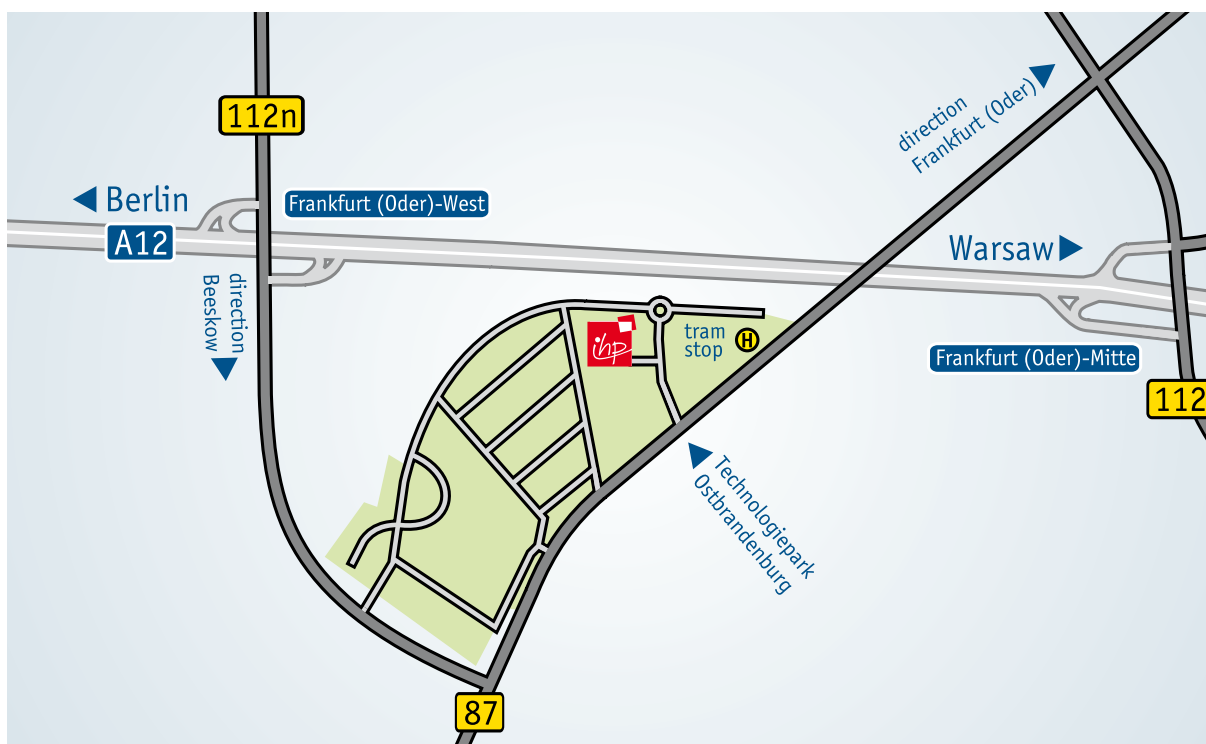
- Take the train RegionalExpress RE 1 from the Berlin railway stations Zoologischer Garten, Hauptbahnhof, Friedrichstraße, Alexanderplatz or Ostbahnhof to Frankfurt (Oder) Hauptbahnhof.

by car

- Take the highway A 12 from Berlin in the direction Frankfurt (Oder) / Warschau (Warsaw); take exit Frankfurt (Oder)-West, at the traffic lights turn left in the direction Beeskow and follow the signs to "Technologiapark Ostbrandenburg".

by tram in Frankfurt (Oder)

- Take the Tram 3 or 4 from railway station Frankfurt (Oder) Hauptbahnhof in the direction Markendorf Ort to Technologiapark (14 minutes).



Herausgeber / Publisher

IHP GmbH – Innovations for High Performance
Microelectronics / Leibniz-Institut für innovative
Mikroelektronik

Postadresse / Postbox

Postfach 1466 / Postbox 1466
15204 Frankfurt (Oder)
Deutschland / Germany

Besucheradresse / Address for Visitors

Im Technologiepark 25
15236 Frankfurt (Oder)
Deutschland / Germany

Telefon / Fon +49 335 56 25 0
Telefax / Fax +49 335 56 25 300

E-Mail ihp@ihp-microelectronics.com
Internet www.ihp-microelectronics.com

Redaktion / Editors

Dr. Wolfgang Kissinger / Heidrun Förster

Gesamtherstellung / Production in design and layout

GIRAFFE Werbeagentur
Leipziger Straße 187
15232 Frankfurt (Oder)

Telefon / Fon +49 335 50 46 46
Telefax / Fax +49 335 50 46 45

E-Mail kontakt@giraffe.de
Internet www.giraffe.de

Bildnachweise / Photocredits

Agentur GIRAFFE, IHP, Winfried Mausolf,
Rainer Weisflog



innovations
for high
performance

microelectronics

IHP GmbH
Leibniz-Institut für
innovative Mikroelektronik
Im Technologiepark 25
15236 Frankfurt (Oder)
Germany

Tel. +49 335 / 56 25-0
Fax +49 335 / 56 25-300

www.ihp-microelectronics.com

Member of the Leibniz Association