



インテル® エクステンデッド・メモリ 64 テクノロジ・ソフトウェア・ デベロッパーズ・ガイド

第 2 巻 (全 2 巻)

リビジョン 1.1

注記：

本書は、第 1 巻と第 2 巻で構成されています。ソフトウェアを設計する際は、第 1 巻と第 2 巻の両方を参照してください。

300835-002JA

本資料に掲載されている情報は、インテル製品の概要説明を目的としたものです。本資料は、明示されているか否かにかかわらず、また禁反言によるとよらずにかかわらず、いかなる知的財産権のライセンスを許諾するためのものではありません。製品に付属の売買契約書『Intel's Terms and conditions of Sales』に規定されている場合を除き、インテルはいかなる責を負うものではなく、またインテル製品の販売や使用に関する明示または黙示の保証（特定目的への適合性、商品性に関する保証、第三者の特許権、著作権、その他、知的所有権を侵害していないことへの保証を含む）に関しても一切責任を負わないものとします。インテル製品は、医療、救命、延命措置などの目的への使用を前提としたものではありません。

インテル製品は、予告なく仕様が変更される場合があります。

機能や命令の中に「予約済み」または「未定義」と記されているものがありますが、その機能が存在しない状態や何らかの特性を設計の前提にはなりません。予約済みまたは未定義の機能を不適當な方法で使用すると、開発したソフトウェア・コードをインテル・プロセッサ上で実行する際に、予測不可能な動作や障害が発生するおそれがあります。これらの機能や命令は、インテルが将来のために予約しているものです。インテルが将来これらの機能を定義したことにより、衝突が生じたり互換性が失われたりしても、インテルは一切責任を負わないものとします。

インテル® IA-32 アーキテクチャ（インテル® Pentium® 4 プロセッサ、インテル® Xeon™ プロセッサ、インテル® Pentium® III プロセッサなど）、エラッタと呼ばれる設計上の不具合が含まれている可能性があります。現在確認済みのエラッタについては、インテルまでお問い合わせください。

インテル、Intel ロゴ、Intel386、Intel486、Intel NetBurst、Intel SpeedStep、Celeron、MMX、OverDrive、Pentium、Xeon は、アメリカ合衆国およびその他の国における Intel Corporation またはその子会社の商標、登録商標です。

* その他の社名、製品名などは、一般に各社の商標または登録商標です。

© 1997-2005, Intel Corporation. 無断での引用、転載を禁じます。

3 命令セット・リファレンス (M-Z)

第3章では、第2章に続き、IA-32 命令 (M-Z) についてアルファベット順に説明する。IA-32 命令の前半部分 (A-L) については、『IA-32 インテル® エクステンデッド・メモリ 64 テクノロジ・ソフトウェア・デベロッパーズ・マニュアル、第1巻』を参照のこと。

MASKMOVDQU - Store Selected Bytes of Double Quadword

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F F7 /r	MASKMOVDQU <i>xmm1, xmm2</i>	有効	有効	<i>xmm2</i> のバイトマスクを使用して、 <i>xmm1</i> のバイトを選択した上でメモリ・ロケーションに書き込む。デフォルトのメモリ・ロケーションは DS:EDI によって指定される。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合 (マスクがすべて 0 の場合にも発生する)。 デスティネーション・オペランドが書き込み不可能なセグメントの場合。 DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
#SS(0)	SS セグメント内のアドレスが無効の場合 (マスクがすべて 0 の場合にも発生する)。
#PF (フォルトコード)	ページフォルトが発生した場合 (プロセッサ固有)。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合 (マスクがすべて 0 の場合にも発生する)。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合 (プロセッサ固有)。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合 (プロセッサ固有)。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。

MASKMOVQ - Store Selected Bytes of Quadword

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F F7 /r	MASKMOVQ <i>mm1</i> , <i>mm2</i>	有効	有効	<i>mm2</i> のバイトマスクを使用して、 <i>mm1</i> のバイトを選択した上でメモリ・ロケーションに書き込む。デフォルトのメモリ・ロケーションはDS:EDIによって指定される。

IA-32e モードでの操作

64 ビットモードでは、メモリアドレスは RDI によって指定される。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合（マスクがすべて 0 の場合にも発生する）。 デスティネーション・オペランドが書き込み不可能なセグメントの場合。 DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
#SS(0)	SS セグメント内のアドレスが無効の場合（マスクがすべて 0 の場合にも発生する）。
#PF (フォルトコード)	ページフォルトが発生した場合（プロセッサ固有）。
#NM	CR0 の TS がセットされた場合。
#MF	未処理の FPU 例外がある場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。 ModR/M バイトの Mod フィールドが 11B でない場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合 (マスクがすべて 0 の場合にも発生する)。
#NM	CR0 の TS がセットされた場合。
#MF	未処理の FPU 例外がある場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合 (プロセッサ固有)。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0)	メモリアドレスが非標準形式の場合。
#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合 (プロセッサ固有)。
#NM	CR0 の TS がセットされた場合。
#MF	未処理の FPU 例外がある場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。 ModR/M バイトの Mod フィールドが 11B でない場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MAXPD - Return Maximum Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 5F /r	MAXPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の間で倍精度浮動 小数点値の最大値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

MAXPS - Return Maximum Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 5F /r	MAXPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の間で単精度浮動小数点値の最大値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

MAXSD - Return Maximum Scalar Double-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 5F /r	MAXSD <i>xmm1</i> , <i>xmm2/m64</i>	有効	有効	<i>xmm2/mem64</i> と <i>xmm1</i> の間でスカラー倍精度浮動小数点値の最大値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
- #UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。
CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MAXSS - Return Maximum Scalar Single-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 5F /r	MAXSS <i>xmm1</i> , <i>xmm2/mem32</i>	有効	有効	<i>xmm2/mem32</i> と <i>xmm1</i> の間でスカラー単精度浮動小数点値の最大値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MFENCE - Memory Fence

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F AE /6	MFENCE	有効	有効	ロード操作とストア操作をシリアル化する。

同等のインテル® C/C++ コンパイラ組み込み関数

`void_mm_mfence(void)`

IA-32e モードでの操作

レガシーモードと同じ。

例外（すべての動作モード）

なし。



MINPD - Return Minimum Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 5D /r	MINPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の間で倍精度浮動 小数点値の最小値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。



MINPS - Return Minimum Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 5D /r	MINPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の間で単精度浮動 小数点値の最小値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE が 0 の場合。



MINSND - Return Minimum Scalar Double-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 5D /r	MINSND <i>xmm1</i> , <i>xmm2/m64</i>	有効	有効	<i>xmm2/mem64</i> と <i>xmm1</i> の間でスカラー倍精度浮動小数点値の最小値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
- #UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。
CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CUID 機能フラグ SSE2 が 0 の場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
- #UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。
CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



MINSS - Return Minimum Scalar Single-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 5D /r	MINSS <i>xmm1</i> , <i>xmm2/m32</i>	有効	有効	<i>xmm2/mem32</i> と <i>xmm1</i> の間でスカラー単精度浮動小数点値の最小値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (QNaN ソース・オペランドを含む)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MONITOR - Setup Monitor Address

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 01 C8	MONITOR EAX, ECX, EDX	有効	有効	ハードウェアによってモニタされるリニアアドレス範囲を設定し、モニタをアクティブにする。このアドレス範囲は、ライトバック・メモリ・キャッシュ・タイプでなければならない。デフォルトのアドレスは DS:EAX である。

影響を受けるフラグ

なし。

IA-32e モードでの操作

保護モードと同じ。

保護モード例外

- #GP(0) 現行特権レベルが 0 でない場合。
CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
ECX != 0 の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #UD CPUID.MONITOR (ECX ビット 3) = 0 の場合。
F3H、F2H、66H、または LOCK のプリフィックスが使用されている場合。

実アドレスモード例外

- #GP(0) ECX != 0 の場合。
- #UD CPUID.MONITOR (ECX ビット 3) = 0 の場合。
F3H、F2H、66H、または LOCK のプリフィックスが使用されている場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) 現行特権レベルが 0 でない場合。
メモリアドレスが非標準形式の場合。
ECX != 0 の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #UD CPUID.MONITOR (ECX ビット 3) = 0 の場合。
F3H、F2H、66H、または LOCK のプリフィックスが使用されている
場合。

MOV - Move

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
88 /r	MOV r/m8,r8	有効	有効	r8 を r/m8 に転送する。
REX + 88 /r	MOV r/m8***,r8***	有効	N.E.	r8 を r/m8 に転送する。
89 /r	MOV r/m16,r16	有効	有効	r16 を r/m16 に転送する。
89 /r	MOV r/m32,r32	有効	有効	r32 を r/m32 に転送する。
REX.W + 89 /r	MOV r/m64,r64	有効	N.E.	r64 を r/m64 に転送する。
8A /r	MOV r8,r/m8	有効	有効	r/m8 を r8 に転送する。
REX + 8A /r	MOV r8***,r/m8***	有効	N.E.	r/m8 を r8 に転送する。
8B /r	MOV r16,r/m16	有効	有効	r/m16 を r16 に転送する。
8B /r	MOV r32,r/m32	有効	有効	r/m32 を r32 に転送する。
REX.W + 8B /r	MOV r64,r/m64	有効	N.E.	r/m64 を r64 に転送する。
8C /r	MOV r/m16,Sreg**	有効	有効	セグメント・レジスタを r/m16 に転送する。
REX.W + 8C /r	MOV r/m64,Sreg**	有効	有効	ゼロ拡張された 16 ビットのセグメント・レジスタを r/m64 に転送する。
8E /r	MOV Sreg,r/m16**	有効	有効	r/m16 をセグメント・レジスタに転送する。
REX.W + 8E /r	MOV Sreg,r/m64**	有効	有効	r/m64 の下位 16 ビットをセグメント・レジスタに転送する。
A0	MOV AL,moffs8*	有効	有効	(セグメント:オフセット)のバイトを AL に転送する。
REX.W + A0	MOV AL,moffs8*	有効	N.E.	(オフセット)のバイトを AL に転送する。
A1	MOV AX,moffs16*	有効	有効	(セグメント:オフセット)のワードを AX に転送する。
A1	MOV EAX,moffs32*	有効	有効	(セグメント:オフセット)のダブルワードを EAX に転送する。
REX.W + A1	MOV RAX,moffs64*	有効	N.E.	(オフセット)のクワッドワードを RAX に転送する。
A2	MOV moffs8,AL	有効	有効	AL を (セグメント:オフセット)に転送する。
REX.W + A2	MOV moffs8***,AL	有効	N.E.	AL を (オフセット)に転送する。
A3	MOV moffs16*,AX	有効	有効	AX を (セグメント:オフセット)に転送する。
A3	MOV moffs32*,EAX	有効	有効	EAX を (セグメント:オフセット)に転送する。
REX.W + A3	MOV moffs64*,RAX	有効	N.E.	RAX を (オフセット)に転送する。
B0+ rb	MOV r8,imm8	有効	有効	imm8 を r8 に転送する。
REX + B0+ rb	MOV r8***,imm8	有効	N.E.	imm8 を r8 に転送する。
B8+ rw	MOV r16,imm16	有効	有効	imm16 を r16 に転送する。
B8+ rd	MOV r32,imm32	有効	有効	imm32 を r32 に転送する。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
REX.W + B8+ rd	MOV r64,imm64	有効	N.E.	imm64 を r64 に転送する。
C6 /0	MOV r/m8,imm8	有効	有効	imm8 を r/m8 に転送する。
REX + C6 /0	MOV r/m8***,imm8	有効	N.E.	imm8 を r/m8 に転送する。
C7 /0	MOV r/m16,imm16	有効	有効	imm16 を r/m16 に転送する。
C7 /0	MOV r/m32,imm32	有効	有効	imm32 を r/m32 に転送する。
REX.W + C7 /0	MOV r/m64,imm32	有効	N.E.	64 ビットにゼロ拡張された imm32 を r/m64 に転送する。

* *moffs8*、*moffs16*、*moffs32*、*moffs64* オペランドは、8、16、32、64 がデータのサイズを参照するセグメント・ベースに相対的な単純オフセットを指定する。命令のアドレスサイズ属性によって、オフセットのサイズ（16 ビット、32 ビット、または 64 ビット）が決まる。

** 32 ビットモードでは、アセンブラは、この命令に 16 ビット・オペランド・サイズ・プリフィックスを挿入することがある。

*** 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように r/m8 をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) NULL セグメント・セクタで SS レジスタをロードしようとした場合。
デスティネーション・オペランドが書き込み不可能なセグメントの場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- DS、ES、FS、または GS レジスタの内容が NULL セグメント・セクタの場合。
- #GP (セクタ) セグメント・セクタ・インデックスがディスクリプタ・テーブルの範囲外の場合。
SS レジスタがロードされ、セグメント・セクタの RPL およびセグメント・ディスクリプタの DPL が CPL に等しくない場合。
SS レジスタがロードされ、指示先のセグメントが書き込み不可能なデータ・セグメントである場合。
DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは読み出し可能なコード・セグメントでない場合。
DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは非コンフォーミング・コード・セグメントであるが、RPL と CPL の両方とも DPL より大きい場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #SS (セクタ) SS レジスタがロードされようとしたとき、指示先のセグメントが存在しないとマークされていた場合。
- #NP DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントが存在しないとマークされている場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。
- #UD CS レジスタをロードしようとした場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #UD CS レジスタをロードしようとした場合。

仮想 8086 モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。
#UD	CS レジスタをロードしようとした場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0)	メモリアドレスが非標準形式の場合。 CPL = 3 のときに NULL セグメント・セクタで SS レジスタをロードしようとした場合。 CPL < 3 および CPL != RPL のときに NULL セグメント・セクタで SS レジスタをロードしようとした場合。
#GP (セクタ)	セグメント・セクタ・インデックスがディスクリプタ・テーブルの範囲外の場合。 ディスクリプタ・テーブルへのメモリアccessが非標準の場合。 SS レジスタがロードされ、セグメント・セクタの RPL およびセグメント・ディスクリプタの DPL が CPL に等しくない場合。 SS レジスタがロードされ、指示先のセグメントが書き込み不可能なデータ・セグメントである場合。 DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは読み出し可能なコード・セグメントでない場合。 DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは非コンフォーミング・コード・セグメントであるが、RPL と CPL の両方とも DPL より大きい場合。
#SS(U)	スタックアドレスが非標準形式の場合。
#SS (セクタ)	SS レジスタがロードされようとしたとき、指示先のセグメントが存在しないとマークされていた場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。
#UD	CS レジスタをロードしようとした場合。

MOV - Move to/from Control Registers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 22 /r	MOV CR0,r32	有効	有効	r32 を CR0 に転送する。
REX.W + 0F 22 /r	MOV CR0,r64	有効	N.E.	r64 を拡張 CR0 に転送する。
0F 22 /r	MOV CR2,r32	有効	有効	r32 を CR2 に転送する。
REX.W + 0F 22 /r	MOV CR2,r64	有効	N.E.	r64 を拡張 CR2 に転送する。
0F 22 /r	MOV CR3,r32	有効	有効	r32 を CR3 に転送する。
REX.W + 0F 22 /r	MOV CR3,r64	有効	N.E.	r64 を拡張 CR3 に転送する。
0F 22 /r	MOV CR4,r32	有効	有効	r32 を CR4 に転送する。
REX.W + 0F 22 /r	MOV CR4,r64	有効	N.E.	r64 を拡張 CR4 に転送する。
0F 20 /r	MOV r32,CR0	有効	有効	CR0 を r32 に転送する。
REX.W + 0F 20 /r	MOV r64,CR0	有効	N.E.	拡張 CR0 を r64 に転送する。
0F 20 /r	MOV r32,CR2	有効	有効	CR2 を r32 に転送する。
REX.W + 0F 20 /r	MOV r64,CR2	有効	N.E.	拡張 CR2 を r64 に転送する。
0F 20 /r	MOV r32,CR3	有効	有効	CR3 を r32 に転送する。
REX.W + 0F 20 /r	MOV r64,CR3	有効	N.E.	拡張 CR3 を r64 に転送する。
0F 20 /r	MOV r32,CR4	有効	有効	CR4 を r32 に転送する。
REX.W + 0F 20 /r	MOV r64,CR4	有効	N.E.	拡張 CR4 を r64 に転送する。
0F 20 /r	MOV r32,CR8	有効	N.E.	CR8 を r32 に転送する。
REX.W + 0F 20 /r	MOV r64,CR8	有効	N.E.	拡張 CR8 を r64 に転送する。

影響を受けるフラグ

OF、SF、ZF、AF、PF、CF フラグは未定義。

IA-32e モードでの操作

64 ビットに拡張される。

オペランド・サイズは 64 ビットに固定される (制御レジスタの項を参照のこと)。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

#GP(0)

現行特権レベルが 0 でない場合。

(PE フラグが 0 にセットされているときに PG フラグを 1 にセットするか、または NW フラグが 1 にセットされているときに CD フラグを 0 にセットするなど) 無効なビット組み合わせの書き込みを CR0 に行おうとした場合。

CR4 の予約ビットに 1 を書き込もうとした場合。

286 TSS が TR 内にある状態で IA-32e モード (MOV CR0) をアクティブにしようとした場合。

CR4.PAE がセットされていない状態で IA-32e モード (MOV CR0) をアクティブにしようとした場合。

L ビットがセットされた CS で IA-32e モード (MOV CR0) をアクティブにしようとした場合。

実アドレスモード例外

#GP

CR4 の予約ビットに 1 を書き込もうとした場合。

(PE フラグが 0 にセットされているときに PG フラグを 1 にセットするか、または NW フラグが 1 にセットされているときに CD フラグを 0 にセットするなど) 無効なビット組み合わせの書き込みを CR0 に行おうとした場合。

仮想 8086 モード例外

#GP(0)

これらの命令は、仮想 8086 モードで実行することはできない。

互換モード例外

#GP(0)

現行特権レベルが 0 でない場合。

(PE フラグが 0 にセットされているときに PG フラグを 1 にセットするか、または NW フラグが 1 にセットされているときに CD フラグを 0 にセットするなど) 無効なビット組み合わせの書き込みを CR0 に行おうとした場合。

CR3 の予約ビットに 1 を書き込もうとした場合。

CR4.PAE をクリアして IA-32e モードを終了しようとした場合。

64 ビットモード例外

#GP(0)

現行特権レベルが 0 でない場合。

(PE フラグが 0 にセットされているときに PG フラグを 1 にセットするか、または NW フラグが 1 にセットされているときに CD フラグを 0 にセットするなど) 無効なビット組み合わせの書き込みを CR0 に行おうとした場合。

CR0.PG をクリアしようとした場合。

CR4 の予約ビットに 1 を書き込もうとした場合。

CR8 の予約ビットに 1 を書き込もうとした場合。

CR3 の予約ビットに 1 を書き込もうとした場合。

CR4.PAE をクリアして IA-32e モードを終了しようとした場合。

MOV - Move to/from Debug Registers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 21/r	MOV r32, DR0-DR7	有効	有効	デバッグレジスタを r32 に転送する。
REX.W + 0F 21/r	MOV r64, DR0-DR7	有効	N.E.	拡張デバッグレジスタを r64 に転送する。
0F 23 /r	MOV DR0-DR7, r32	有効	有効	r32 をデバッグレジスタに転送する。
REX.W + 0F 23 /r	MOV DR0-DR7, r64	有効	N.E.	r64 を拡張デバッグレジスタに転送する。

影響を受けるフラグ

OF、SF、ZF、AF、PF、CF フラグは未定義。

IA-32e モードでの操作

64 ビットに拡張される。

オペランド・サイズは 64 ビットに固定される (デバッグレジスタの項を参照のこと)。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

#GP(0) 現行特権レベルが 0 でない場合。

#UD CR4 のデバッグ拡張 (DE) ビットがセットされていて、MOV 命令が DR4 または DR5 を伴って実行された場合。

#DB デバッグレジスタ DR7 の GD フラグがセットされている間に、いずれかのデバッグレジスタがアクセスされた場合。

実アドレスモード例外

#UD CR4 のデバッグ拡張 (DE) ビットがセットされていて、MOV 命令が DR4 または DR5 を伴って実行された場合。

#DB デバッグレジスタ DR7 の GD フラグがセットされている間に、いずれかのデバッグレジスタがアクセスされた場合。

仮想 8086 モード例外

#GP(0) 仮想 8086 モードになっているときに、デバッグレジスタをロードするかまたは読み取ることはできない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) 現行特権レベルが 0 でない場合。
- #UD CR4 のデバッグ拡張 (DE) ビットがセットされていて、MOV 命令が DR4 または DR5 を伴って実行された場合。
- #DB デバッグレジスタ DR7 の GD フラグがセットされている間に、いずれかのデバッグレジスタがアクセスされた場合。

MOVAPD - Move Aligned Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 28 /r	MOVAPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	パックド倍精度浮動小数点値を、 <i>xmm2/m128</i> から <i>xmm1</i> に移動する。
66 0F 29 /r	MOVAPD <i>xmm2/m128</i> , <i>xmm1</i>	有効	有効	パックド倍精度浮動小数点値を、 <i>xmm1</i> から <i>xmm2/m128</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 デスティネーション・オペランドが書き込み不可能なセグメントの場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

MOVAPS - Move Aligned Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 28 /r	MOVAPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	パックド単精度浮動小数点値を、 <i>xmm2/m128</i> から <i>xmm1</i> に移動する。
0F 29 /r	MOVAPS <i>xmm2/m128</i> , <i>xmm1</i>	有効	有効	パックド単精度浮動小数点値を、 <i>xmm1</i> から <i>xmm2/m128</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 デスティネーション・オペランドが書き込み不可能なセグメントの場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

MOVD/MOVQ - Move Doubleword

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 6E /r	MOVD <i>mm, r/m32</i>	有効	有効	ダブルワードを <i>r/m32</i> から <i>mm</i> に転送する。
REX.W + 0F 6E /r	MOVQ <i>mm, r/m64</i>	有効	N.E.	クワッドワードを <i>r/m64</i> から <i>mm</i> に転送する。
0F 7E /r	MOVD <i>r/m32, mm</i>	有効	有効	ダブルワードを <i>mm</i> から <i>r/m32</i> に転送する。
REX.W + 0F 7E /r	MOVQ <i>r/m64, mm</i>	有効	N.E.	クワッドワードを <i>mm</i> から <i>r/m64</i> に転送する。
66 0F 6E /r	MOVD <i>xmm, r/m32</i>	有効	有効	ダブルワードを <i>r/m32</i> から <i>xmm</i> に転送する。
REX.W + 66 0F 6E /r	MOVQ <i>xmm, r/m64</i>	有効	N.E.	クワッドワードを <i>r/m64</i> から <i>xmm</i> に転送する。
66 0F 7E /r	MOVD <i>r/m32, xmm</i>	有効	有効	ダブルワードを <i>xmm</i> レジスタから <i>r/m32</i> に転送する。
REX.W + 66 0F 7E /r	MOVQ <i>r/m64, xmm</i>	有効	N.E.	クワッドワードを <i>xmm</i> レジスタから <i>r/m64</i> に転送する。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。 メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (XMM レジスタ操作のみ) CR4 の OSFXSR が 0 の場合。 (XMM レジスタ操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(MMX [®] テクノロジ・レジスタ操作のみ) 未処理の FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (XMM レジスタ操作のみ) CR4 の OSFXSR が 0 の場合。 (XMM レジスタ操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(MMX テクノロジ・レジスタ操作のみ) 未処理の FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#UD	CR0 の EM がセットされた場合。 (XMM レジスタ操作のみ) CR4 の OSFXSR が 0 の場合。 (XMM レジスタ操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(MMX テクノロジ・レジスタ操作のみ) 未処理の FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



MOVDDUP - Move One Double-Precision Floating-Point Value and Duplicate

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 12 /r	MOVDDUP <i>xmm1</i> , <i>xmm2/m64</i>	有効	有効	1つの倍精度浮動小数点値を、 <i>xmm2/m64</i> 内の下位64ビット・オペランドから <i>xmm1</i> に移動し、複製する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、またはGSセグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SSセグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0のTSがセットされた場合。
#UD	CR0のEMがセットされた場合。 CR4のOSFXSRが0の場合。 CUID機能フラグSSE3が0の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が0 ~ FFFFHの実効アドレス空間の範囲外の場合。
#NM	CR0のTSがセットされた場合。
#UD	CR0のEMがセットされた場合。 CR4のOSFXSRが0の場合。 CUID機能フラグSSE3が0の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE3 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVDQA - Move Aligned Double Quadword

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 6F /r	MOVDQA <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	アライメントの合ったダブル・クワッドワードを、 <i>xmm2/m128</i> から <i>xmm1</i> に移動する。
66 0F 7F /r	MOVDQA <i>xmm2/</i> <i>m128, xmm1</i>	有効	有効	アライメントの合ったダブル・クワッドワードを、 <i>xmm1</i> から <i>xmm2/m128</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
デスティネーション・オペランドが書き込み不可能なセグメントの場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。

実アドレスモード例外

- #GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

MOVDQU - Move Unaligned Double Quadword

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 6F /r	MOVDQU <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	アライメントの合わないダブル・クワッドワードを、 <i>xmm2/m128</i> から <i>xmm1</i> に移動する。
F3 0F 7F /r	MOVDQU <i>xmm2/</i> <i>m128, xmm1</i>	有効	有効	アライメントの合わないダブル・クワッドワードを、 <i>xmm1</i> から <i>xmm2/m128</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
デスティネーション・オペランドが書き込み不可能なセグメントの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CUID 機能フラグ SSE2 が 0 の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

MOVDQ2Q - Move Quadword from XMM to MMX Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F D6	MOVDQ2Q <i>mm</i> , <i>xmm</i>	有効	有効	<i>xmm</i> レジスタの下位クワッドワードを <i>mmx</i> レジスタに移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。
#MF	未処理の x87 FPU 例外がある場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

MOVHLPS - Move Packed Single-Precision Floating-Point Values High to Low

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 12 /r	MOVHLPS <i>xmm1</i> , <i>xmm2</i>	有効	有効	2つのパックド単精度浮動小数点値を、 <i>xmm2</i> の上位クワッドワードから <i>xmm1</i> の 下位クワッドワードに移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#NM CR0 の TS がセットされた場合。
 #UD CR0 の EM がセットされた場合。
 CR4 の OSFXSR が 0 の場合。
 CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

MOVHPD - Move High Packed Double-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 16 /r	MOVHPD <i>xmm, m64</i>	有効	有効	<i>m64</i> から <i>xmm</i> の上位クワッドワードに倍精度浮動小数点値を移動する。
66 0F 17 /r	MOVHPD <i>m64, xmm</i>	有効	有効	<i>xmm</i> の上位クワッドワードから <i>m64</i> に倍精度浮動小数点値を移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 デスティネーション・オペランドが書き込み不可能なセグメントの場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVHPS - Move High Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 16 /r	MOVHPS <i>xmm, m64</i>	有効	有効	2つのパックド単精度浮動小数点値を、 <i>m64</i> から <i>xmm</i> の上位クワッドワードに移動する。
0F 17 /r	MOVHPS <i>m64, xmm</i>	有効	有効	2つのパックド単精度浮動小数点値を、 <i>xmm</i> の上位クワッドワードから <i>m64</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 デスティネーション・オペランドが書き込み不可能なセグメントの場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



MOVLHPS - Move Packed Single-Precision Floating-Point Values Low to High

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 16 /r	MOVLHPS <i>xmm1</i> , <i>xmm2</i>	有効	有効	2つのパックド単精度浮動小数点値を、 <i>xmm2</i> の下位クワッドワードから <i>xmm1</i> の上位クワッドワードに移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#NM CR0 の TS がセットされた場合。
#UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPLUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

MOVLPD - Move Low Packed Double-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 12 /r	MOVLPD <i>xmm, m64</i>	有効	有効	<i>m64</i> から <i>xmm</i> レジスタの下位クワッドワードに倍精度浮動小数点値を移動する。
66 0F 13 /r	MOVLPD <i>m64, xmm</i>	有効	有効	<i>xmm</i> レジスタの下位クワッドワードから <i>m64</i> に倍精度浮動小数点値を移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。

デスティネーション・オペランドが書き込み不可能なセグメントの場合。

#SS(0) SS セグメント内のアドレスが無効の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVLPS - Move Low Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 12 /r	MOVLPS <i>xmm, m64</i>	有効	有効	2つのパックド単精度浮動小数点値を、 <i>m64</i> から <i>xmm</i> の下位クワッドワードに移動する。
0F 13 /r	MOVLPS <i>m64, xmm</i>	有効	有効	2つのパックド単精度浮動小数点値を、 <i>xmm</i> の下位クワッドワードから <i>m64</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。

デスティネーション・オペランドが書き込み不可能なセグメントの場合。

#SS(0) SS セグメント内のアドレスが無効の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVMSKPD - Extract Packed Double-Precision Floating-Point Sign Mask

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 50 /r	MOVMSKPD <i>r32</i> , <i>xmm</i>	有効	有効	<i>xmm</i> から 2 ビットの符号マスクを抽出し、 <i>r32</i> に格納する。
66 + REX.W 0F 50 /r	MOVMSKPD <i>r64</i> , <i>xmm</i>	有効	N.E.	<i>xmm</i> から 2 ビットの符号マスクを抽出し、 <i>r64</i> に格納する。32 ビットがゼロ拡張された結果、64 ビットになる。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#NM CR0 の TS がセットされた場合。
 #UD CR0 の EM がセットされた場合。
 CR4 の OSFXSR が 0 の場合。
 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。



MOVMSKPS - Extract Packed Single-Precision Floating-Point Sign Mask

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 50 /r	MOVMSKPS <i>r32</i> , <i>xmm</i>	有効	有効	<i>xmm</i> から 4 ビットの符号マスクを抽出し、 <i>r32</i> に格納する。
REX.W + OF 50 /r	MOVMSKPS <i>r64</i> , <i>xmm</i>	有効	N.E.	<i>xmm</i> から 4 ビットの符号マスクを抽出し、 <i>r64</i> に格納する。32 ビットがゼロ拡張された結果、64 ビットになる。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#NM CR0 の TS がセットされた場合。
#UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

MOVNTDQ - Store Double Quadword Using Non-Temporal Hint

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F E7 /r	MOVNTDQ <i>m128</i> , <i>xmm</i>	有効	有効	非テンポラルなヒントを使用して、 <i>xmm</i> から <i>m128</i> にダブル・クワッドワードを移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。

デスティネーション・オペランドが書き込み不可能なセグメントの場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) SS セグメント内のアドレスが無効の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|---|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。 |

MOVNTI - Store Doubleword/Quadword Using Non-Temporal Hint

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F C3 /r	MOVNTI <i>m32, r32</i>	有効	有効	非テンポラルなヒントを使用して、 <i>r32</i> から <i>m32</i> にダブルワードを移動する。
REX.W + 0F C3 /r	MOVNTI <i>m64, r64</i>	有効	N.E.	非テンポラルなヒントを使用して、 <i>r64</i> から <i>m64</i> にクワッドワードを移動する。

IA-32e モードでの操作

64ビットに拡張される。デフォルトのオペランド・サイズは32ビットである。新しいレジスタ R8～R15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
デスティネーション・オペランドが書き込み不可能なセグメントの場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #UD CPUID 機能フラグ SSE2 が 0 の場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0～FFFFH の実効アドレス空間の範囲外の場合。
- #UD CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #UD CUID 機能フラグ SSE2 が 0 の場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVNTPD - Store Packed Double-Precision Floating-Point Values Using Non-Temporal Hint

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 2B /r	MOVNTPD <i>m128</i> , <i>xmm</i>	有効	有効	非テンポラルなヒントを使用して、 <i>xmm</i> から <i>m128</i> にパックド倍精度浮動小数点値を移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 デスティネーション・オペランドが書き込み不可能なセグメントの場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|---|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。 |

MOVNTPS - Store Packed Single-Precision Floating-Point Values Using Non-Temporal Hint

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 2B /r	MOVNTPS <i>m128</i> , <i>xmm</i>	有効	有効	非テンポラルなヒントを使用して、 <i>xmm</i> から <i>m128</i> にパックド単精度浮動小数点値を移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。

デスティネーション・オペランドが書き込み不可能なセグメントの場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) SS セグメント内のアドレスが無効の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|--|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。 |

MOVNTQ - Store of Quadword Using Non-Temporal Hint

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F E7 /r	MOVNTQ <i>m64, mm</i>	有効	有効	非テンポラルなヒントを使用して、 <i>mm</i> から <i>m64</i> にクワッドワードを移動する。

IA-32e モードでの操作

レガシーモードと同じ。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。 CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#MF	未処理の x87 FPU 例外がある場合。
#UD	CR0 の EM がセットされた場合。 CPUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#MF	未処理の x87 FPU 例外がある場合。
#UD	CR0 の EM がセットされた場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#MF	未処理の x87 FPU 例外がある場合。
#UD	CR0 の EM がセットされた場合。 CPUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVQ - Move Quadword

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 6F /r	MOVQ <i>mm, mm/m64</i>	有効	有効	クワッドワードを <i>mm/m64</i> から <i>mm</i> に転送する。
0F 7F /r	MOVQ <i>mm/m64, mm</i>	有効	有効	クワッドワードを <i>mm</i> から <i>mm/m64</i> に転送する。
F3 0F 7E	MOVQ <i>xmm1, xmm2/m64</i>	有効	有効	クワッドワードを <i>xmm2/mem64</i> から <i>xmm1</i> に転送する。
66 0F D6	MOVQ <i>xmm2/m64, xmm1</i>	有効	有効	クワッドワードを <i>xmm1</i> から <i>xmm2/mem64</i> に転送する。

影響を受けるフラグ

なし。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。 メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (XMM レジスタ操作のみ) CR4 の OSFXSR が 0 の場合。 (XMM レジスタ操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(MMX [®] テクノロジ・レジスタ操作のみ) 未処理の FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (XMM レジスタ操作のみ) CR4 の OSFXSR が 0 の場合。 (XMM レジスタ操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(MMX テクノロジ・レジスタ操作のみ) 未処理の FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。 メモリアドレスが非標準形式の場合。
#UD	CR0 の EM がセットされた場合。 (XMM レジスタ操作のみ) CR4 の OSFXSR が 0 の場合。 (XMM レジスタ操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(MMX テクノロジ・レジスタ操作のみ) 未処理の FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVQ2DQ - Move Quadword from MMX to XMM Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F D6	MOVQ2DQ <i>xmm</i> , <i>mm</i>	有効	有効	<i>mmx</i> のクワッドワードを <i>xmm</i> の下位クワッドワードに移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。
#MF	未処理の x87 FPU 例外がある場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

MOVS/MOVS B/MOVS W/MOVS D/MOVS Q - Move Data from String to String

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
A4	MOVS m8, m8	有効	有効	レガシーモードでは、アドレス DS:(E)SI のバイトを ES:(E)DI に転送する。64 ビットモードでは、アドレス (R)SI のバイトを (R)DI に転送する。
A5	MOVS m16, m16	有効	有効	レガシーモードでは、アドレス DS:(E)SI のワードを ES:(E)DI に転送する。64 ビットモードでは、アドレス (R)SI のワードを (R)DI に転送する。
A5	MOVS m32, m32	有効	有効	レガシーモードでは、アドレス DS:(E)SI のダブルワードを ES:(E)DI に転送する。64 ビットモードでは、アドレス (R)SI のダブルワードを (R)DI に転送する。
REX.W + A5	MOVS m64, m64	有効	N.E.	アドレス (R)SI のクワッドワードを (R)DI に転送する。
A4	MOVS B	有効	有効	レガシーモードでは、アドレス DS:(E)SI のバイトを ES:(E)DI に転送する。64 ビットモードでは、アドレス (R)SI のバイトを (R)DI に転送する。
A5	MOVS W	有効	有効	レガシーモードでは、アドレス DS:(E)SI のワードを ES:(E)DI に転送する。64 ビットモードでは、アドレス (R)SI のワードを (R)DI に転送する。
A5	MOVS D	有効	有効	レガシーモードでは、アドレス DS:(E)SI のダブルワードを ES:(E)DI に転送する。64 ビットモードでは、アドレス (R)SI のダブルワードを (R)DI に転送する。
REX.W + A5	MOVS Q	有効	N.E.	アドレス (R)SI のクワッドワードを (R)DI に転送する。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットに固定される。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVSD - Move Scalar Double-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 10 /r	MOVSD <i>xmm1</i> , <i>xmm2/m64</i>	有効	有効	スカラ倍精度浮動小数点値を <i>xmm2/m64</i> から <i>xmm1</i> レジスタに移動する。
F2 0F 11 /r	MOVSD <i>xmm2/m64</i> , <i>xmm1</i>	有効	有効	スカラ倍精度浮動小数点値を <i>xmm1</i> レジスタから <i>xmm2/m64</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	デスティネーションが書き込み不可能なセグメントにある場合。 CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVSHDUP - Move Packed Single-Precision FP Values High and Duplicate

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 16 /r	MOVSHDUP <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> 内の各クワッドワードの上 位 32 ビット・オペランドから 2 つの単 精度浮動小数点値を <i>xmm1</i> に移動し、各 32 ビット・オペランドを各クワッド ワードの下位 32 ビットに複製する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE3 が 0 の場合。

実アドレスモード例外

- #GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE3 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE3 が 0 の場合。

MOVSLDUP - Move Packed Single-Precision FP Values Low and Duplicate

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 12 /r	MOVSLDUP <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> 内の各クワッドワードの下位 32 ビット・オペランドから 2 つの単精度浮動小数点値を <i>xmm1</i> に移動し、各 32 ビット・オペランドを各クワッドワードの上位 32 ビットに複製する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE3 が 0 の場合。

実アドレスモード例外

- #GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE3 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE3 が 0 の場合。

MOVSS - Move Scalar Single--Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 10 /r	MOVSS <i>xmm1</i> , <i>xmm2/m32</i>	有効	有効	スカラ単精度浮動小数点値を <i>xmm2/m32</i> から <i>xmm1</i> レジスタに移動する。
F3 0F 11 /r	MOVSS <i>xmm2/m32</i> , <i>xmm</i>	有効	有効	スカラ単精度浮動小数点値を <i>xmm1</i> レジスタから <i>xmm2/m32</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVSX/MOVSXD - Move with Sign-Extension

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F BE /r	MOVSX <i>r16,r/m8</i>	有効	有効	バイトをワードに符号拡張して転送する。
0F BE /r	MOVSX <i>r32,r/m8</i>	有効	有効	バイトをダブルワードに符号拡張して転送する。
REX + 0F BE /r	MOVSX <i>r64,r/m8*</i>	有効	N.E.	バイトをクワッドワードに符号拡張して転送する。
0F BF /r	MOVSX <i>r32,r/m16</i>	有効	有効	ワードをダブルワードに符号拡張して転送する。
REX.W + 0F BF /r	MOVSX <i>r64,r/m16</i>	有効	N.E.	ワードをクワッドワードに符号拡張して転送する。
REX.W** + 63 /r	MOVSXD <i>r64,r/m32</i>	有効	N.E.	ダブルワードをクワッドワードに符号拡張して転送する。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2 節も参照のこと。

** 64 ビットモードでは、REX.W なしで MOVSXD を使用することは推奨しない。REX.W なしで MOVSXD を使用する代わりに、通常の MOV を使用すべきである。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。#PF(フォルトコード)ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MOVUPD - Move Unaligned Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 10 /r	MOVUPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	パックド倍精度浮動小数点値を、 <i>xmm2/m128</i> から <i>xmm1</i> に移動する。
66 0F 11 /r	MOVUPD <i>xmm2/m128</i> , <i>xmm1</i>	有効	有効	パックド倍精度浮動小数点値を、 <i>xmm1</i> から <i>xmm2/m128</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。 CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

MOVUPS - Move Unaligned Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 10 /r	MOVUPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	パックド単精度浮動小数点値を、 <i>xmm2/m128</i> から <i>xmm1</i> に移動する。
OF 11 /r	MOVUPS <i>xmm2/m128</i> , <i>xmm1</i>	有効	有効	パックド単精度浮動小数点値を、 <i>xmm1</i> から <i>xmm2/m128</i> に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。 CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

MOVZX - Move with Zero-Extend

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F B6 /r	MOVZX r16,r/m8	有効	有効	バイトをワードにゼロ拡張して転送する。
0F B6 /r	MOVZX r32,r/m8	有効	有効	バイトをダブルワードにゼロ拡張して転送する。
REX + 0F B6 /r	MOVZX r64,r/m8*	有効	N.E.	バイトをクワッドワードにゼロ拡張して転送する。
0F B7 /r	MOVZX r32,r/m16	有効	有効	ワードをダブルワードにゼロ拡張して転送する。
REX.W + 0F B7 /r	MOVZX r64,r/m32	有効	N.E.	ダブルワードをクワッドワードにゼロ拡張して転送する。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように r/m8 をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MUL - Unsigned Multiply

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F6 /4	MUL <i>r/m8</i>	有効	有効	符号なし乗算 (AX ← AL * <i>r/m8</i>)
REX + F6 /4	MUL <i>r/m8*</i>	有効	N.E.	符号なし乗算 (AX ← AL * <i>r/m8</i>)
F7 /4	MUL <i>r/m16</i>	有効	有効	符号なし乗算 (DX:AX ← AX * <i>r/m16</i>)
F7 /4	MUL <i>r/m32</i>	有効	有効	符号なし乗算 (EDX:EAX ← EAX * <i>r/m32</i>)
REX.W + F7 /4	MUL <i>r/m64</i>	有効	N.E.	符号なし乗算 (RDX:RAX ← RAX * <i>r/m64</i>)

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

結果の上半分が 0 である場合は、OF フラグと CF フラグが 0 にクリアされる。そうでない場合は、それらのフラグが 1 にセットされる。SF、ZF、AF、PF フラグは未定義。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

RDX:RAX = RAX * レジスタまたはメモリ内のクワッドワード。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

#SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MULPD - Multiply Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 59 /r	MULPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> のパックド倍精度浮動小数点値に <i>xmm1</i> のパックド倍精度浮動小数点値を掛ける。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

MULPS - Multiply Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 59 /r	MULPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/mem</i> のパックド単精度浮動小数点値に <i>xmm1</i> のパックド単精度浮動小数点値を掛ける。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE が 0 の場合。

MULSD - Multiply Scalar Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 59 /r	MULSD <i>xmm1</i> , <i>xmm2/mem64</i>	有効	有効	<i>xmm2/mem64</i> の下位の倍精度浮動小数点値に <i>xmm1</i> の下位の倍精度浮動小数点値を掛ける。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC 現行特権レベルが 3 のときに、アライメントの合っていないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MULSS - Multiply Scalar Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 59 /r	MULSS <i>xmm1</i> , <i>xmm2/m32</i>	有効	有効	<i>xmm2/mem</i> の下位の単精度浮動小数点値に <i>xmm1</i> の下位の単精度浮動小数点値を掛ける。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC 現行特権レベルが 3 のときに、アライメントの合っていないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

MWAIT - Monitor Wait

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 01 C9	MWAIT EAX, ECX	有効	有効	特定のクラスのイベントが発生するまで、プロセッサが命令の実行を中止し、プロセッサに依存する最適化された状態に移行できるようにするヒント

影響を受けるフラグ

なし。

IA-32e モードでの操作

保護モードと同じ。

保護モード例外

- #GP(0) 現行特権レベルが 0 でない場合。
ECX <> 0 の場合。
- #UD CPUID.MONITOR (ECX ビット 3) = 0 の場合。
F3H、F2H、66H、または LOCK のプリフィックスが使用されている場合。

実アドレスモード例外

- #GP(0) 現行特権レベルが 0 でない場合。
ECX <> 0 の場合。
- #UD CPUID.MONITOR (ECX ビット 3) = 0 の場合。
F3H、F2H、66H、または LOCK のプリフィックスが使用されている場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) 現行特権レベルが 0 でない場合。
ECX != 0 の場合。
- #UD CPUID.MONITOR (ECX ビット 3) = 0 の場合。
F3H、F2H、66H、または LOCK のプリフィックスが使用されている場合。

NEG - Two's Complement Negation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F6 /3	NEG <i>r/m8</i>	有効	有効	2 の補数が <i>r/m8</i> をネゲートする。
REX + F6 /3	NEG <i>r/m8</i> *	有効	N.E.	2 の補数が <i>r/m8</i> をネゲートする。
F7 /3	NEG <i>r/m16</i>	有効	有効	2 の補数が <i>r/m16</i> をネゲートする。
F7 /3	NEG <i>r/m32</i>	有効	有効	2 の補数が <i>r/m32</i> をネゲートする。
REX.W + F7 /3	NEG <i>r/m64</i>	有効	N.E.	2 の補数が <i>r/m64</i> をネゲートする。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

ソース・オペランドが 0 である場合は、CF フラグが 0 にクリアされる。そうでない場合は、CF フラグが 1 にセットされる。OF、SF、ZF、AF、PF フラグが結果に従ってセットされる。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

#GP(0)	デスティネーションが書き込み不可能なセグメントにある場合。 メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
#SS	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

NOP - No Operation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
90	NOP	有効	有効	操作なし。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。

例外（すべての動作モード）

なし。

NOT - One's Complement Negation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F6 /2	NOT <i>r/m8</i>	有効	有効	<i>r/m8</i> の各ビットを反転する。
REX + F6 /2	NOT <i>r/m8*</i>	有効	N.E.	<i>r/m8</i> の各ビットを反転する。
F7 /2	NOT <i>r/m16</i>	有効	有効	<i>r/m16</i> の各ビットを反転する。
F7 /2	NOT <i>r/m32</i>	有効	有効	<i>r/m32</i> の各ビットを反転する。
REX.W + F7 /2	NOT <i>r/m64</i>	有効	N.E.	<i>r/m64</i> の各ビットを反転する。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) デスティネーション・オペランドの指示先が書き込み不可能なセグメントの場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

OR - Logical Inclusive OR

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0C <i>ib</i>	OR AL, <i>imm8</i>	有効	有効	AL と <i>imm8</i> との OR をとる。
0D <i>iw</i>	OR AX, <i>imm16</i>	有効	有効	AX と <i>imm16</i> との OR をとる。
0D <i>id</i>	OR EAX, <i>imm32</i>	有効	有効	EAX と <i>imm32</i> との OR をとる。
REX.W + 0D <i>id</i>	OR RAX, <i>imm64</i>	有効	N.E.	RAX と <i>imm32</i> (符号拡張) との OR をとる。
80 /1 <i>ib</i>	OR <i>r/m8,imm8</i>	有効	有効	<i>r/m8</i> と <i>imm8</i> との OR をとる。
REX + 80 /1 <i>ib</i>	OR <i>r/m8*,imm8</i>	有効	N.E.	<i>r/m8</i> と <i>imm8</i> との OR をとる。
81 /1 <i>iw</i>	OR <i>r/m16,imm16</i>	有効	有効	<i>r/m16</i> と <i>imm16</i> との OR をとる。
81 /1 <i>id</i>	OR <i>r/m32,imm32</i>	有効	有効	<i>r/m32</i> と <i>imm32</i> との OR をとる。
REX.W + 81 /1 <i>id</i>	OR <i>r/m64,imm32</i>	有効	N.E.	<i>r/m64</i> と <i>imm32</i> (符号拡張) との OR をとる。
83 /1 <i>ib</i>	OR <i>r/m16,imm8</i>	有効	有効	<i>r/m16</i> と <i>imm8</i> (符号拡張) との OR をとる。
83 /1 <i>ib</i>	OR <i>r/m32,imm8</i>	有効	有効	<i>r/m32</i> と <i>imm8</i> (符号拡張) との OR をとる。
REX.W + 83 /1 <i>ib</i>	OR <i>r/m64,imm8</i>	有効	N.E.	<i>r/m64</i> と <i>imm8</i> (符号拡張) との OR をとる。
08 / <i>r</i>	OR <i>r/m8,r8</i>	有効	有効	<i>r/m8</i> と <i>r8</i> との OR をとる。
REX + 08 / <i>r</i>	OR <i>r/m8*,r8*</i>	有効	N.E.	<i>r/m8</i> と <i>r8</i> との OR をとる。
09 / <i>r</i>	OR <i>r/m16,r16</i>	有効	有効	<i>r/m16</i> と <i>r16</i> との OR をとる。
09 / <i>r</i>	OR <i>r/m32,r32</i>	有効	有効	<i>r/m32</i> と <i>r32</i> との OR をとる。
REX.W + 09 / <i>r</i>	OR <i>r/m64,r64</i>	有効	N.E.	<i>r/m64</i> と <i>r64</i> との OR をとる。
0A / <i>r</i>	OR <i>r8,r/m8</i>	有効	有効	<i>r8</i> と <i>r/m8</i> との OR をとる。
REX + 0A / <i>r</i>	OR <i>r8*,r/m8*</i>	有効	N.E.	<i>r8</i> と <i>r/m8</i> との OR をとる。
0B / <i>r</i>	OR <i>r16,r/m16</i>	有効	有効	<i>r16</i> と <i>r/m16</i> との OR をとる。
0B / <i>r</i>	OR <i>r32,r/m32</i>	有効	有効	<i>r32</i> と <i>r/m32</i> との OR をとる。
REX.W + 0B / <i>r</i>	OR <i>r64,r/m64</i>	有効	N.E.	<i>r64</i> と <i>r/m64</i> との OR をとる。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

OF および CF フラグがクリアされ、SF、ZF、PF フラグが結果に従ってセットされる。AF フラグの状態は未定義。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) デスティネーション・オペランドの指示先が書き込み不可能なセグメントの場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

ORPD - Bitwise Logical OR of Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 56 /r	ORPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の OR（論理和）演算を実行する。

IA-32e モードでの操作

XMM8 ～ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ～ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

ORPS - Bitwise Logical OR of Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 56 /r	ORPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の OR（論理和）演算を実行する。

IA-32e モードでの操作

XMM8 ～ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ～ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

OUT - Output to Port

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
E6 <i>ib</i>	OUT <i>imm8</i> , AL	有効	有効	ALにあるバイトをI/Oポートアドレス <i>imm8</i> に出力する。
E7 <i>ib</i>	OUT <i>imm8</i> , AX	有効	有効	AXにあるワードをI/Oポートアドレス <i>imm8</i> に出力する。
E7 <i>ib</i>	OUT <i>imm8</i> , EAX	有効	有効	EAXにあるダブルワードをI/Oポートアドレス <i>imm8</i> に出力する。
REX.W + E7 <i>ib</i>	OUT <i>imm8</i> , RAX	N.P.	N.E.	REXは後続の命令を変更しない。
EE	OUT DX, AL	有効	有効	ALにあるバイトをDXにあるI/Oポートアドレスに出力する。
EF	OUT DX, AX	有効	有効	AXにあるワードをDXにあるI/Oポートアドレスに出力する。
EF	OUT DX, EAX	有効	有効	EAXにあるダブルワードをDXにあるI/Oポートアドレスに出力する。
REX.W + EF	OUT DX, RAX	N.P.	N.E.	REXは後続の命令を変更しない。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。

保護モード例外

#GP(0) CPLがI/O特権レベル (IOPL) より大きく (低い特権をもつ)、アクセスされるI/OポートのTSSにある対応するI/Oパーミッション・ビットのいずれかが1である場合。

実アドレスモード例外

なし。

仮想 8086 モード例外

#GP(0) アクセスされるI/OポートのTSSにある対応するI/Oパーミッション・ビットのいずれかが1である場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0) CPLがI/O特権レベル (IOPL) より大きく (低い特権をもつ)、アクセスされるI/OポートのTSSにある対応するI/Oパーミッション・ビットのいずれかが1である場合。

OUTS/OUTSB/OUTSW/OUTSD - Output String to Port

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
6E	OUTS DX, m8	有効	有効	バイトを DS:(E)SI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
REX.W + 6E	OUTS DX, m8	有効	N.E.	バイトを RSI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
6F	OUTS DX, m16	有効	有効	ワードを DS:(E)SI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
6F	OUTS DX, m32	有効	有効	ダブルワードを DS:(E)SI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
REX.W + 6F	OUTS DX, m32	N.P.	N.E.	デフォルト・サイズを RSI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
6E	OUTSB	有効	有効	バイトを DS:(E)SI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
REX.W + 6E	OUTSB	有効	N.E.	バイトを RSI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
6F	OUTSW	有効	有効	ワードを DS:(E)SI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
6F	OUTSD	有効	有効	ダブルワードを DS:(E)SI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。
REX.W + 6F	OUTSD	N.P.	N.E.	デフォルト・サイズを RSI に指定されたメモリ・ロケーションから DX に指定された I/O ポートに出力する。

影響を受けるフラグ

なし。

IA-32e モードでの操作

デフォルトのオペランド・サイズは 32 ビットであり、REX.W によって拡張されることはない。

64 ビットモードでは RSI を使用できる。

保護モード例外

- #GP(0) CPL が I/O 特権レベル (IOPL) より大きく (低い特権をもつ)、アクセスされる I/O ポートの TSS にある対応する I/O パーミッション・ビットのいずれかが 1 である場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
セグメント・レジスタの内容が NULL セグメント・セレクタの場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) アクセスされる I/O ポートの TSS にある対応する I/O パーミッション・ビットのいずれかが 1 である場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) CPL が I/O 特権レベル (IOPL) より大きく (低い特権をもつ)、アクセスされる I/O ポートの TSS にある対応する I/O パーミッション・ビットのいずれかが 1 である場合。
メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

PACKSSWB/PACKSSDW - Pack with Signed Saturation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 63 /r	PACKSSWB <i>mm1</i> , <i>mm2/m64</i>	有効	有効	符号付き飽和処理を使用して、 <i>mm1</i> と <i>mm2/m64</i> の4個のパックド符号付き ワード整数を、 <i>mm1</i> の8個のパックド 符号付きバイト整数に変換する。
66 0F 63 /r	PACKSSWB <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	符号付き飽和処理を使用して、 <i>xmm1</i> と <i>xmm2/m128</i> の8個のパックド符号付き ワード整数を、 <i>xmm1</i> の16個のパックド 符号付きバイト整数に変換する。
0F 6B /r	PACKSSDW <i>mm1</i> , <i>mm2/m64</i>	有効	有効	符号付き飽和処理を使用して、 <i>mm1</i> と <i>mm2/m64</i> の2個のパックド符号付きダ ブルワード整数を、 <i>mm1</i> の4個のパッ クド符号付きワード整数に変換する。
66 0F 6B /r	PACKSSDW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	符号付き飽和処理を使用して、 <i>xmm1</i> と <i>xmm2/m128</i> の4個のパックド符号付き ダブルワード整数を、 <i>xmm1</i> の8個の パックド符号付きワード整数に変換す る。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランド のアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされて いて、現行特権レベルが 3 のときにアライメントが合わないメモ リ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

PACKUSWB - Pack with Unsigned Saturation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 67 /r	PACKUSWB <i>mm</i> , <i>mm/m64</i>	有効	有効	符号なし飽和処理を使用して、 <i>mm</i> の 4 個の符号付きワード整数と <i>mm/m64</i> の 4 個の符号付きワード整数を、 <i>mm</i> の 8 個の符号なしバイト整数に変換する。
66 0F 67 /r	PACKUSWB <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	符号なし飽和処理を使用して、 <i>xmm1</i> の 8 個の符号付きワード整数と <i>xmm2/m128</i> の 8 個の符号付きワード整数を、 <i>xmm1</i> の 16 個の符号なしバイト整数に変換する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

PADDB/PADDW/PADDD - Add Packed Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F FC /r	PADDB <i>mm, mm/ m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックドバイト整数を加算する。
66 0F FC /r	PADDB <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックドバイト整数を加算する。
0F FD /r	PADDW <i>mm, mm/ m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックドワード整数を加算する。
66 0F FD /r	PADDW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックドワード整数を加算する。
0F FE /r	PADDD <i>mm, mm/ m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックド・ダブルワード整数を加算する。
66 0F FE /r	PADDD <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド・ダブルワード整数を加算する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされており、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

PADDQ - Add Packed Quadword Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F D4 /r	PADDQ <i>mm1,mm2/m64</i>	有効	有効	<i>mm2/m64</i> と <i>mm1</i> のクワッドワード整数を加算し、結果を <i>mm1</i> に格納する。
66 0F D4 /r	PADDQ <i>xmm1,xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド・クワッドワード整数を加算し、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PADDSB/PADDSSW - Add Packed Signed Integers with Signed Saturation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F EC /r	PADDSB <i>mm, mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックド符号付きバイト整数を加算し、結果を飽和处理する。
66 0F EC /r	PADDSB <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド符号付きバイト整数を加算し、結果を飽和处理する。
0F ED /r	PADDSSW <i>mm, mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックド符号付きワード整数を加算し、結果を飽和处理する。
66 0F ED /r	PADDSSW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド符号付きワード整数を加算し、結果を飽和处理する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

PADDUSB/PADDUSW - Add Packed Unsigned Integers with Unsigned Saturation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F DC /r	PADDUSB <i>mm, mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックド符号なしバイト整数を加算し、結果を飽和処理する。
66 0F DC /r	PADDUSB <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド符号なしバイト整数を加算し、結果を飽和処理する。
0F DD /r	PADDUSW <i>mm, mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックド符号なしワード整数を加算し、結果を飽和処理する。
66 0F DD /r	PADDUSW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド符号なしワード整数を加算し、結果を飽和処理する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PAND - Logical AND

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F DB /r	PAND <i>mm, mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のビット単位の AND (論理積) 演算を実行する。
66 0F DB /r	PAND <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の AND (論理積) 演算を実行する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PANDN - Logical AND NOT

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F DF /r	PANDN <i>mm</i> , <i>mm</i> / <i>m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のビット単位の AND NOT (否定論理積) 演算を実行する。
66 0F DF /r	PANDN <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の AND NOT (否定論理積) 演算を実行する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PAUSE - Spin Loop Hint

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 90	PAUSE	有効	有効	spin-wait ループのパフォーマンスを向上させるためのヒントをプロセッサに提供する。

IA-32e モードでの操作

レガシーモードと同じ。

例外（すべての動作モード）

なし。

数値例外

なし。

PAVGB/PAVGW - Average Packed Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F E0 /r	PAVGB <i>mm1, mm2/m64</i>	有効	有効	丸めを使用して、 <i>mm2/m64</i> と <i>mm1</i> のパックド符号なしバイト整数の平均を求める。
66 0F E0, /r	PAVGB <i>xmm1, xmm2/m128</i>	有効	有効	丸めを使用して、 <i>xmm2/m128</i> と <i>xmm1</i> のパックド符号なしバイト整数の平均を求める。
0F E3 /r	PAVGW <i>mm1, mm2/m64</i>	有効	有効	丸めを使用して、 <i>mm2/m64</i> と <i>mm1</i> のパックド符号なしワード整数の平均を求める。
66 0F E3 /r	PAVGW <i>xmm1, xmm2/m128</i>	有効	有効	丸めを使用して、 <i>xmm2/m128</i> と <i>xmm1</i> のパックド符号なしワード整数の平均を求める。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PCMPEQB/PCMPEQW/PCMPEQD - Compare Packed Data for Equal

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 74 /r	PCMPEQB <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックドバイトを等しいか比較する。
66 0F 74 /r	PCMPEQB <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックドバイトを等しいか比較する。
0F 75 /r	PCMPEQW <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックドワードを等しいか比較する。
66 0F 75 /r	PCMPEQW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックドワードを等しいか比較する。
0F 76 /r	PCMPEQD <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のパックド・ダブルワードを等しいか比較する。
66 0F 76 /r	PCMPEQD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド・ダブルワードを等しいか比較する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされており、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PCMPGTB/PCMPGTW/PCMPGTD - Compare Packed Signed Integers for Greater Than

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 64 /r	PCMPGTB <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm</i> と <i>mm/m64</i> のパックド符号付きバイト整数を、「より大きい」の条件で比較する。
66 0F 64 /r	PCMPGTB <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> のパックド符号付きバイト整数を、「より大きい」の条件で比較する。
0F 65 /r	PCMPGTW <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm</i> と <i>mm/m64</i> のパックド符号付きワード整数を、「より大きい」の条件で比較する。
66 0F 65 /r	PCMPGTW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> のパックド符号付きワード整数を、「より大きい」の条件で比較する。
0F 66 /r	PCMPGTD <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm</i> と <i>mm/m64</i> のパックド符号付きダブルワード整数を、「より大きい」の条件で比較する。
66 0F 66 /r	PCMPGTD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> のパックド符号付きダブルワード整数を、「より大きい」の条件で比較する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PEXTRW - Extract Word

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F C5 /r ib	PEXTRW <i>r32, mm, imm8</i>	有効	有効	<i>imm8</i> によって指定されたワードを <i>mm</i> から抽出し、 <i>r32</i> に移動する。
REX.W + 0F C5 /r ib	PEXTRW <i>r64, mm, imm8</i>	有効	N.E.	<i>imm8</i> によって指定されたワードを <i>mm</i> から抽出し、 <i>r16</i> に移動する。16 ビットがゼロ拡張された結果、64 ビットになる。
66 0F C5 /r ib	PEXTRW <i>r32, xmm, imm8</i>	有効	有効	<i>imm8</i> によって指定されたワードを <i>xmm</i> から抽出し、 <i>r32</i> に移動する。
REX.W + 66 0F C5 /r ib	PEXTRW <i>r64, xmm, imm8</i>	有効	N.E.	<i>imm8</i> によって指定されたワードを <i>xmm</i> から抽出し、 <i>r16</i> に移動する。16 ビットがゼロ拡張された結果、64 ビットになる。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

実アドレスモード例外

- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

仮想 8086 モード例外

実アドレスモードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|-----|---|
| #UD | CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #MF | (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。 |

数値例外

なし。

PINSRW - Insert Word

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F C4 /r ib	PINSRW <i>mm, r32/ m16, imm8</i>	有効	有効	<i>r32</i> または <i>m16</i> の下位ワードを、 <i>imm8</i> で指定された <i>mm</i> 内のワード位置に挿入する。
REX.W + 0F C4 /r ib	PINSRW <i>mm, r64/ m16, imm8</i>	有効	N.E.	<i>r64</i> または <i>m16</i> の下位ワードを、 <i>imm8</i> で指定された <i>mm</i> 内のワード位置に挿入する。
66 0F C4 /r ib	PINSRW <i>xmm, r32/ m16, imm8</i>	有効	有効	<i>r32</i> または <i>m16</i> の下位ワードを、 <i>imm8</i> で指定された <i>xmm</i> 内のワード位置に移動する。
REX.W + 66 0F C4 /r ib	PINSRW <i>xmm, r64/ m16, imm8</i>	有効	N.E.	<i>r64</i> または <i>m16</i> の下位ワードを、 <i>imm8</i> で指定された <i>xmm</i> 内のワード位置に移動する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMADDWD - Multiply and Add Packed Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F F5 /r	PMADDWD <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm</i> のパックドワードに <i>mm/m64</i> のパックドワードを掛ける。結果の隣接するダブルワードを加算して <i>mm</i> にストアする。
66 0F F5 /r	PMADDWD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> のパックドワード整数に <i>xmm2/m128</i> のパックドワード整数を掛ける。結果の隣接するダブルワードを加算して <i>xmm1</i> にストアする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMAXSW - Maximum of Packed Signed Word Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F EE /r	PMAXSW <i>mm1</i> , <i>mm2/m64</i>	有効	有効	<i>mm2/m64</i> と <i>mm1</i> の符号付きワード整数を比較して最大値を返す。
66 0F EE /r	PMAXSW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の符号付きワード整数を比較して最大値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

オペランドの一部が 0 ~ FFFH の実効アドレス空間の範囲外の場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMAXUB - Maximum of Packed Unsigned Byte Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F DE /r	PMAXUB <i>mm1</i> , <i>mm2/m64</i>	有効	有効	<i>mm2/m64</i> と <i>mm1</i> の符号なしバイト整数を比較して最大値を返す。
66 0F DE /r	PMAXUB <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の符号なしバイト整数を比較して最大値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

例外

なし。

PMINSW - Minimum of Packed Signed Word Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F EA /r	PMINSW <i>mm1</i> , <i>mm2/m64</i>	有効	有効	<i>mm2/m64</i> と <i>mm1</i> の符号付きワード整数を比較して最小値を返す。
66 0F EA /r	PMINSW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の符号付きワード整数を比較して最小値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMINUB - Minimum of Packed Unsigned Byte Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F DA /r	PMINUB <i>mm1</i> , <i>mm2/m64</i>	有効	有効	<i>mm2/m64</i> と <i>mm1</i> の符号なしバイト整数を比較して最小値を返す。
66 0F DA /r	PMINUB <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> の符号なしバイト整数を比較して最小値を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMOVMSKB - Move Byte Mask

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F D7 /r	PMOVMSKB <i>r32</i> , <i>mm</i>	有効	有効	<i>mm</i> のバイトマスクを <i>r32</i> に移動する。
REX.W + 0F D7 /r	PMOVMSKB <i>r64</i> , <i>mm</i>	有効	N.E.	<i>mm</i> のバイトマスクを <i>r64</i> の下位 32 ビットに移動し、上位 32 ビットをゼロ で埋める。
66 0F D7 /r	PMOVMSKB <i>r32</i> , <i>xmm</i>	有効	有効	<i>xmm</i> のバイトマスクを <i>r32</i> に移動する。
REX.W + 66 0F D7 /r	PMOVMSKB <i>r64</i> , <i>xmm</i>	有効	N.E.	<i>xmm</i> のバイトマスクを <i>r64</i> の下位 32 ビットに移動し、上位 32 ビットをゼロ で埋める。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

数値例外

なし。

PMULHUW - Multiply Packed Unsigned Integers and Store High Result

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F E4 /r	PMULHUW <i>mm1</i> , <i>mm2/m64</i>	有効	有効	<i>mm1</i> レジスタと <i>mm2/m64</i> のパックド符号なしワード整数を乗算し、結果の上位 16 ビットを <i>mm1</i> に格納する。
66 0F E4 /r	PMULHUW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> のパックド符号なしワード整数を乗算し、結果の上位 16 ビットを <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMULHW - Multiply Packed Signed Integers and Store High Result

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F E5 /r	PMULHW <i>mm, mm/m64</i>	有効	有効	<i>mm1</i> レジスタと <i>mm2/m64</i> のパックド符号付きワード整数を乗算し、結果の上位 16 ビットを <i>mm1</i> に格納する。
66 0F E5 /r	PMULHW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> のパックド符号付きワード整数を乗算し、結果の上位 16 ビットを <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMULLW - Multiply Packed Signed Integers and Store Low Result

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F D5 /r	PMULLW <i>mm, mm/m64</i>	有効	有効	<i>mm1</i> レジスタと <i>mm2/m64</i> のパックド符号付きワード整数を乗算し、結果の下位 16 ビットを <i>mm1</i> に格納する。
66 0F D5 /r	PMULLW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> のパックド符号付きワード整数を乗算し、結果の下位 16 ビットを <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PMULUDQ - Multiply Packed Unsigned Doubleword Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F F4 /r	PMULUDQ <i>mm1</i> , <i>mm2/m64</i>	有効	有効	<i>mm1</i> の符号なしダブルワード整数に <i>mm2/m64</i> の符号なしダブルワード整数を掛けて、結果のクワッドワードを <i>mm1</i> に格納する。
66 0F F4 /r	PMULUDQ <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> のパックド符号なしダブルワード整数に <i>xmm2/m128</i> のパックド符号なしダブルワード整数を掛けて、結果のクワッドワードを <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

POP - Pop a Value from the Stack

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
8F /0	POP <i>m16</i>	有効	有効	スタックのトップを <i>m16</i> にポップし、スタックポインタをインクリメントする。
8F /0	POP <i>m32</i>	N.E.	有効	スタックのトップを <i>m32</i> にポップし、スタックポインタをインクリメントする。
REX.W + 8F /0	POP <i>m64</i>	有効	N.E.	スタックのトップを <i>m64</i> にポップし、スタックポインタをインクリメントする。32 ビットの実数・サイズはコード化できない。
58+ <i>rw</i>	POP <i>r16</i>	有効	有効	スタックのトップを <i>r16</i> にポップし、スタックポインタをインクリメントする。
58+ <i>rd</i>	POP <i>r32</i>	N.E.	有効	スタックのトップを <i>r32</i> にポップし、スタックポインタをインクリメントする。
REX.W + 58+ <i>rd</i>	POP <i>r64</i>	有効	N.E.	スタックのトップを <i>r64</i> にポップし、スタックポインタをインクリメントする。32 ビットの実数・サイズはコード化できない。
1F	POP DS	無効	有効	スタックのトップを DS にポップし、スタックポインタをインクリメントする。
07	POP ES	無効	有効	スタックのトップを ES にポップし、スタックポインタをインクリメントする。
17	POP SS	無効	有効	スタックのトップを SS にポップし、スタックポインタをインクリメントする。
0F A1	POP FS	有効	有効	スタックのトップを FS にポップし、スタックポインタを 16 ビットだけインクリメントする。
0F A1	POP FS	N.E.	有効	スタックのトップを FS にポップし、スタックポインタを 32 ビットだけインクリメントする。
0F A1	POP FS	有効	有効	スタックのトップを FS にポップし、スタックポインタを 64 ビットだけインクリメントする。
0F A9	POP GS	有効	有効	スタックのトップを GS にポップし、スタックポインタを 16 ビットだけインクリメントする。
0F A9	POP GS	N.E.	有効	スタックのトップを GS にポップし、スタックポインタを 32 ビットだけインクリメントする。
0F A9	POP GS	有効	有効	スタックのトップを GS にポップし、スタックポインタを 64 ビットだけインクリメントする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

上記の表を参照。

保護モード例外

#GP(0)	<p>NULL セグメント・セクタで SS レジスタをロードしようとした場合。</p> <p>デスティネーション・オペランドが書き込み不可能なセグメントの場合。</p> <p>メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。</p> <p>DS、ES、FS、または GS レジスタを使用してメモリにアクセスしたが、その内容が NULL セグメント・セクタであった場合。</p>
#GP (セクタ)	<p>セグメント・セクタ・インデックスがディスクリプタ・テーブルの範囲外の場合。</p> <p>SS レジスタがロードされ、セグメント・セクタの RPL およびセグメント・ディスクリプタの DPL が CPL に等しくない場合。</p> <p>SS レジスタがロードされ、指示先のセグメントが書き込み不可能なデータ・セグメントである場合。</p> <p>DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは読み出し可能なコード・セグメントでない場合。</p> <p>DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは非コンフォーミング・コード・セグメントであるが、RPL と CPL の両方とも DPL より大きい場合。</p>
#SS(0)	<p>スタックの現在のトップがスタック・セグメント内にない場合。</p> <p>メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。</p>
#SS (セクタ)	<p>SS レジスタがロードされようとしたとき、指示先のセグメントが存在しないとマークされていた場合。</p>
#NP	<p>DS、ES、FS、または GS レジスタがロードされ、指示先のセグメントが存在しないとマークされている場合。</p>
#PF (フォルトコード)	<p>ページフォルトが発生した場合。</p>
#AC(0)	<p>現行特権レベルが 3 のときに、アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。</p>

実アドレスモード例外

#GP	<p>メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。</p>
-----	---

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #SS(U) スタックアドレスが非標準形式の場合。
- #GP (セクタ) ディスクリプタがディスクリプタ・テーブルの範囲外の場合。
FS または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは読み出し可能なコード・セグメントでない場合。
FS または GS レジスタがロードされ、指示先のセグメントがデータ・セグメントまたは非コンフォーミング・コード・セグメントであるが、RPL と CPL の両方とも DPL より大きい場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NP FS または GS レジスタがロードされ、指示先のセグメントが存在しないとマークされている場合。

POPA/POPAD - Pop All General-Purpose Registers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
61	POPA	無効	有効	DI、SI、BP、BX、DX、CX、AX をポップする。
61	POPAD	無効	有効	EDI、ESI、EBP、EBX、EDX、ECX、EAX をポップする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットモードでは無効である。

保護モード例外

- #SS(0) 開始スタックアドレスまたは終了スタックアドレスがスタック・セグメント内でない場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) 現行特権レベルが 3 のときに、アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

実アドレスモード例外

- #SS 開始スタックアドレスまたは終了スタックアドレスがスタック・セグメント内でない場合。

仮想 8086 モード例外

- #SS(0) 開始スタックアドレスまたは終了スタックアドレスがスタック・セグメント内でない場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。
- #PF (フォルトコード) ページフォルトが発生した場合。

POPF/POPFD - Pop Stack into EFLAGS Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
9D	POPF	有効	有効	スタックのトップを EFLAGS の下位 16 ビットにポップする。
9D	POPFD	N.E.	有効	スタックのトップを EFLAGS にポップする。
REX.W + 9D	POPFQ	有効	N.E.	スタックのトップをゼロ拡張して RFLAGS にポップする。

影響を受けるフラグ

予約ビットと VM ビットを除くすべてのフラグ。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 64 ビットである。スタックから 64 ビットをポップし、下位 32 ビットを EFLAGS にロードする。RFLAGS の上位 32 ビットはゼロ拡張する。

32 ビットのオペランド・サイズはコード化できない。

保護モード例外

- #SS(0) スタックのトップがスタック・セグメント内でない場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) 現行特権レベルが 3 のときに、アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

実アドレスモード例外

- #SS スタックのトップがスタック・セグメント内でない場合。

仮想 8086 モード例外

- #GP(0) I/O 特権レベルが 3 より小さい場合。
オペランド・サイズ・オーバーライド・プリフィックスの付いた POPF/POPFD 命令を実行しようとした場合。
- #SS(0) スタックのトップがスタック・セグメント内でない場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #SS(U) スタックアドレスが非標準形式の場合。

POR - Bitwise Logical OR

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F EB /r	POR <i>mm, mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のビット単位の OR (論理和) 演算を実行する。
66 0F EB /r	POR <i>xmm1, xmm2/ m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の OR (論理和) 演算を実行する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

同等のインテル® C/C++ コンパイラ組み込み関数

POR `__m64 _mm_or_si64(__m64 m1, __m64 m2)`

POR `__m128i _mm_or_si128(__m128i m1, __m128i m2)`

影響を受けるフラグ

なし。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PREFETCHh - Prefetch Data Into Caches

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 18 /1	PREFETCHT0 <i>m8</i>	有効	有効	T0 ヒントを使用して、 <i>m8</i> のデータをプロセッサの近くに移動する。
0F 18 /2	PREFETCHT1 <i>m8</i>	有効	有効	T1 ヒントを使用して、 <i>m8</i> のデータをプロセッサの近くに移動する。
0F 18 /3	PREFETCHT2 <i>m8</i>	有効	有効	T2 ヒントを使用して、 <i>m8</i> のデータをプロセッサの近くに移動する。
0F 18 /0	PREFETCHNTA <i>m8</i>	有効	有効	NTA ヒントを使用して、 <i>m8</i> のデータをプロセッサの近くに移動する。

IA-32e モードでの操作

レガシーモードと同じ。

数値例外

なし。

保護モード例外

なし。

実アドレスモード例外

なし。

仮想 8086 モード例外

なし。

64 ビットモード例外

なし。

PSADBW - Compute Sum of Absolute Differences

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F F6 /r	PSADBW <i>mm1</i> , <i>mm2/m64</i>	有効	有効	<i>mm2/m64</i> と <i>mm1</i> のパックド符号なし バイト整数の差の絶対値を計算し、得ら れた差を合計して 1 符号なしワード整数 の結果を返す。
66 0F F6 /r	PSADBW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のパックド符号なし バイト整数の差の絶対値を計算し、下 位の 8 つの差と上位の 8 つの差を別々に 合計して 2 つの符号なしワード整数の結 果を返す。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランド のアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされ ていて、現行特権レベルが 3 のときにアライメントが合わないメモ リ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PSHUFD - Shuffle Packed Doublewords

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 70 /r ib	PSHUFD <i>xmm1</i> , <i>xmm2/m128</i> , <i>imm8</i>	有効	有効	<i>imm8</i> のエンコーディングに基づいて、 <i>xmm2/m128</i> のダブルワードをシャッフルし、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#PF (フォルトコード) ページフォルトが発生した場合。

実アドレスモード例外

#GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|---|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |

数値例外

なし。

PSHUFHW - Shuffle Packed High Words

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 70 /r ib	PSHUFHW <i>xmm1</i> , <i>xmm2/m128</i> , <i>imm8</i>	有効	有効	<i>imm8</i> のエンコーディングに基づいて、 <i>xmm2/m128</i> の上位ワードをシャッフルし、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#PF (フォルトコード) ページフォルトが発生した場合。

実アドレスモード例外

#GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|---|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |

数値例外

なし。

PSHUFLW - Shuffle Packed Low Words

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 70 /r ib	PSHUFLW <i>xmm1</i> , <i>xmm2/m128</i> , <i>imm8</i>	有効	有効	<i>imm8</i> のエンコーディングに基づいて、 <i>xmm2/m128</i> の下位ワードをシャッフルし、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#PF (フォルトコード) ページフォルトが発生した場合。

実アドレスモード例外

#GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|---|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |

数値例外

なし。

PSHUFW - Shuffle Packed Words

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 70 /r ib	PSHUFW <i>mm1</i> , <i>mm2/m64</i> , <i>imm8</i>	有効	有効	<i>imm8</i> のエンコーディングに基づいて <i>mm2/m64</i> のワードをシャッフルし、結果を <i>mm1</i> にストアする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #UD CR0 の EM がセットされた場合。
- #NM CR0 の TS がセットされた場合。
- #MF 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
- #NM CR0 の TS がセットされた場合。
- #MF 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#UD	CR0 の EM がセットされた場合。
#NM	CR0 の TS がセットされた場合。
#MF	未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PSLLDQ - Shift Double Quadword Left Logical

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 73 /7 ib	PSLLDQ <i>xmm1</i> , <i>imm8</i>	有効	有効	<i>imm8</i> で指定されたバイト数だけ <i>xmm1</i> を左にシフトし、下位はゼロで埋める。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPLUID 機能フラグ SSE2 が 0 の場合。
#NM CR0 の TS がセットされた場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

数値例外

なし。

PSLLW/PSLLD/PSLLQ - Shift Packed Data Left Logical

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F F1 /r	PSLLW <i>mm, mm/m64</i>	有効	有効	<i>mm</i> のワードを <i>mm/m64</i> だけ左にシフトし、下位はゼロで埋める。
66 0F F1 /r	PSLLW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のワードを <i>xmm2/m128</i> だけ左にシフトし、下位はゼロで埋める。
0F 71 /6 ib	PSLLW <i>xmm1, imm8</i>	有効	有効	<i>mm</i> のワードを <i>imm8</i> だけ左にシフトし、下位はゼロで埋める。
66 0F 71 /6 ib	PSLLW <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のワードを <i>imm8</i> だけ左にシフトし、下位はゼロで埋める。
0F F2 /r	PSLLD <i>mm, mm/m64</i>	有効	有効	<i>mm</i> のダブルワードを <i>mm/m64</i> だけ左にシフトし、下位はゼロで埋める。
66 0F F2 /r	PSLLD <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のダブルワードを <i>xmm2/m128</i> だけ左にシフトし、下位はゼロで埋める。
0F 72 /6 ib	PSLLD <i>mm, imm8</i>	有効	有効	<i>mm</i> のダブルワードを <i>imm8</i> だけ左にシフトし、下位はゼロで埋める。
66 0F 72 /6 ib	PSLLD <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のダブルワードを <i>imm8</i> だけ左にシフトし、下位はゼロで埋める。
0F F3 /r	PSLLQ <i>mm, mm/m64</i>	有効	有効	<i>mm</i> のクワッドワードを <i>mm/m64</i> だけ左にシフトし、下位はゼロで埋める。
66 0F F3 /r	PSLLQ <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のクワッドワードを <i>xmm2/m128</i> だけ左にシフトし、下位はゼロで埋める。
0F 73 /6 ib	PSLLQ <i>mm, imm8</i>	有効	有効	<i>mm</i> のクワッドワードを <i>imm8</i> だけ左にシフトし、下位はゼロで埋める。
66 0F 73 /6 ib	PSLLQ <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のクワッドワードを <i>imm8</i> だけ左にシフトし、下位はゼロで埋める。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PSRAW/PSRAD - Shift Packed Data Right Arithmetic

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F E1 /r	PSRAW <i>mm, mm/m64</i>	有効	有効	<i>mm</i> のワードを <i>mm/m64</i> だけ右にシフトし、上位は符号ビットで埋める。
66 0F E1 /r	PSRAW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のワードを <i>xmm2/m128</i> だけ右にシフトし、上位は符号ビットで埋める。
0F 71 /4 ib	PSRAW <i>mm, imm8</i>	有効	有効	<i>mm</i> のワードを <i>imm8</i> だけ右にシフトし、上位は符号ビットで埋める。
66 0F 71 /4 ib	PSRAW <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のワードを <i>imm8</i> だけ右にシフトし、上位は符号ビットで埋める。
0F E2 /r	PSRAD <i>mm, mm/m64</i>	有効	有効	<i>mm</i> のダブルワードを <i>mm/m64</i> だけ右にシフトし、上位は符号ビットで埋める。
66 0F E2 /r	PSRAD <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のダブルワードを <i>xmm2/m128</i> だけ右にシフトし、上位は符号ビットで埋める。
0F 72 /4 ib	PSRAD <i>mm, imm8</i>	有効	有効	<i>mm</i> のダブルワードを <i>imm8</i> だけ右にシフトし、上位は符号ビットで埋める。
66 0F 72 /4 ib	PSRAD <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のダブルワードを <i>imm8</i> だけ右にシフトし、上位は符号ビットで埋める。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。



PSRLDQ - Shift Double Quadword Right Logical

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 73 /3 ib	PSRLDQ <i>xmm1</i> , <i>imm8</i>	有効	有効	<i>xmm1</i> を <i>imm8</i> だけ右にシフトし、上位はゼロで埋める。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPLUID 機能フラグ SSE2 が 0 の場合。
#NM CR0 の TS がセットされた場合。

実アドレスモード例外

保護モードと同じ例外。

仮想 8086 モード例外

保護モードと同じ例外。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

数値例外

なし。

PSRLW/PSRLD/PSRLQ - Shift Packed Data Right Logical

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F D1 /r	PSRLW <i>mm, mm/m64</i>	有効	有効	<i>mm</i> のワードを <i>mm/m64</i> に指定されたビットだけ右にシフトし、上位はゼロで埋める。
66 0F D1 /r	PSRLW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のワードを <i>xmm2/m128</i> に指定されたビットだけ右にシフトし、上位はゼロで埋める。
0F 71 /2 ib	PSRLW <i>mm, imm8</i>	有効	有効	<i>mm</i> のワードを <i>imm8</i> だけ右にシフトし、上位はゼロで埋める。
66 0F 71 /2 ib	PSRLW <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のワードを <i>imm8</i> だけ右にシフトし、上位はゼロで埋める。
0F D2 /r	PSRLD <i>mm, mm/m64</i>	有効	有効	<i>mm</i> のダブルワードを <i>mm/m64</i> に指定されたビットだけ右にシフトし、上位はゼロで埋める。
66 0F D2 /r	PSRLD <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のダブルワードを <i>xmm2/m128</i> に指定されたビットだけ右にシフトし、上位はゼロで埋める。
0F 72 /2 ib	PSRLD <i>mm, imm8</i>	有効	有効	<i>mm</i> のダブルワードを <i>imm8</i> だけ右にシフトし、上位はゼロで埋める。
66 0F 72 /2 ib	PSRLD <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のダブルワードを <i>imm8</i> だけ右にシフトし、上位はゼロで埋める。
0F D3 /r	PSRLQ <i>mm, mm/m64</i>	有効	有効	<i>mm</i> を <i>mm/m64</i> に指定されたビットだけ右にシフトし、上位はゼロで埋める。
66 0F D3 /r	PSRLQ <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のクワッドワードを <i>xmm2/m128</i> に指定されたビットだけ右にシフトし、上位はゼロで埋める。
0F 73 /2 ib	PSRLQ <i>mm, imm8</i>	有効	有効	<i>mm</i> を <i>imm8</i> だけ右にシフトし、上位はゼロで埋める。
66 0F 73 /2 ib	PSRLQ <i>xmm1, imm8</i>	有効	有効	<i>xmm1</i> のクワッドワードを <i>imm8</i> だけ右にシフトし、上位はゼロで埋める。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

64 ビットモード例外

#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PSUBB/PSUBW/PSUBD - Subtract Packed Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F F8 /r	PSUBB <i>mm, mm/ m64</i>	有効	有効	<i>mm</i> のパックドバイト整数から <i>mm/m64</i> のパックドバイト整数を引く。
66 0F F8 /r	PSUBB <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のパックドバイト整数から <i>xmm2/ m128</i> のパックドバイト整数を引く。
0F F9 /r	PSUBW <i>mm, mm/ m64</i>	有効	有効	<i>mm</i> のパックドワード整数から <i>mm/m64</i> のパックドワード整数を引く。
66 0F F9 /r	PSUBW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のパックドワード整数から <i>xmm2/ m128</i> のパックドワード整数を引く。
0F FA /r	PSUBD <i>mm, mm/ m64</i>	有効	有効	<i>mm</i> のパックド・ダブルワード整数から <i>mm/m64</i> のパックド・ダブルワード整数を引く。
66 0F FA /r	PSUBD <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> のパックド・ダブルワード整数から <i>xmm2/mem128</i> のパックド・ダブルワード整数を引く。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PSUBQ - Subtract Packed Quadword Integers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F FB /r	PSUBQ <i>mm1, mm2/ m64</i>	有効	有効	<i>mm2/m64</i> から <i>mm1</i> のクワッドワード整数を引く。
66 0F FB /r	PSUBQ <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> から <i>xmm1</i> のパックド・クワッドワード整数を引く。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。



PSUBSB/PSUBSW - Subtract Packed Signed Integers with Signed Saturation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F E8 /r	PSUBSB <i>mm, mm/m64</i>	有効	有効	<i>mm</i> の符号付きパックドバイトから <i>mm/m64</i> の符号付きパックドバイトを引き、結果を飽和させる。
66 0F E8 /r	PSUBSB <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> の符号付きパックドバイトから <i>xmm2/m128</i> の符号付きパックドバイトを引き、結果を飽和させる。
0F E9 /r	PSUBSW <i>mm, mm/m64</i>	有効	有効	<i>mm</i> の符号付きパックドワードから <i>mm/m64</i> の符号付きパックドワードを引き、結果を飽和させる。
66 0F E9 /r	PSUBSW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> の符号付きパックドワードから <i>xmm2/m128</i> の符号付きパックドワードを引き、結果を飽和させる。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #UD CR0 の EM がセットされた場合。
(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。
(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。



PSUBUSB/PSUBUSW - Subtract Packed Unsigned Integers with Unsigned Saturation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F D8 /r	PSUBUSB <i>mm, mm/m64</i>	有効	有効	<i>mm</i> の符号なしパックドバイトから <i>mm/m64</i> の符号なしパックドバイトを引き、結果を飽和させる。
66 0F D8 /r	PSUBUSB <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> の符号なしパックドバイトから <i>xmm2/m128</i> の符号なしパックドバイトを引き、結果を飽和させる。
0F D9 /r	PSUBUSW <i>mm, mm/m64</i>	有効	有効	<i>mm</i> の符号なしパックドワードから <i>mm/m64</i> の符号なしパックドワードを引き、結果を飽和させる。
66 0F D9 /r	PSUBUSW <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm1</i> の符号なしパックドワードから <i>xmm2/m128</i> の符号なしパックドワードを引き、結果を飽和させる。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。



PUNPCKHBW/PUNPCKHWD/PUNPCKHDQ/PUNPCKHQDQ - Unpack High Data

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 68 /r	PUNPCKHBW <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm</i> および <i>mm/m64</i> から <i>mm</i> に上位バイトをアンパックしてインターリーブする。
66 0F 68 /r	PUNPCKHBW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> に上位バイトをアンパックしてインターリーブする。
0F 69 /r	PUNPCKHWD <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm</i> および <i>mm/m64</i> から <i>mm</i> に上位ワードをアンパックしてインターリーブする。
66 0F 69 /r	PUNPCKHWD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> に上位ワードをアンパックしてインターリーブする。
0F 6A /r	PUNPCKHDQ <i>mm</i> , <i>mm/m64</i>	有効	有効	<i>mm</i> および <i>mm/m64</i> から <i>mm</i> に上位ダブルワードをアンパックしてインターリーブする。
66 0F 6A /r	PUNPCKHDQ <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> に上位ダブルワードをアンパックしてインターリーブする。
66 0F 6D /r	PUNPCKHQDQ <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> に上位クワッドワードをアンパックしてインターリーブする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット・バージョンのみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット・バージョンのみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット・バージョンのみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PUNPCKLBW/PUNPCKLWD/PUNPCKLDQ/PUNPCKLQDQ - Unpack Low Data

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 60 /r	PUNPCKLBW <i>mm</i> , <i>mm/m32</i>	有効	有効	<i>mm</i> および <i>mm/m32</i> から <i>mm</i> に下位バイトをアンパックしてインターリーブする。
66 0F 60 /r	PUNPCKLBW <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> に下位バイトをアンパックしてインターリーブする。
0F 61 /r	PUNPCKLWD <i>mm</i> , <i>mm/m32</i>	有効	有効	<i>mm</i> および <i>mm/m32</i> から <i>mm</i> に下位ワードをアンパックしてインターリーブする。
66 0F 61 /r	PUNPCKLWD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> に下位ワードをアンパックしてインターリーブする。
0F 62 /r	PUNPCKLDQ <i>mm</i> , <i>mm/m32</i>	有効	有効	<i>mm</i> および <i>mm/m32</i> から <i>mm</i> に下位ダブルワードをアンパックしてインターリーブする。
66 0F 62 /r	PUNPCKLDQ <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> に下位ダブルワードをアンパックしてインターリーブする。
66 0F 6C /r	PUNPCKLQDQ <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> および <i>xmm2/m128</i> から <i>xmm1</i> レジスタに下位クワッドワードをアンパックしてインターリーブする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
(128 ビット・バージョンのみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #UD CR0 の EM がセットされた場合。
- #NM CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) (128 ビット・バージョンのみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #UD CR0 の EM がセットされた場合。
- #NM (64 ビット操作のみ) CR0 の TS がセットされた場合。
- #MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 (128 ビット・バージョンのみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#UD	CR0 の EM がセットされた場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

PUSH - Push Word or Doubleword Onto the Stack

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
FF /6	PUSH <i>r/m16</i>	有効	有効	<i>r/m16</i> をプッシュする。
FF /6	PUSH <i>r/m32</i>	N.E.	有効	<i>r/m32</i> をプッシュする。
FF /6	PUSH <i>r/m64</i>	有効	N.E.	<i>r/m64</i> をプッシュする。デフォルトのオペランド・サイズは 64 ビットである。
50+ <i>rw</i>	PUSH <i>r16</i>	有効	有効	<i>r16</i> をプッシュする。
50+ <i>rd</i>	PUSH <i>r32</i>	N.E.	有効	<i>r32</i> をプッシュする。
50+ <i>rd</i>	PUSH <i>r64</i>	有効	N.E.	<i>r64</i> をプッシュする。デフォルトのオペランド・サイズは 64 ビットである。
6A	PUSH <i>imm8</i>	有効	有効	<i>imm8</i> をプッシュする。
68	PUSH <i>imm16</i>	有効	有効	<i>imm16</i> をプッシュする。
68	PUSH <i>imm32</i>	N.E.	有効	<i>imm32</i> をプッシュする。
68	PUSH <i>imm64</i>	有効	N.E.	ゼロ拡張された <i>imm32</i> をプッシュする。デフォルトのオペランド・サイズは 64 ビットである。
0E	PUSH CS	無効	有効	CS をプッシュする。
16	PUSH SS	無効	有効	SS をプッシュする。
1E	PUSH DS	無効	有効	DS をプッシュする。
06	PUSH ES	無効	有効	ES をプッシュする。
0F A0	PUSH FS	有効	有効	FS をプッシュして、スタックポインタを 16 ビットだけデクリメントする。
0F A0	PUSH FS	N.E.	有効	FS をプッシュして、スタックポインタを 32 ビットだけデクリメントする。
0F A0	PUSH FS	有効	N.E.	FS をプッシュする。デフォルトのオペランド・サイズは 64 ビットである (66h でオーバーライドすると 16 ビット操作になる)。
0F A8	PUSH GS	有効	有効	GS をプッシュして、スタックポインタを 16 ビットだけデクリメントする。
0F A8	PUSH GS	N.E.	有効	GS をプッシュして、スタックポインタを 32 ビットだけデクリメントする。
0F A8	PUSH GS	有効	N.E.	GS をプッシュする。デフォルトのオペランド・サイズは 64 ビットである (66h でオーバーライドすると 16 ビット操作になる)。

影響を受けるフラグ

なし。

IA-32e モードでの操作

上記の表を参照。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- DS、ES、FS、または GS レジスタを使用してメモリにアクセスしたが、その内容が NULL セグメント・セレクタであった場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- SP または ESP レジスタの新しい値がスタック・セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #SS(U) スタックアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

PUSHA/PUSHAD - Push All General-Purpose Registers

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
60	PUSHA	N.E.	有効	AX、CX、DX、BX、元の SP、BP、SI、DI をプッシュする。
60	PUSHAD	N.E.	有効	EAX、ECX、EDX、EBX、元の ESP、EBP、ESI、EDI をプッシュする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットモードでは無効である。

保護モード例外

- #SS(0) 開始スタックアドレスまたは終了スタックアドレスがスタック・セグメント内でない場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) 現行特権レベルが 3 のときに、アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

実アドレスモード例外

- #GP ESP レジスタまたは SP レジスタの内容が 7、9、11、13、または 15 である場合。

仮想 8086 モード例外

- #GP(0) ESP レジスタまたは SP レジスタの内容が 7、9、11、13、または 15 である場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#

PUSHF/PUSHFD - Push EFLAGS Register onto the Stack

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
9C	PUSHF	有効	有効	EFLAGS の下位 16 ビットをプッシュする。
9C	PUSHFD	N.E.	有効	EFLAGS をプッシュする。
9C	PUSHFQ	有効	N.E.	RFLAGS をプッシュする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 64 ビットである。64 ビットの RFLAGS レジスタをプッシュする。

32 ビットのオペランド・サイズはコード化できない。

保護モード例外

- #SS(0) ESP レジスタの新しい値がスタック・セグメントの境界外にある場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) 現行特権レベルが 3 のときに、アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

実アドレスモード例外

なし。

仮想 8086 モード例外

- #GP(0) I/O 特権レベルが 3 より小さい場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #SS(U) スタックアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) 現行特権レベルが3のときに、アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照が行われた場合。

PXOR - Logical Exclusive OR

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F EF /r	PXOR <i>mm, mm/m64</i>	有効	有効	<i>mm/m64</i> と <i>mm</i> のビット単位の XOR (排他的論理和) 演算を実行する。
66 0F EF /r	PXOR <i>xmm1, xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の XOR (排他的論理和) 演算を実行する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

影響を受けるフラグ

なし。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 (128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	(64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFH の実効アドレス空間の範囲外の場合。
#UD	CR0 の EM がセットされた場合。 (128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。 (128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。
#NM	CR0 の TS がセットされた場合。
#MF	(64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

(128 ビット操作のみ) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

UD CR0 の EM がセットされた場合。

(128 ビット操作のみ) CR4 の OSFXSR が 0 の場合。

(128 ビット操作のみ) CPUID 機能フラグ SSE2 が 0 の場合。

#NM CR0 の TS がセットされた場合。

#MF (64 ビット操作のみ) 未処理の x87 FPU 例外がある場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) (64 ビット操作のみ) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

数値例外

なし。

RCL/RCR/ROL/ROR - Rotate

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
D0 /2	RCL <i>r/m8</i> , 1	有効	有効	9 ビット (CF、 <i>r/m8</i>) を左に 1 回回転させる。
REX + D0 /2	RCL <i>r/m8*</i> , 1	有効	N.E.	9 ビット (CF、 <i>r/m8</i>) を左に 1 回回転させる。
D2 /2	RCL <i>r/m8</i> , CL	有効	有効	9 ビット (CF、 <i>r/m8</i>) を左に CL 回回転させる。
REX + D2 /2	RCL <i>r/m8*</i> , CL	有効	N.E.	9 ビット (CF、 <i>r/m8</i>) を左に CL 回回転させる。
C0 /2 <i>ib</i>	RCL <i>r/m8</i> , <i>imm8</i>	有効	有効	9 ビット (CF、 <i>r/m8</i>) を左に <i>imm8</i> 回回転させる。
REX + C0 /2 <i>ib</i>	RCL <i>r/m8*</i> , <i>imm8</i>	有効	N.E.	9 ビット (CF、 <i>r/m8</i>) を左に <i>imm8</i> 回回転させる。
D1 /2	RCL <i>r/m16</i> , 1	有効	有効	17 ビット (CF、 <i>r/m16</i>) を左に 1 回回転させる。
D3 /2	RCL <i>r/m16</i> , CL	有効	有効	17 ビット (CF、 <i>r/m16</i>) を左に CL 回回転させる。
C1 /2 <i>ib</i>	RCL <i>r/m16</i> , <i>imm8</i>	有効	有効	17 ビット (CF、 <i>r/m16</i>) を左に <i>imm8</i> 回回転させる。
D1 /2	RCL <i>r/m32</i> , 1	有効	有効	33 ビット (CF、 <i>r/m32</i>) を左に 1 回回転させる。
REX.W + D1 /2	RCL <i>r/m64</i> , 1	有効	N.E.	65 ビット (CF、 <i>r/m64</i>) を左に 1 回回転させる。6 ビットカウントを使用する。
D3 /2	RCL <i>r/m32</i> , CL	有効	有効	33 ビット (CF、 <i>r/m32</i>) を左に CL 回回転させる。
REX.W + D3 /2	RCL <i>r/m64</i> , CL	有効	N.E.	65 ビット (CF、 <i>r/m64</i>) を左に CL 回回転させる。6 ビットカウントを使用する。
C1 /2 <i>ib</i>	RCL <i>r/m32</i> , <i>imm8</i>	有効	有効	33 ビット (CF、 <i>r/m32</i>) を左に <i>imm8</i> 回回転させる。
REX.W + C1 /2 <i>ib</i>	RCL <i>r/m64</i> , <i>imm8</i>	有効	N.E.	65 ビット (CF、 <i>r/m64</i>) を左に <i>imm8</i> 回回転させる。6 ビットカウントを使用する。
D0 /3	RCR <i>r/m8</i> , 1	有効	有効	9 ビット (CF、 <i>r/m8</i>) を右に 1 回回転させる。
REX + D0 /3	RCR <i>r/m8*</i> , 1	有効	N.E.	9 ビット (CF、 <i>r/m8</i>) を右に 1 回回転させる。
D2 /3	RCR <i>r/m8</i> , CL	有効	有効	9 ビット (CF、 <i>r/m8</i>) を右に CL 回回転させる。
REX + D2 /3	RCR <i>r/m8*</i> , CL	有効	N.E.	9 ビット (CF、 <i>r/m8</i>) を右に CL 回回転させる。
C0 /3 <i>ib</i>	RCR <i>r/m8</i> , <i>imm8</i>	有効	有効	9 ビット (CF、 <i>r/m8</i>) を右に <i>imm8</i> 回回転させる。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
REX + C0 /3 <i>ib</i>	RCR <i>r/m8*</i> , <i>imm8</i>	有効	N.E.	9 ビット (CF、 <i>r/m8</i>) を右に <i>imm8</i> 回回転させる。
D1 /3	RCR <i>r/m16</i> , 1	有効	有効	17 ビット (CF、 <i>r/m16</i>) を右に 1 回回転させる。
D3 /3	RCR <i>r/m16</i> , CL	有効	有効	17 ビット (CF、 <i>r/m16</i>) を右に CL 回回転させる。
C1 /3 <i>ib</i>	RCR <i>r/m16</i> , <i>imm8</i>	有効	有効	17 ビット (CF、 <i>r/m16</i>) を右に <i>imm8</i> 回回転させる。
D1 /3	RCR <i>r/m32</i> , 1	有効	有効	33 ビット (CF、 <i>r/m32</i>) を右に 1 回回転させる。6 ビットカウントを使用する。
REX.W + D1 /3	RCR <i>r/m64</i> , 1	有効	N.E.	65 ビット (CF、 <i>r/m64</i>) を右に 1 回回転させる。6 ビットカウントを使用する。
D3 /3	RCR <i>r/m32</i> , CL	有効	有効	33 ビット (CF、 <i>r/m32</i>) を右に CL 回回転させる。
REX.W + D3 /3	RCR <i>r/m64</i> , CL	有効	N.E.	65 ビット (CF、 <i>r/m64</i>) を右に CL 回回転させる。6 ビットカウントを使用する。
C1 /3 <i>ib</i>	RCR <i>r/m32</i> , <i>imm8</i>	有効	有効	33 ビット (CF、 <i>r/m32</i>) を右に <i>imm8</i> 回回転させる。
REX.W + C1 /3 <i>ib</i>	RCR <i>r/m64</i> , <i>imm8</i>	有効	N.E.	65 ビット (CF、 <i>r/m64</i>) を右に <i>imm8</i> 回回転させる。6 ビットカウントを使用する。
D0 /0	ROL <i>r/m8</i> , 1	有効	有効	8 ビット <i>r/m8</i> を左に 1 回回転させる。
REX + D0 /0	ROL <i>r/m8*</i> , 1	有効	N.E.	8 ビット <i>r/m8</i> を左に 1 回回転させる。
D2 /0	ROL <i>r/m8</i> , CL	有効	有効	8 ビット <i>r/m8</i> を左に CL 回回転させる。
REX + D2 /0	ROL <i>r/m8*</i> , CL	有効	N.E.	8 ビット <i>r/m8</i> を左に CL 回回転させる。
C0 /0 <i>ib</i>	ROL <i>r/m8</i> , <i>imm8</i>	有効	有効	8 ビット <i>r/m8</i> を左に <i>imm8</i> 回回転させる。
REX + C0 /0 <i>ib</i>	ROL <i>r/m8*</i> , <i>imm8</i>	有効	N.E.	8 ビット <i>r/m8</i> を左に <i>imm8</i> 回回転させる。
D1 /0	ROL <i>r/m16</i> , 1	有効	有効	16 ビット <i>r/m16</i> を左に 1 回回転させる。
D3 /0	ROL <i>r/m16</i> , CL	有効	有効	16 ビット <i>r/m16</i> を左に CL 回回転させる。
C1 /0 <i>ib</i>	ROL <i>r/m16</i> , <i>imm8</i>	有効	有効	16 ビット <i>r/m16</i> を左に <i>imm8</i> 回回転させる。
D1 /0	ROL <i>r/m32</i> , 1	有効	有効	32 ビット <i>r/m32</i> を左に 1 回回転させる。
REX.W + D1 /0	ROL <i>r/m64</i> , 1	有効	N.E.	64 ビット <i>r/m64</i> を左に 1 回回転させる。6 ビットカウントを使用する。
D3 /0	ROL <i>r/m32</i> , CL	有効	有効	32 ビット <i>r/m32</i> を左に CL 回回転させる。
REX.W + D3 /0	ROL <i>r/m64</i> , CL	有効	N.E.	64 ビット <i>r/m64</i> を左に CL 回回転させる。6 ビットカウントを使用する。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
C1 /0 <i>ib</i>	ROL <i>r/m32, imm8</i>	有効	有効	32 ビット <i>r/m32</i> を左に <i>imm8</i> 回回転させる。
C1 /0 <i>ib</i>	ROL <i>r/m64, imm8</i>	有効	N.E.	64 ビット <i>r/m64</i> を左に <i>imm8</i> 回回転させる。6 ビットカウントを使用する。
D0 /1	ROR <i>r/m8, 1</i>	有効	有効	8 ビット <i>r/m8</i> を右に 1 回回転させる。
REX + D0 /1	ROR <i>r/m8*, 1</i>	有効	N.E.	8 ビット <i>r/m8</i> を右に 1 回回転させる。
D2 /1	ROR <i>r/m8, CL</i>	有効	有効	8 ビット <i>r/m8</i> を右に CL 回回転させる。
REX + D2 /1	ROR <i>r/m8*, CL</i>	有効	N.E.	8 ビット <i>r/m8</i> を右に CL 回回転させる。
C0 /1 <i>ib</i>	ROR <i>r/m8, imm8</i>	有効	有効	8 ビット <i>r/m16</i> を右に <i>imm8</i> 回回転させる。
REX + C0 /1 <i>ib</i>	ROR <i>r/m8*, imm8</i>	有効	N.E.	8 ビット <i>r/m16</i> を右に <i>imm8</i> 回回転させる。
D1 /1	ROR <i>r/m16, 1</i>	有効	有効	16 ビット <i>r/m16</i> を右に 1 回回転させる。
D3 /1	ROR <i>r/m16, CL</i>	有効	有効	16 ビット <i>r/m16</i> を右に CL 回回転させる。
C1 /1 <i>ib</i>	ROR <i>r/m16, imm8</i>	有効	有効	16 ビット <i>r/m16</i> を右に <i>imm8</i> 回回転させる。
D1 /1	ROR <i>r/m32, 1</i>	有効	有効	32 ビット <i>r/m32</i> を右に 1 回回転させる。
REX.W + D1 /1	ROR <i>r/m64, 1</i>	有効	N.E.	64 ビット <i>r/m64</i> を右に 1 回回転させる。6 ビットカウントを使用する。
D3 /1	ROR <i>r/m32, CL</i>	有効	有効	32 ビット <i>r/m32</i> を右に CL 回回転させる。
REX.W + D3 /1	ROR <i>r/m64, CL</i>	有効	N.E.	64 ビット <i>r/m64</i> を右に CL 回回転させる。6 ビットカウントを使用する。
C1 /1 <i>ib</i>	ROR <i>r/m32, imm8</i>	有効	有効	32 ビット <i>r/m32</i> を右に <i>imm8</i> 回回転させる。
REX.W + C1 /1 <i>ib</i>	ROR <i>r/m64, imm8</i>	有効	N.E.	64 ビット <i>r/m64</i> を右に <i>imm8</i> 回回転させる。6 ビットカウントを使用する。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

CF フラグは、そこにシフトされたビットの値を持つ。OF フラグは、単一ビット回転の場合だけに影響を受け、複数ビット回転の場合には未定義である。SF、ZF、AF、PF フラグは影響を受けない。

IA-32e モードでの操作

上記の表を参照。

保護モード例外

- #GP(0) ソース・オペランドが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) ソース・オペランドが書き込み不可能なセグメントにある場合。
メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

RCPPS - Compute Reciprocals of Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 53 /r	RCPPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> のパックド単精度浮動小数点値の逆数の近似値を計算し、その結果を <i>xmm1</i> にストアする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|--|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。 |

RCPSS - Compute Reciprocal of Scalar Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 53 /r	RCPSS <i>xmm1</i> , <i>xmm2/m32</i>	有効	有効	<i>xmm2/m32</i> のスカラー単精度浮動小数点値の逆数の近似値を計算し、その結果を <i>xmm1</i> にストアする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。 現行特権レベルが 3 のときに、アライメントの合っていないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

RDMSR - Read from Model Specific Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 32	RDMSR	有効	有効	ECX によって指定される MSR を EDX:EAX にロードする。
REX.W + 0F 32	RDMSR	有効	N.E.	RCX によって指定される MSR を RDX:RAX にロードする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。RDX[31:0] には MSR[63:32] がロードされ、RAX[31:0] には MSR[31:0] がロードされる。

保護モード例外

#GP(0) 現行特権レベルが 0 でない場合。
ECX の値が予約されているかまたはインプリメントされていない MSR アドレスを指定している場合。

実アドレスモード例外

#GP ECX の値が予約されているかまたはインプリメントされていない MSR アドレスを指定している場合。

仮想 8086 モード例外

#GP(0) RDMSR 命令は仮想 8086 モードでは認識されない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0) 現行特権レベルが 0 でない場合。
ECX または RCX の値が予約されているかまたはインプリメントされていない MSR アドレスを指定している場合。

RDPMC - Read Performance-Monitoring Counters

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 33	RDPMC	有効	有効	ECX によって指定される性能モニタリング・カウンタを EDX:EAX に読み込む。
REX.W + 0F 33	RDPMC	有効	N.E.	RCX によって指定される性能モニタリング・カウンタを RDX:RAX に読み込む。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。RDX[31:0] には MSR[63:32] がロードされ、RAX[31:0] には MSR[31:0] がロードされる。

保護モード例外

#GP(0) 現行特権レベルが 0 でなく、CR4 レジスタの PCE フラグがクリアされている場合。

(P6 ファミリー・プロセッサおよび MMX® テクノロジー Pentium® プロセッサ) ECX レジスタの値が 0 または 1 でない場合。

(インテル® Pentium® 4 プロセッサ) ECX[30:0] の値が 0 ~ 17 の範囲外の場合。

実アドレスモード例外

#GP (P6 ファミリー・プロセッサおよび MMX テクノロジー Pentium プロセッサ) ECX レジスタの値が 0 または 1 でない場合。

(Pentium 4 プロセッサ) ECX[30:0] の値が 0 ~ 17 の範囲外の場合。

仮想 8086 モード例外

#GP(0) CR4 レジスタの PCE フラグがクリアされている場合。

(P6 ファミリー・プロセッサおよび MMX テクノロジー Pentium プロセッサ) ECX レジスタの値が 0 または 1 でない場合。

(Pentium 4 プロセッサ) ECX[30:0] の値が 0 ~ 17 の範囲外の場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0) 現行特権レベルが 0 でなく、CR4 レジスタの PCE フラグがクリアされている場合。

ECX[30:0] の値が 0 ~ 17 の範囲外の場合。

RDTS - Read Time-Stamp Counter

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 31	RDTS	有効	有効	タイムスタンプ・カウンタを EDX:EAX に読み込む。
REX.W + 0F 31	RDTS	有効	N.E.	タイムスタンプ・カウンタを RDX:RAX に読み込む。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。RDX[31:0] には MSR[63:32] がロードされ、RAX[31:0] には MSR[31:0] がロードされる。

保護モード例外

#GP(0) CR4 レジスタの TSD フラグがセットされていて、CPL が 0 より大きい場合。

実アドレスモード例外

なし。

仮想 8086 モード例外

#GP(0) CR4 レジスタの TSD フラグがセットされた場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

REP/REPE/REPZ/REPNE/REP NZ - Repeat String Operation Prefix

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 6C	REP INS <i>m8, DX</i>	有効	有効	(E)CX のバイトをポート DX から ES:[(E)DI] に入力する。
REX + F3 6C	REP INS <i>m8, DX</i>	有効	N.E.	RCX のバイトをポート DX から [RDI] に入力する。
F3 6D	REP INS <i>m16, DX</i>	有効	有効	(E)CX のワードをポート DX から ES:[(E)DI] に入力する。
F3 6D	REP INS <i>m32, DX</i>	有効	有効	(E)CX のダブルワードをポート DX から ES:[(E)DI] に入力する。
REX.W + F3 6D	REP INS <i>r/m32, DX</i>	有効	N.E.	RCX のデフォルト・サイズをポート DX から [RDI] に入力する。
F3 A4	REP MOVS <i>m8, m8</i>	有効	有効	(E)CX のバイトを DS:[(E)SI] から ES:[(E)DI] に転送する。
REX.W + F3 A4	REP MOVS <i>m8, m8</i>	有効	N.E.	RCX のバイトを [RSI] から [RDI] に転送する。
F3 A5	REP MOVS <i>m16, m16</i>	有効	有効	(E)CX のワードを DS:[(E)SI] から ES:[(E)DI] に転送する。
F3 A5	REP MOVS <i>m32, m32</i>	有効	有効	(E)CX のダブルワードを DS:[(E)SI] から ES:[(E)DI] に転送する。
REX.W + F3 A5	REP MOVS <i>m32, m32</i>	有効	N.E.	ECX のクワッドワードを [ESI] から [EDI] に転送する。
REX.W + F3 A5	REP MOVS <i>m64, m64</i>	有効	N.E.	RCX のクワッドワードを [RSI] から [RDI] に転送する。
F3 6E	REP OUTS <i>DX, r/m8</i>	有効	有効	(E)CX のバイトを DS:[(E)SI] からポート DX へ出力する。
REX + F3 6E	REP OUTS <i>DX, r/m8*</i>	有効	N.E.	RCX のバイトを [RSI] からポート DX へ出力する。
F3 6F	REP OUTS <i>DX, r/m16</i>	有効	有効	(E)CX のワードを DS:[(E)SI] からポート DX へ出力する。
F3 6F	REP OUTS <i>DX, r/m32</i>	有効	有効	(E)CX のダブルワードを DS:[(E)SI] からポート DX へ出力する。
REX.W + F3 6F	REP OUTS <i>DX, r/m32</i>	有効	N.E.	RCX のデフォルト・サイズを [RSI] からポート DX へ出力する。
F3 AC	REP LODS AL	有効	有効	(E)CX のバイトを DS:[(E)SI] から AL にロードする。
REX.W + F3 AC	REP LODS AL	有効	N.E.	RCX のバイトを [RSI] から AL にロードする。
F3 AD	REP LODS AX	有効	有効	(E)CX のワードを DS:[(E)SI] から AX にロードする。
F3 AD	REP LODS EAX	有効	有効	(E)CX のダブルワードを DS:[(E)SI] から EAX にロードする。
REX.W + F3 AD	REP LODS EAX	有効	N.E.	ECX のクワッドワードを [ESI] から EAX にロードする。
REX.W + F3 AD	REP LODS RAX	有効	N.E.	RCX のクワッドワードを [RSI] から RAX にロードする。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 AA	REP STOS <i>m8</i>	有効	有効	ES:[(E)DI]にある(E)CXのバイトをALで埋める。
REX.W + F3 AA	REP STOS <i>m8</i>	有効	N.E.	[RDI]にあるRCXのバイトをALで埋める。
F3 AB	REP STOS <i>m16</i>	有効	有効	ES:[(E)DI]にある(E)CXのワードをAXで埋める。
F3 AB	REP STOS <i>m32</i>	有効	有効	ES:[(E)DI]にある(E)CXのダブルワードをEAXで埋める。
REX.W + F3 AB	REP STOS <i>m32</i>	有効	N.E.	[EDI]にあるECXのダブルワードをEAXで埋める。
REX.W + F3 AB	REP STOS <i>m64</i>	有効	N.E.	[RDI]にあるRCXのクワッドワードをRAXで埋める。
F3 A6	REPE CMPS <i>m8, m8</i>	有効	有効	ES:[(E)DI]とDS:[(E)SI]にある一致していないバイトを探す。
REX.W + F3 A6	REPE CMPS <i>m8, m8</i>	有効	N.E.	[RDI]と[RSI]にある一致していないバイトを探す。
F3 A7	REPE CMPS <i>m16, m16</i>	有効	有効	ES:[(E)DI]とDS:[(E)SI]にある一致していないワードを探す。
F3 A7	REPE CMPS <i>m32, m32</i>	有効	有効	ES:[(E)DI]とDS:[(E)SI]にある一致していないダブルワードを探す。
REX.W + F3 A7	REPE CMPS <i>m32, m32</i>	有効	N.E.	[EDI]と[ESI]にある一致していないダブルワードを探す。
REX.W + F3 A7	REPE CMPS <i>m64, m64</i>	有効	N.E.	[RDI]と[RSI]にある一致していないクワッドワードを探す。
F3 AE	REPE SCAS <i>m8</i>	有効	有効	ES:[(E)DI]で始まるALでないバイトを探す。
REX.W + F3 AE	REPE SCAS <i>m8</i>	有効	N.E.	[RDI]で始まるALでないバイトを探す。
F3 AF	REPE SCAS <i>m16</i>	有効	有効	ES:[(E)DI]で始まるAXでないワードを探す。
F3 AF	REPE SCAS <i>m32</i>	有効	有効	ES:[(E)DI]で始まるEAXでないダブルワードを探す。
REX.W + F3 AF	REPE SCAS <i>m32</i>	有効	N.E.	[EDI]で始まるEAXでないダブルワードを探す。
REX.W + F3 AF	REPE SCAS <i>m64</i>	有効	N.E.	[RDI]で始まるRAXでないクワッドワードを探す。
F2 A6	REPNE CMPS <i>m8, m8</i>	有効	有効	ES:[(E)DI]とDS:[(E)SI]にある一致しているバイトを探す。
REX.W + F2 A6	REPNE CMPS <i>m8, m8</i>	有効	N.E.	[RDI]と[RSI]にある一致しているバイトを探す。
F2 A7	REPNE CMPS <i>m16, m16</i>	有効	有効	ES:[(E)DI]とDS:[(E)SI]にある一致しているワードを探す。
F2 A7	REPNE CMPS <i>m32, m32</i>	有効	有効	ES:[(E)DI]とDS:[(E)SI]にある一致しているダブルワードを探す。
REX.W + F2 A7	REPNE CMPS <i>m32, m32</i>	有効	N.E.	[EDI]と[ESI]にある一致しているダブルワードを探す。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
REX.W + F2 A7	REPNE CMPS <i>m64</i> , <i>m64</i>	有効	N.E.	[RDI] と [RSI] にある一致しているダブル ワードを探す。
F2 AE	REPNE SCAS <i>m8</i>	有効	有効	ES:[(E)DI] で始まる AL を探す。
REX.W + F2 AE	REPNE SCAS <i>m8</i>	有効	N.E.	[RDI] で始まる AL を探す。
F2 AF	REPNE SCAS <i>m16</i>	有効	有効	ES:[(E)DI] で始まる AX を探す。
F2 AF	REPNE SCAS <i>m32</i>	有効	有効	ES:[(E)DI] で始まる EAX を探す。
REX.W + F2 AF	REPNE SCAS <i>m32</i>	有効	N.E.	[EDI] で始まる EAX を探す。
REX.W + F2 AF	REPNE SCAS <i>m64</i>	有効	N.E.	[RDI] で始まる RAX を探す。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

なし。ただし、CMPS 命令および SCAS 命令は、EFLAGS レジスタのステータス・フラグを設定する。

IA-32e モードでの操作

レガシーモードと同じ。

デフォルトのオペランド・サイズは32ビットである。

例外（すべての動作モード）

なし。ただし、リピート・プリフィックスが関係している命令によって例外が生成されることがある。

64 ビットモード例外

#GP(0) メモリアドレスが非標準形式の場合。

RET - Return from Procedure

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
C3	RET	有効	有効	コール元プロシージャに near リターンする。
CB	RET	有効	有効	コール元プロシージャに far リターンする。
C2 <i>iw</i>	RET <i>imm16</i>	有効	有効	コール元プロシージャに near リターンし、 <i>imm16</i> バイトをスタックからポップする。
CA <i>iw</i>	RET <i>imm16</i>	有効	有効	コール元プロシージャに far リターンし、 <i>imm16</i> バイトをスタックからポップする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。

デフォルトのオペランド・サイズは 64 ビットである。

保護モード例外

#GP(0)	リターンコードまたはスタック・セグメント・セクタが NULL の場合。 リターン命令ポインタがリターン・コード・セグメントの範囲内でない場合。
#GP (セクタ)	リターン・コード・セグメント・セクタの RPL が CPL より小さい場合。 リターンコードまたはスタック・セグメント・セクタ・インデックスがそのディスクリプタ・テーブルの範囲内でない場合。 リターン・コード・セグメント・ディスクリプタがコード・セグメントを指定していない場合。 リターン・コード・セグメントが非コンフォーミングであり、セグメント・セクタの DPL がコード・セグメントのセグメント・セクタの RPL に等しくない場合。 リターン・コード・セグメントがコンフォーミングであり、セグメント・セクタの DPL がコード・セグメントのセグメント・セクタの RPL より大きい場合。 スタック・セグメントが書き込み可能なデータ・セグメントでない場合。 スタック・セグメント・セクタの RPL がリターン・コード・セグメント・セクタの RPL に等しくない場合。 スタック・セグメント・ディスクリプタの DPL がリターン・コード・セグメント・セクタの RPL に等しくない場合。
#SS(0)	スタックのトップバイトがスタックの範囲内でない場合。 リターン・スタック・セグメントが存在しない場合。
#NP (セクタ)	リターン・コード・セグメントが存在しない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	現行特権レベルが 3 のときに、アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリアクセスが行われた場合。

実アドレスモード例外

#GP	リターン命令ポインタがリターン・コード・セグメントの範囲内でない場合。
#SS	スタックのトップバイトがスタックの範囲内でない場合。

仮想 8086 モード例外

#GP(0)	リターン命令ポインタがリターン・コード・セグメントの範囲内でない場合。
#SS(0)	スタックのトップバイトがスタックの範囲内でない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリアクセスが行われた場合。

互換モード例外

64 ビットモード例外と同じ。

64 ビットモード例外

#GP(0)	<p>リターン命令ポインタが非標準の場合。</p> <p>リターン命令ポインタがリターン・コード・セグメントの範囲内でない場合。</p> <p>スタック・セグメント・セクタが、互換モードに戻る NULL の場合。</p> <p>スタック・セグメント・セクタが、CPL3 の 64 ビットモードに戻る NULL の場合。</p> <p>NULL のスタック・セグメント・セクタの RPL が、CPL3 以外の 64 ビットモードに戻る CPL に等しくない場合。</p> <p>リターン・コード・セグメント・セクタが NULL の場合。</p>
#GP (セクタ)	<p>コード・セグメントのセグメント・ディスクリプタが、それがコード・セグメントであることを示していない場合。</p> <p>指定された新しいコード・セグメント・ディスクリプタで、D ビットと L ビットの両方がセットされている場合。</p> <p>非コンフォーミング・コード・セグメントの DPL がコード・セグメント・セクタの RPL に等しくない場合。</p> <p>CPL がコード・セグメント・セクタの RPL より大きい場合。</p> <p>コンフォーミング・コード・セグメントの DPL がリターン・コード・セグメント・セクタの RPL より大きい場合。</p> <p>セグメント・セクタ・インデックスがディスクリプタ・テーブルの範囲外の場合。</p> <p>セグメント・ディスクリプタのメモリアドレスが非標準の場合。</p> <p>スタック・セグメントが書き込み可能なデータ・セグメントでない場合。</p> <p>スタック・セグメント・ディスクリプタの DPL がリターン・コード・セグメント・セクタの RPL に等しくない場合。</p> <p>スタック・セグメント・セクタの RPL がリターン・コード・セグメント・セクタの RPL に等しくない場合。</p>
#SS(0)	<p>スタックから値をポップしようとした結果、SS の範囲に違反した場合。</p> <p>スタックから値をポップしようとした結果、非標準のアドレスが参照された場合。</p>
#NP (セクタ)	<p>リターンコードまたはスタック・セグメントが存在しない場合。</p>
#PF (フォルトコード)	<p>ページフォルトが発生した場合。</p>
#AC(0)	<p>アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。</p>



ROL/ROR - Rotate

「RCL/RCR/ROL/ROR - Rotate」を参照のこと。

RSM - Resume from System Management Mode

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F AA	RSM	有効	有効	割り込まれたプログラムの動作を再開する。

影響を受けるフラグ

すべて。

IA-32e モードでの操作

レガシー IA-32 アーキテクチャの動作と同じ。新しい SMM セーブ状態マップを使用して、SMI の発生前にプロセッサを動作モードにリストアする。付録 A を参照のこと。

保護モード例外

#UD プロセッサが SMM がないときにこの命令を実行しようとした場合。

実アドレスモード例外

#UD プロセッサが SMM がないときにこの命令を実行しようとした場合。

仮想 8086 モード例外

#UD プロセッサが SMM がないときにこの命令を実行しようとした場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。



RSQRTPS - Compute Reciprocals of Square Roots of Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 52 /r	RSQRTPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> のパックド単精度浮動小数点値の平方根の逆数の近似値を計算し、その結果を <i>xmm1</i> にストアする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

- #GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。



RSQRTSS - Compute Reciprocal of Square Root of Scalar Single-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 52 /r	RSQRTSS <i>xmm1</i> , <i>xmm2/m32</i>	有効	有効	<i>xmm2/m32</i> の下位の単精度浮動小数点値の平方根の逆数の近似値を計算し、その結果を <i>xmm1</i> にストアする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPLUID 機能フラグ SSE が 0 の場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPLUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SAHF - Store AH into Flags

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
9E	SAHF	無効	有効	SF、ZF、AF、PF、CF を AH から EFLAGS レジスタにロードする。

影響を受けるフラグ

SF、ZF、AF、PF、CF フラグに AH レジスタからの値がロードされる。EFLAGS レジスタのビット 1、3、5 は影響を受けず、それぞれ 1、0、0 の値が残る。

IA-32e モードでの操作

64 ビットモードでは無効である。

保護モード例外

なし。

実アドレスモード例外

なし。

仮想 8086 モード例外

なし。

互換モード例外

なし。

64 ビットモード例外

#UD 64 ビットモードの場合。

SAL/SAR/SHL/SHR - Shift

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
D0 /4	SAL <i>r/m8</i> ,1	有効	有効	<i>r/m8</i> に 2 を 1 回掛ける。
REX + D0 /4	SAL <i>r/m8**</i> ,1	有効	N.E.	<i>r/m8</i> に 2 を 1 回掛ける。
D2 /4	SAL <i>r/m8</i> ,CL	有効	有効	<i>r/m8</i> に 2 を CL 回掛ける。
REX + D2 /4	SAL <i>r/m8**</i> ,CL	有効	N.E.	<i>r/m8</i> に 2 を CL 回掛ける。
C0 /4 <i>ib</i>	SAL <i>r/m8</i> , <i>imm8</i>	有効	有効	<i>r/m8</i> に 2 を <i>imm8</i> 回掛ける。
REX + C0 /4 <i>ib</i>	SAL <i>r/m8**</i> , <i>imm8</i>	有効	N.E.	<i>r/m8</i> に 2 を <i>imm8</i> 回掛ける。
D1 /4	SAL <i>r/m16</i> ,1	有効	有効	<i>r/m16</i> に 2 を 1 回掛ける。
D3 /4	SAL <i>r/m16</i> ,CL	有効	有効	<i>r/m16</i> に 2 を CL 回掛ける。
C1 /4 <i>ib</i>	SAL <i>r/m16</i> , <i>imm8</i>	有効	有効	<i>r/m16</i> に 2 を <i>imm8</i> 回掛ける。
D1 /4	SAL <i>r/m32</i> ,1	有効	有効	<i>r/m32</i> に 2 を 1 回掛ける。
REX.W + D1 /4	SAL <i>r/m64</i> ,1	有効	N.E.	<i>r/m64</i> に 2 を 1 回掛ける。
D3 /4	SAL <i>r/m32</i> ,CL	有効	有効	<i>r/m32</i> に 2 を CL 回掛ける。
REX.W + D3 /4	SAL <i>r/m64</i> ,CL	有効	N.E.	<i>r/m64</i> に 2 を CL 回掛ける。
C1 /4 <i>ib</i>	SAL <i>r/m32</i> , <i>imm8</i>	有効	有効	<i>r/m32</i> に 2 を <i>imm8</i> 回掛ける。
REX.W + C1 /4 <i>ib</i>	SAL <i>r/m64</i> , <i>imm8</i>	有効	N.E.	<i>r/m64</i> に 2 を <i>imm8</i> 回掛ける。
D0 /7	SAR <i>r/m8</i> ,1	有効	有効	<i>r/m8</i> を 2 で 1 回符号付き除算する。*
REX + D0 /7	SAR <i>r/m8**</i> ,1	有効	N.E.	<i>r/m8</i> を 2 で 1 回符号付き除算する。*
D2 /7	SAR <i>r/m8</i> ,CL	有効	有効	<i>r/m8</i> を 2 で CL 回符号付き除算する。*
REX + D2 /7	SAR <i>r/m8**</i> ,CL	有効	N.E.	<i>r/m8</i> を 2 で CL 回符号付き除算する。*
C0 /7 <i>ib</i>	SAR <i>r/m8</i> , <i>imm8</i>	有効	有効	<i>r/m8</i> を 2 で <i>imm8</i> 回符号付き除算する。*
REX + C0 /7 <i>ib</i>	SAR <i>r/m8**</i> , <i>imm8</i>	有効	N.E.	<i>r/m8</i> を 2 で <i>imm8</i> 回符号付き除算する。*
D1 /7	SAR <i>r/m16</i> ,1	有効	有効	<i>r/m16</i> を 2 で 1 回符号付き除算する。*
D3 /7	SAR <i>r/m16</i> ,CL	有効	有効	<i>r/m16</i> を 2 で CL 回符号付き除算する。*
C1 /7 <i>ib</i>	SAR <i>r/m16</i> , <i>imm8</i>	有効	有効	<i>r/m16</i> を 2 で <i>imm8</i> 回符号付き除算する。*
D1 /7	SAR <i>r/m32</i> ,1	有効	有効	<i>r/m32</i> を 2 で 1 回符号付き除算する。*
REX.W + D1 /7	SAR <i>r/m64</i> ,1	有効	N.E.	<i>r/m64</i> を 2 で 1 回符号付き除算する。*
D3 /7	SAR <i>r/m32</i> ,CL	有効	有効	<i>r/m32</i> を 2 で CL 回符号付き除算する。*
REX.W + D3 /7	SAR <i>r/m64</i> , CL	有効	N.E.	<i>r/m64</i> を 2 で CL 回符号付き除算する。*
C1 /7 <i>ib</i>	SAR <i>r/m32</i> , <i>imm8</i>	有効	有効	<i>r/m32</i> を 2 で <i>imm8</i> 回符号付き除算する。*
REX.W + C1 /7 <i>ib</i>	SAR <i>r/m64</i> , <i>imm8</i>	有効	N.E.	<i>r/m64</i> を 2 で <i>imm8</i> 回符号付き除算する。*
D0 /4	SHL <i>r/m8</i> ,1	有効	有効	<i>r/m8</i> に 2 を 1 回掛ける。
REX + D0 /4	SHL <i>r/m8**</i> ,1	有効	N.E.	<i>r/m8</i> に 2 を 1 回掛ける。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
D2 /4	SHL <i>r/m8</i> ,CL	有効	有効	<i>r/m8</i> に 2 を CL 回掛ける。
REX + D2 /4	SHL <i>r/m8**</i> ,CL	有効	N.E.	<i>r/m8</i> に 2 を CL 回掛ける。
C0 /4 <i>ib</i>	SHL <i>r/m8</i> , <i>imm8</i>	有効	有効	<i>r/m8</i> に 2 を <i>imm8</i> 回掛ける。
REX + C0 /4 <i>ib</i>	SHL <i>r/m8**</i> , <i>imm8</i>	有効	N.E.	<i>r/m8</i> に 2 を <i>imm8</i> 回掛ける。
D1 /4	SHL <i>r/m16</i> ,1	有効	有効	<i>r/m16</i> に 2 を 1 回掛ける。
D3 /4	SHL <i>r/m16</i> ,CL	有効	有効	<i>r/m16</i> に 2 を CL 回掛ける。
C1 /4 <i>ib</i>	SHL <i>r/m16</i> , <i>imm8</i>	有効	有効	<i>r/m16</i> に 2 を <i>imm8</i> 回掛ける。
D1 /4	SHL <i>r/m32</i> ,1	有効	有効	<i>r/m32</i> に 2 を 1 回掛ける。
REX.W + D1 /4	SHL <i>r/m64</i> ,1	有効	N.E.	<i>r/m64</i> に 2 を 1 回掛ける。
D3 /4	SHL <i>r/m32</i> ,CL	有効	有効	<i>r/m32</i> に 2 を CL 回掛ける。
REX.W + D3 /4	SHL <i>r/m64</i> ,CL	有効	N.E.	<i>r/m64</i> に 2 を CL 回掛ける。
C1 /4 <i>ib</i>	SHL <i>r/m32</i> , <i>imm8</i>	有効	有効	<i>r/m32</i> に 2 を <i>imm8</i> 回掛ける。
REX.W + C1 /4 <i>ib</i>	SHL <i>r/m64</i> , <i>imm8</i>	有効	N.E.	<i>r/m64</i> に 2 を <i>imm8</i> 回掛ける。
D0 /5	SHR <i>r/m8</i> ,1	有効	有効	<i>r/m8</i> を 2 で 1 回符号なし除算する。
REX + D0 /5	SHR <i>r/m8**</i> ,1	有効	N.E.	<i>r/m8</i> を 2 で 1 回符号なし除算する。
D2 /5	SHR <i>r/m8</i> ,CL	有効	有効	<i>r/m8</i> を 2 で CL 回符号なし除算する。
REX + D2 /5	SHR <i>r/m8**</i> ,CL	有効	N.E.	<i>r/m8</i> を 2 で CL 回符号なし除算する。
C0 /5 <i>ib</i>	SHR <i>r/m8</i> , <i>imm8</i>	有効	有効	<i>r/m8</i> を 2 で <i>imm8</i> 回符号なし除算する。
REX + C0 /5 <i>ib</i>	SHR <i>r/m8**</i> , <i>imm8</i>	有効	N.E.	<i>r/m8</i> を 2 で <i>imm8</i> 回符号なし除算する。
D1 /5	SHR <i>r/m16</i> ,1	有効	有効	<i>r/m16</i> を 2 で 1 回符号なし除算する。
D3 /5	SHR <i>r/m16</i> ,CL	有効	有効	<i>r/m16</i> を 2 で CL 回符号なし除算する。
C1 /5 <i>ib</i>	SHR <i>r/m16</i> , <i>imm8</i>	有効	有効	<i>r/m16</i> を 2 で <i>imm8</i> 回符号なし除算する。
D1 /5	SHR <i>r/m32</i> ,1	有効	有効	<i>r/m32</i> を 2 で 1 回符号なし除算する。
REX.W + D1 /5	SHR <i>r/m64</i> ,1	有効	N.E.	<i>r/m64</i> を 2 で 1 回符号なし除算する。
D3 /5	SHR <i>r/m32</i> ,CL	有効	有効	<i>r/m32</i> を 2 で CL 回符号なし除算する。
REX.W + D3 /5	SHR <i>r/m64</i> ,CL	有効	N.E.	<i>r/m64</i> を 2 で CL 回符号なし除算する。
C1 /5 <i>ib</i>	SHR <i>r/m32</i> , <i>imm8</i>	有効	有効	<i>r/m32</i> を 2 で <i>imm8</i> 回符号なし除算する。
REX.W + C1 /5 <i>ib</i>	SHR <i>r/m64</i> , <i>imm8</i>	有効	N.E.	<i>r/m64</i> を 2 で <i>imm8</i> 回符号なし除算する。

* IDIV と同じ除算形式ではないことに注意されたい。負の無限大方向に丸められる。

** 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

CF フラグは、デスティネーション・オペランドから最後にシフトされたビットの値をもつ。このフラグは、カウントがデスティネーション・オペランドの（ビットでの）サイズ以上である SHL 命令と SHR 命令では未定義である。OF フラグは、1 ビットシフトの場合だけに影響を受け、その他の場合は未定義である。SF、ZF、PF フラグは、結果に従って設定される。カウントが 0 である場合は、フラグは影響を受けない。カウントがゼロでない場合は、AF フラグは未定義である。

IA-32e モードでの操作

上記の表と同じ。

保護モード例外

#GP(0)	デスティネーションが書き込み不可能なセグメントにある場合。 メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
#SS	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

#GP(0)	メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。

SBB - Integer Subtraction with Borrow

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
1C <i>ib</i>	SBB AL, <i>imm8</i>	有効	有効	AL から <i>imm8</i> をボローありで引く。
1D <i>iw</i>	SBB AX, <i>imm16</i>	有効	有効	AX から <i>imm16</i> をボローありで引く。
1D <i>id</i>	SBB EAX, <i>imm32</i>	有効	有効	EAX から <i>imm32</i> をボローありで引く。
REX.W + 1D <i>id</i>	SBB RAX, <i>imm32</i>	有効	N.E.	RAX から 64 ビットに符号拡張された <i>imm32</i> をボローありで引く。
80 /3 <i>ib</i>	SBB <i>r/m8,imm8</i>	有効	有効	<i>r/m8</i> から <i>imm8</i> をボローありで引く。
REX + 80 /3 <i>ib</i>	SBB <i>r/m8*,imm8</i>	有効	N.E.	<i>r/m8</i> から <i>imm8</i> をボローありで引く。
81 /3 <i>iw</i>	SBB <i>r/m16,imm16</i>	有効	有効	<i>r/m16</i> から <i>imm16</i> をボローありで引く。
81 /3 <i>id</i>	SBB <i>r/m32,imm32</i>	有効	有効	<i>r/m32</i> から <i>imm32</i> をボローありで引く。
REX.W + 81 /3 <i>id</i>	SBB <i>r/m64,imm32</i>	有効	N.E.	<i>r/m64</i> から 64 ビットに符号拡張された <i>imm32</i> をボローありで引く。
83 /3 <i>ib</i>	SBB <i>r/m16,imm8</i>	有効	有効	<i>r/m16</i> から符号拡張された <i>imm8</i> をボローありで引く。
83 /3 <i>ib</i>	SBB <i>r/m32,imm8</i>	有効	有効	<i>r/m32</i> から符号拡張された <i>imm8</i> をボローありで引く。
REX.W + 83 /3 <i>ib</i>	SBB <i>r/m64,imm8</i>	有効	N.E.	<i>r/m64</i> から符号拡張された <i>imm8</i> をボローありで引く。
18 / <i>r</i>	SBB <i>r/m8,r8</i>	有効	有効	<i>r/m8</i> から <i>r8</i> をボローありで引く。
REX + 18 / <i>r</i>	SBB <i>r/m8*,r8</i>	有効	N.E.	<i>r/m8</i> から <i>r8</i> をボローありで引く。
19 / <i>r</i>	SBB <i>r/m16,r16</i>	有効	有効	<i>r/m16</i> から <i>r16</i> をボローありで引く。
19 / <i>r</i>	SBB <i>r/m32,r32</i>	有効	有効	<i>r/m32</i> から <i>r32</i> をボローありで引く。
REX.W + 19 / <i>r</i>	SBB <i>r/m64,r64</i>	有効	N.E.	<i>r/m64</i> から <i>r64</i> をボローありで引く。
1A / <i>r</i>	SBB <i>r8,r/m8</i>	有効	有効	<i>r8</i> から <i>r/m8</i> をボローありで引く。
REX + 1A / <i>r</i>	SBB <i>r8*,r/m8*</i>	有効	N.E.	<i>r8</i> から <i>r/m8</i> をボローありで引く。
1B / <i>r</i>	SBB <i>r16,r/m16</i>	有効	有効	<i>r16</i> から <i>r/m16</i> をボローありで引く。
1B / <i>r</i>	SBB <i>r32,r/m32</i>	有効	有効	<i>r32</i> から <i>r/m32</i> をボローありで引く。
REX.W + 1B / <i>r</i>	SBB <i>r64,r/m64</i>	有効	N.E.	<i>r64</i> から <i>r/m64</i> をボローありで引く。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

OF、SF、ZF、AF、PF、CF フラグが結果に従って設定される。

IA-32e モードでの操作

上記の表と同じ。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SCAS/SCASB/SCASW/SCASD - Scan String

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
AE	SCAS m8	有効	有効	AL を ES:(E)DI のバイトと比較し、ステータス・フラグを設定する。
REX.W + AE	SCAS m8	有効	N.E.	AL を RDI のバイトと比較し、ステータス・フラグを設定する。
AF	SCAS m16	有効	有効	AX を ES:(E)DI のワードと比較し、ステータス・フラグを設定する。
AF	SCAS m32	有効	有効	EAX を ES:(E)DI のダブルワードと比較し、ステータス・フラグを設定する。
REX.W + AF	SCAS m64	有効	N.E.	RAX を RDI のクワッドワードと比較し、ステータス・フラグを設定する。
AE	SCASB	有効	有効	AL を ES:(E)DI のバイトと比較し、ステータス・フラグを設定する。
REX.W + AE	SCASB	有効	N.E.	AL を RDI のバイトと比較し、ステータス・フラグを設定する。
AF	SCASW	有効	有効	AX を ES:(E)DI のワードと比較し、ステータス・フラグを設定する。
AF	SCASD	有効	有効	EAX を ES:(E)DI のダブルワードと比較し、ステータス・フラグを設定する。
REX.W + AF	SCASQ	有効	N.E.	RAX を RDI のクワッドワードと比較し、ステータス・フラグを設定する。

影響を受けるフラグ

OF、SF、ZF、AF、PF、CF フラグが比較の一時的な結果に従って設定される。

IA-32e モードでの操作

上記の表を参照。

保護モード例外

#GP(0)	メモリ・オペランドの実効アドレスが ES セグメントの範囲外の場合。 ES レジスタの内容が NULL セグメント・セレクタの場合。 ES セグメントに不当なメモリ・オペランド実効アドレスが与えられている場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SETcc - Set Byte on Condition

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 97	SETA <i>r/m8</i>	有効	有効	より上 (CF=0 および ZF=0) の場合バイトを設定する。
REX + 0F 97	SETA <i>r/m8</i> *	有効	N.E.	より上 (CF=0 および ZF=0) の場合バイトを設定する。
0F 93	SETAE <i>r/m8</i>	有効	有効	より上か等しい (CF=0) 場合バイトを設定する。
REX + 0F 93	SETAE <i>r/m8</i> *	有効	N.E.	より上か等しい (CF=0) 場合バイトを設定する。
0F 92	SETB <i>r/m8</i>	有効	有効	より下 (CF=1) の場合バイトを設定する。
REX + 0F 92	SETB <i>r/m8</i> *	有効	N.E.	より下 (CF=1) の場合バイトを設定する。
0F 96	SETBE <i>r/m8</i>	有効	有効	より下か等しい (CF=1 または ZF=1) 場合バイトを設定する。
REX + 0F 96	SETBE <i>r/m8</i> *	有効	N.E.	より下か等しい (CF=1 または ZF=1) 場合バイトを設定する。
0F 92	SETC <i>r/m8</i>	有効	有効	キャリーがある (CF=1) 場合バイトを設定する。
REX + 0F 92	SETC <i>r/m8</i> *	有効	N.E.	キャリーがある (CF=1) 場合バイトを設定する。
0F 94	SETE <i>r/m8</i>	有効	有効	等しい (ZF=1) 場合バイトを設定する。
REX + 0F 94	SETE <i>r/m8</i> *	有効	N.E.	等しい (ZF=1) 場合バイトを設定する。
0F 9F	SETG <i>r/m8</i>	有効	有効	より大きい (ZF=0 および SF=OF) 場合バイトを設定する。
REX + 0F 9F	SETG <i>r/m8</i> *	有効	N.E.	より大きい (ZF=0 および SF=OF) 場合バイトを設定する。
0F 9D	SETGE <i>r/m8</i>	有効	有効	より大きいか等しい (SF=OF) 場合バイトを設定する。
REX + 0F 9D	SETGE <i>r/m8</i> *	有効	N.E.	より大きいか等しい (SF=OF) 場合バイトを設定する。
0F 9C	SETL <i>r/m8</i>	有効	有効	より小さい (SF<>OF) 場合バイトを設定する。
REX + 0F 9C	SETL <i>r/m8</i> *	有効	N.E.	より小さい (SF<>OF) 場合バイトを設定する。
0F 9E	SETLE <i>r/m8</i>	有効	有効	より小さいか等しい (ZF=1 または SF<>OF) 場合バイトを設定する。
REX + 0F 9E	SETLE <i>r/m8</i> *	有効	N.E.	より小さいか等しい (ZF=1 または SF<>OF) 場合バイトを設定する。
0F 96	SETNA <i>r/m8</i>	有効	有効	より上でない (CF=1 または ZF=1) 場合バイトを設定する。
REX + 0F 96	SETNA <i>r/m8</i> *	有効	N.E.	より上でない (CF=1 または ZF=1) 場合バイトを設定する。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 92	SETNAE <i>r/m8</i>	有効	有効	より上でなく等しくない (CF=1) 場合 バイトを設定する。
REX + 0F 92	SETNAE <i>r/m8*</i>	有効	N.E.	より上でなく等しくない (CF=1) 場合 バイトを設定する。
0F 93	SETNB <i>r/m8</i>	有効	有効	より下でない (CF=0) 場合バイトを設定 する。
REX + 0F 93	SETNB <i>r/m8*</i>	有効	N.E.	より下でない (CF=0) 場合バイトを設定 する。
0F 97	SETNBE <i>r/m8</i>	有効	有効	より下でなく等しくない (CF=0 および ZF=0) 場合バイトを設定する。
REX + 0F 97	SETNBE <i>r/m8*</i>	有効	N.E.	より下でなく等しくない (CF=0 および ZF=0) 場合バイトを設定する。
0F 93	SETNC <i>r/m8</i>	有効	有効	キャリーがない (CF=0) 場合バイトを 設定する。
REX + 0F 93	SETNC <i>r/m8*</i>	有効	N.E.	キャリーがない (CF=0) 場合バイトを 設定する。
0F 95	SETNE <i>r/m8</i>	有効	有効	等しくない (ZF=0) 場合バイトを設定 する。
REX + 0F 95	SETNE <i>r/m8*</i>	有効	N.E.	等しくない (ZF=0) 場合バイトを設定 する。
0F 9E	SETNG <i>r/m8</i>	有効	有効	より大きくない (ZF=1 または SF<>OF) 場合バイトを設定する。
REX + 0F 9E	SETNG <i>r/m8*</i>	有効	N.E.	より大きくない (ZF=1 または SF<>OF) 場合バイトを設定する。
0F 9C	SETNGE <i>r/m8</i>	有効	有効	より大きくなく等しくない (SF<>OF) 場合バイトを設定する。
REX + 0F 9C	SETNGE <i>r/m8*</i>	有効	N.E.	より大きくなく等しくない (SF<>OF) 場合バイトを設定する。
0F 9D	SETNL <i>r/m8</i>	有効	有効	より小さくない (SF=OF) 場合バイトを 設定する。
REX + 0F 9D	SETNL <i>r/m8*</i>	有効	N.E.	より小さくない (SF=OF) 場合バイトを 設定する。
0F 9F	SETNLE <i>r/m8</i>	有効	有効	より小さくなく等しくない (ZF=0 およ び SF=OF) 場合バイトを設定する。
REX + 0F 9F	SETNLE <i>r/m8*</i>	有効	N.E.	より小さくなく等しくない (ZF=0 およ び SF=OF) 場合バイトを設定する。
0F 91	SETNO <i>r/m8</i>	有効	有効	オーバーフローがない (OF=0) 場合バ イトを設定する。
REX + 0F 91	SETNO <i>r/m8*</i>	有効	N.E.	オーバーフローがない (OF=0) 場合バ イトを設定する。
0F 9B	SETNP <i>r/m8</i>	有効	有効	パリティがない (PF=0) 場合バイトを 設定する。
REX + 0F 9B	SETNP <i>r/m8*</i>	有効	N.E.	パリティがない (PF=0) 場合バイトを 設定する。
0F 99	SETNS <i>r/m8</i>	有効	有効	符号がない (SF=0) 場合バイトを設定 する。

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
REX + 0F 99	SETNS <i>r/m8</i> *	有効	N.E.	符号がない (SF=0) 場合バイトを設定する。
0F 95	SETNZ <i>r/m8</i>	有効	有効	ゼロでない (ZF=0) 場合バイトを設定する。
REX + 0F 95	SETNZ <i>r/m8</i> *	有効	N.E.	ゼロでない (ZF=0) 場合バイトを設定する。
0F 90	SETO <i>r/m8</i>	有効	有効	オーバーフローがある (OF=1) 場合バイトを設定する。
REX + 0F 90	SETO <i>r/m8</i> *	有効	N.E.	オーバーフローがある (OF=1) 場合バイトを設定する。
0F 9A	SETP <i>r/m8</i>	有効	有効	パリティがある (PF=1) 場合バイトを設定する。
REX + 0F 9A	SETP <i>r/m8</i> *	有効	N.E.	パリティがある (PF=1) 場合バイトを設定する。
0F 9A	SETPE <i>r/m8</i>	有効	有効	パリティが偶数 (PF=1) の場合バイトを設定する。
REX + 0F 9A	SETPE <i>r/m8</i> *	有効	N.E.	パリティが偶数 (PF=1) の場合バイトを設定する。
0F 9B	SETPO <i>r/m8</i>	有効	有効	パリティが奇数 (PF=0) の場合バイトを設定する。
REX + 0F 9B	SETPO <i>r/m8</i> *	有効	N.E.	パリティが奇数 (PF=0) の場合バイトを設定する。
0F 98	SETS <i>r/m8</i>	有効	有効	符号がある (SF=1) 場合バイトを設定する。
REX + 0F 98	SETS <i>r/m8</i> *	有効	N.E.	符号がある (SF=1) 場合バイトを設定する。
0F 94	SETZ <i>r/m8</i>	有効	有効	ゼロ (ZF=1) の場合バイトを設定する。
REX + 0F 94	SETZ <i>r/m8</i> *	有効	N.E.	ゼロ (ZF=1) の場合バイトを設定する。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

なし。

IA-32e モードでの操作

オペランド・サイズは 8 ビットに固定される。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。

SFENCE - Store Fence

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F AE /7	SFENCE	有効	有効	ストア操作をシリアル化する。

IA-32e モードでの操作

レガシーモードと同じ。

同等のインテル® C/C++ コンパイラ組み込み関数

`void_mm_sfence(void)`

例外（すべての動作モード）

なし。

SGDT/SIDT - Store Global/Interrupt Descriptor Table Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 01 /0	SGDT <i>m</i>	有効	有効	GDTR を <i>m</i> にストアする。
0F 01 /1	SIDT <i>m</i>	有効	有効	IDTR を <i>m</i> にストアする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

オペランド・サイズは 8+2 バイトに固定される。

8 バイトのベース値と 2 バイトの範囲値をストアする。

保護モード例外

- #UD デスティネーション・オペランドがレジスタである場合。
- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタを使用してメモリにアクセスしたが、その内容が NULL セグメント・セクタであった場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #UD デスティネーション・オペランドがレジスタである場合。
- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #UD デスティネーション・オペランドがレジスタである場合。
- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #UD デスティネーション・オペランドがレジスタである場合。
- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



SHL/SHR - Shift Instructions

「SAL/SAR/SHL/SHR - Shift」を参照のこと。

SHLD - Double Precision Shift Left

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F A4	SHLD <i>r/m16, r16, imm8</i>	有効	有効	<i>r/m16</i> を左に <i>imm8</i> 位置シフトし、 <i>r16</i> からのビットを右からシフトインする。
0F A5	SHLD <i>r/m16, r16, CL</i>	有効	有効	<i>r/m16</i> を左に CL 位置シフトし、 <i>r16</i> からのビットを右からシフトインする。
0F A4	SHLD <i>r/m32, r32, imm8</i>	有効	有効	<i>r/m32</i> を左に <i>imm8</i> 位置シフトし、 <i>r32</i> からのビットを右からシフトインする。
REX.W + 0F A4	SHLD <i>r/m64, r64, imm8</i>	有効	N.E.	<i>r/m64</i> を左に <i>imm8</i> 位置シフトし、 <i>r64</i> からのビットを右からシフトインする。
0F A5	SHLD <i>r/m32, r32, CL</i>	有効	有効	<i>r/m32</i> を左に CL 位置シフトし、 <i>r32</i> からのビットを右からシフトインする。
REX.W + 0F A5	SHLD <i>r/m64, r64, CL</i>	有効	N.E.	<i>r/m64</i> を左に CL 位置シフトし、 <i>r64</i> からのビットを右からシフトインする。

影響を受けるフラグ

カウントが1以上である場合は、CFフラグにはデスティネーション・オペランドから最後にシフトされたビットが入り、SF、ZF、PFフラグは結果の値に従って設定される。1ビットシフトでは、OFフラグは、符号変更が発生するとセットされ、そうでなければクリアされる。1ビットより大きいシフトでは、OFフラグは未定義である。シフトが行われると、AFフラグは未定義である。カウント・オペランドが0である場合は、フラグは影響を受けない。カウントがオペランド・サイズより大きい場合は、フラグは未定義である。

IA-32e モードでの操作

デフォルトのオペランド・サイズは32ビットである。

6ビットカウントを使用する。

保護モード例外

#GP(0)	デスティネーションが書き込み不可能なセグメントにある場合。 メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。 DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
#SS(0)	メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SHRD - Double Precision Shift Right

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF AC	SHRD <i>r/m16, r16, imm8</i>	有効	有効	<i>r/m16</i> を右に <i>imm8</i> 位置シフトし、 <i>r16</i> からのビットを左からシフトインする。
OF AD	SHRD <i>r/m16, r16, CL</i>	有効	有効	<i>r/m16</i> を右に CL 位置シフトし、 <i>r16</i> からのビットを左からシフトインする。
OF AC	SHRD <i>r/m32, r32, mm8</i>	有効	有効	<i>r/m32</i> を右に <i>imm8</i> 位置シフトし、 <i>r32</i> からのビットを左からシフトインする。
REX.W + OF AC	SHRD <i>r/m64, r64, imm8</i>	有効	N.E.	<i>r/m64</i> を右に <i>imm8</i> 位置シフトし、 <i>r64</i> からのビットを左からシフトインする。
OF AD	SHRD <i>r/m32, r32, CL</i>	有効	有効	<i>r/m32</i> を右に CL 位置シフトし、 <i>r32</i> からのビットを左からシフトインする。
REX.W + OF AD	SHRD <i>r/m64, r64, CL</i>	有効	N.E.	<i>r/m64</i> を右に CL 位置シフトし、 <i>r64</i> からのビットを左からシフトインする。

影響を受けるフラグ

カウントが1以上である場合は、CFフラグにはデスティネーション・オペランドから最後にシフトされたビットが入り、SF、ZF、PFフラグは結果の値に従って設定される。1ビットシフトでは、OFフラグは、符号変更が発生するとセットされ、そうでなければクリアされる。1ビットより大きいシフトでは、OFフラグは未定義である。シフトが行われると、AFフラグは未定義である。カウント・オペランドが0である場合は、フラグは影響を受けない。カウントがオペランド・サイズより大きい場合は、フラグは未定義である。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは32ビットである。

6ビットカウントを使用する。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SHUFPD - Shuffle Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F C6 /r ib	SHUFPD <i>xmm1</i> , <i>xmm2/m128</i> , <i>imm8</i>	有効	有効	<i>imm8</i> によって選択された、 <i>xmm1</i> および <i>xmm2/m128</i> 内のパックド倍精度浮動小数点値をシャッフルして、 <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

SHUFPS - Shuffle Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F C6 /r ib	SHUFPS <i>xmm1</i> , <i>xmm2/m128</i> , <i>imm8</i>	有効	有効	<i>imm8</i> によって選択された、 <i>xmm1</i> および <i>xmm1/m128</i> 内のパックド単精度浮動小数点値をシャッフルして、 <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。

SIDT - Store Interrupt Descriptor Table Register

「SGDT/SIDT - Store Global/Interrupt Descriptor Table Register」を参照のこと。

SLDT - Store Local Descriptor Table Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 00 /0	SLDT <i>r/m16</i>	有効	有効	セグメント・セクタを LDTR から <i>r/m16</i> にストアする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

SLDT 命令の動作は、以下の例のように定義されている。

- オペランド・サイズが 16 の SLDT *r16* は、16 ビットセクタを *r16* にストアする。
- オペランド・サイズが 32 の SLDT *r32* は、16 ビットセクタをゼロ拡張して *r32* にストアする。
- オペランド・サイズが 64 の SLDT *r64* は、16 ビットセクタをゼロ拡張して *r64* にストアする。
- オペランド・サイズが 16 の SLDT *m16* は、16 ビットセクタを *m16* にストアする。
- オペランド・サイズが 32 の SLDT *m16* は、16 ビットセクタを *m16* (*m32* ではない) にストアする。
- オペランド・サイズが 64 の SLDT *m16* は、16 ビットセクタを *m16* (*m64* ではない) にストアする。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタを使用してメモリにアクセスしたが、その内容が NULL セグメント・セクタであった場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #UD SLDT 命令は実アドレスモードでは認識されない。

仮想 8086 モード例外

- #UD SLDT 命令は仮想 8086 モードでは認識されない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|--|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | デスティネーションが書き込み不可能なセグメントにある場合。
メモリアドレスが非標準形式の場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #AC(0) | アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。 |

SMSW - Store Machine Status Word

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 01 /4	SMSW <i>r/m16</i>	有効	有効	マシン・ステータス・ワードを <i>r/m16</i> にストアする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

SMSW 命令の動作は、以下の例のように定義されている。

- オペランド・サイズが 16 の SMSW *r16* は、CR0[15:0] を *r16* にストアする。
- オペランド・サイズが 32 の SMSW *r32* は、CR0[31:0] をゼロ拡張して *r32* にストアする。
- オペランド・サイズが 64 の SMSW *r64* は、CR0[63:0] をゼロ拡張して *r64* にストアする。
- オペランド・サイズが 16 の SMSW *m16* は、CR0[15:0] を *m16* にストアする。
- オペランド・サイズが 32 の SMSW *m16* は、CR0[15:0] を *m16* (*m32* ではない) にストアする。
- オペランド・サイズが 64 の SMSW *m16* は、CR0[15:0] を *m16* (*m64* ではない) にストアする。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタを使用してメモリにアクセスしたが、その内容が NULL セグメント・セクタであった場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



SQRTPD - Compute Square Roots of Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 51 /r	SQRTPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> のパックド倍精度浮動小数点値の平方根を計算し、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE2 が 0 の場合。



SQRTPS - Compute Square Roots of Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 51 /r	SQRTPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> のパックド単精度浮動小数点値の平方根を計算し、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLD 機能フラグ SSE が 0 の場合。



SQRTSD - Compute Square Root of Scalar Double-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 51 /r	SQRTSD <i>xmm1</i> , <i>xmm2/m64</i>	有効	有効	<i>xmm2/m64</i> の下位の倍精度浮動小数点値の平方根を計算し、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



SQRTSS - Compute Square Root of Scalar Single-Precision Floating-Point Value

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 51 /r	SQRTSS <i>xmm1</i> , <i>xmm2/m32</i>	有効	有効	<i>xmm2/m32</i> の最下位の単精度浮動小数点値の平方根を計算し、結果を <i>xmm1</i> に格納する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

STC - Set Carry Flag

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F9	STC	有効	有効	CF フラグをセットする。

影響を受けるフラグ

CF フラグがセットされる。OF、ZF、SF、AF、PF フラグは影響を受けない。

IA-32e モードでの操作

レガシーモードと同じ。

例外（すべての動作モード）

なし。

STD - Set Direction Flag

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
FD	STD	有効	有効	DF フラグをセットする。

影響を受けるフラグ

DF フラグがセットされる。CF、OF、ZF、SF、AF、PF フラグは影響を受けない。

IA-32e モードでの操作

レガシーモードと同じ。

操作

DF ← 1;

例外（すべての動作モード）

なし。

STI - Set Interrupt Flag

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
FB	STI	有効	有効	割り込みフラグをセットする。次の命令の最後で、外部マスク可能割り込みがイネーブルになる。

影響を受けるフラグ

IF フラグが 1 にセットされる。

IA-32e モードでの操作

レガシーモードと同じ。

保護モード例外

#GP(0) CPL が現在のプログラムまたはプロシージャの IOPL より大きい (特権が小さい) 場合。

実アドレスモード例外

なし。

仮想 8086 モード例外

#GP(0) CPL が現在のプログラムまたはプロシージャの IOPL より大きい (特権が小さい) 場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

STMXCSR - Store MXCSR Register State

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F AE /3	STMXCSR <i>m32</i>	有効	有効	MXCSR レジスタの内容を <i>m32</i> にストアする。

IA-32e モードでの操作

レガシーモードと同じ。

例外

なし。

数値例外

なし。

保護モード例外

#GP(0)	デスティネーション・オペランドが書き込み不可能なセグメントにある場合。 CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#UD	CR0.EM が 1 の場合。
#NM	CR0 の TS ビットがセットされている場合。
#AC	アライメントの合っていないメモリ参照が行われた場合。#AC 例外をイネーブルにするには、3 つの条件を真にする必要がある (CR0.AM をセットし、EFLAGS.AC をセットし、現行 CPL を 3 にする)。
#UD	CR4.OSFXSR(ビット 9) が 0 の場合。
#UD	CPUID.SSE(EDX ビット 25) が 0 の場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#UD	CR0.EM が 1 の場合。
#NM	CR0 の TS ビットがセットされている場合。
#UD	CR4.OSFXSR(ビット 9) が 0 の場合。
#UD	CPUID.SSE(EDX ビット 25) が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC アライメントの合っていないメモリ参照が行われた場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#UD CR0.EM が 1 の場合。

#NM CR0 の TS ビットがセットされている場合。

#AC アライメントの合っていないメモリ参照が行われた場合。#AC 例外をイネーブルにするには、3 つの条件を真にする必要がある (CR0.AM をセットし、EFLAGS.AC をセットし、現行 CPL を 3 にする)。

#UD CR4.OSFXSR(ビット 9) が 0 の場合。

#UD CPUID.SSE(EDX ビット 25) が 0 の場合。

STOS/STOSB/STOSW/STOSD/STOSQ - Store String

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
AA	STOS m8	有効	有効	レガシーモードでは AL をアドレス ES:(E)DI にストアし、64 ビットモードでは AL をアドレス (R)DI にストアする。
AB	STOS m16	有効	有効	レガシーモードでは AX をアドレス ES:(E)DI にストアし、64 ビットモードでは AX をアドレス (R)DI にストアする。
AB	STOS m32	有効	有効	レガシーモードでは EAX をアドレス ES:(E)DI にストアし、64 ビットモードでは EAX をアドレス (R)DI にストアする。
REX.W + AB	STOS m64	有効	N.E.	RAX をアドレス RDI にストアする。
AA	STOSB	有効	有効	レガシーモードでは AL をアドレス ES:(E)DI にストアし、64 ビットモードでは AL をアドレス (R)DI にストアする。
AB	STOSw	有効	有効	レガシーモードでは AX をアドレス ES:(E)DI にストアし、64 ビットモードでは AX をアドレス (R)DI にストアする。
AB	STOSD	有効	有効	レガシーモードでは EAX をアドレス ES:(E)DI にストアし、64 ビットモードでは EAX をアドレス (R)DI にストアする。
REX.W + AB	STOSQ	有効	N.E.	RAX をアドレス RDI にストアする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは32ビットである。ストリング・ダブルワードは32ビットのオペランド・サイズでストアする。ストリング・クワッドワードは64ビットのオペランド・サイズでストアする。

保護モード例外

#GP(0)	デスティネーションが書き込み不可能なセグメントにある場合。 メモリ・オペランドの実効アドレスが ES セグメントの範囲外の場合。
	ES レジスタの内容が NULL セグメント・セレクタの場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP メモリ・オペランドの実効アドレスが ES セグメントの範囲外の場合。

仮想 8086 モード例外

#GP(0) メモリ・オペランドの実効アドレスが ES セグメントの範囲外の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

STR - Store Task Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 00 /1	STR <i>r/m16</i>	有効	有効	セグメント・セクタを TR から <i>r/m16</i> にストアする。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。

メモリ・オペランドは 16 ビットに固定される。

2 バイトの TR セクタを 64 ビットにゼロ拡張して、レジスタ・オペランドにストアする。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにあるメモリ・オペランドである場合、または実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタを使用してメモリにアクセスしたが、その内容が NULL セグメント・セクタであった場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #UD STR 命令は実アドレスモードでは認識されない。

仮想 8086 モード例外

- #UD STR 命令は仮想 8086 モードでは認識されない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #GP(0) メモリアドレスが非標準形式の場合。
- #SS(U) スタックアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SUB - Subtract

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
2C <i>ib</i>	SUB AL, <i>imm8</i>	有効	有効	AL から <i>imm8</i> を引く。
2D <i>iw</i>	SUB AX, <i>imm16</i>	有効	有効	AX から <i>imm16</i> を引く。
2D <i>id</i>	SUB EAX, <i>imm32</i>	有効	有効	EAX から <i>imm32</i> を引く。
REX.W + 2D <i>id</i>	SUB RAX, <i>imm32</i>	有効	N.E.	RAX から 64 ビットに符号拡張された <i>imm32</i> を引く。
80 /5 <i>ib</i>	SUB <i>r/m8</i> , <i>imm8</i>	有効	有効	<i>r/m8</i> から <i>imm8</i> を引く。
REX + 80 /5 <i>ib</i>	SUB <i>r/m8*</i> , <i>imm8</i>	有効	N.E.	<i>r/m8</i> から <i>imm8</i> を引く。
81 /5 <i>iw</i>	SUB <i>r/m16</i> , <i>imm16</i>	有効	有効	<i>r/m16</i> から <i>imm16</i> を引く。
81 /5 <i>id</i>	SUB <i>r/m32</i> , <i>imm32</i>	有効	有効	<i>r/m32</i> から <i>imm32</i> を引く。
REX.W + 81 /5 <i>id</i>	SUB <i>r/m64</i> , <i>imm32</i>	有効	N.E.	<i>r/m64</i> から 64 ビットに符号拡張された <i>imm32</i> を引く。
83 /5 <i>ib</i>	SUB <i>r/m16</i> , <i>imm8</i>	有効	有効	<i>r/m16</i> から符号拡張された <i>imm8</i> を引く。
83 /5 <i>ib</i>	SUB <i>r/m32</i> , <i>imm8</i>	有効	有効	<i>r/m32</i> から符号拡張された <i>imm8</i> を引く。
REX.W + 83 /5 <i>ib</i>	SUB <i>r/m64</i> , <i>imm8</i>	有効	N.E.	<i>r/m64</i> から符号拡張された <i>imm8</i> を引く。
28 /r	SUB <i>r/m8</i> , <i>r8</i>	有効	有効	<i>r/m8</i> から <i>r8</i> を引く。
REX + 28 /r	SUB <i>r/m8*</i> , <i>r8*</i>	有効	N.E.	<i>r/m8</i> から <i>r8</i> を引く。
29 /r	SUB <i>r/m16</i> , <i>r16</i>	有効	有効	<i>r/m16</i> から <i>r16</i> を引く。
29 /r	SUB <i>r/m32</i> , <i>r32</i>	有効	有効	<i>r/m32</i> から <i>r32</i> を引く。
REX.W + 29 /r	SUB <i>r/m64</i> , <i>r32</i>	有効	N.E.	<i>r/m64</i> から <i>r64</i> を引く。
2A /r	SUB <i>r8</i> , <i>r/m8</i>	有効	有効	<i>r8</i> から <i>r/m8</i> を引く。
REX + 2A /r	SUB <i>r8*</i> , <i>r/m8*</i>	有効	N.E.	<i>r8</i> から <i>r/m8</i> を引く。
2B /r	SUB <i>r16</i> , <i>r/m16</i>	有効	有効	<i>r16</i> から <i>r/m16</i> を引く。
2B /r	SUB <i>r32</i> , <i>r/m32</i>	有効	有効	<i>r32</i> から <i>r/m32</i> を引く。
REX.W + 2B /r	SUB <i>r64</i> , <i>r/m64</i>	有効	N.E.	<i>r64</i> から <i>r/m64</i> を引く。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

OF、SF、ZF、AF、PF、CF フラグが結果に従って設定される。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SUBPD - Subtract Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 5C /r	SUBPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> から <i>xmm2/m128</i> のパックド倍精度浮動小数点値を引く。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。



SUBPS - Subtract Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 5C /r	SUBPS <i>xmm1</i> <i>xmm2/mem128</i>	有効	有効	<i>xmm1</i> のパックド単精度浮動小数点値から <i>xmm2/mem</i> のパックド単精度浮動小数点値を引く。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

SUBSD - Subtract Scalar Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F2 0F 5C /r	SUBSD <i>xmm1</i> , <i>xmm2/m64</i>	有効	有効	<i>xmm1</i> から <i>xmm2/mem64</i> の下位の倍精度浮動小数点値を引く。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
- #UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。
CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CUID 機能フラグ SSE2 が 0 の場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
- #UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。
CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE2 が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

SUBSS - Subtract Scalar Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
F3 0F 5C /r	SUBSS <i>xmm1</i> , <i>xmm2/m32</i>	有効	有効	<i>xmm1</i> の最下位の単精度浮動小数点値から <i>xmm2/m32</i> の最下位の単精度浮動小数点値を引く。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

オーバーフロー、アンダーフロー、無効、精度、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。

#GP(0) メモリアドレスが非標準形式の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#XM マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。

#UD マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。

CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



SWAPGS - Swap GS Base Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 01 /7	SWAPGS	有効	無効	現在の GS ベースレジスタ値を、MSR アドレス C0000102h に格納された値と交換する。

説明

SWAPGS は、現在の GS ベースレジスタ値を、MSR アドレス C0000102H (MSR_KERNELGSbase) に格納された値と交換する。この命令は、システム・ソフトウェアによる使用を目的とした特権命令である。SYSCALLを使用してシステムコールを実装する際、OS エントリポイントにはカーネルスタックは存在しない。また、カーネル・スタック・ポインタの読み出し元になるカーネル構造体へのポインタを直接取得する方法も存在しない。したがって、カーネルは汎用レジスタや参照メモリをセーブできない。SWAPGS は汎用レジスタやメモリ・オペランドを必要としない設計なので、使用前にレジスタをセーブする必要がない。SWAPGS は、KernelGSbase MSR の CPL 0 データポインタを GS ベースレジスタと交換する。するとカーネルは、通常のメモリ参照で GS プリフィックスを使用してカーネルデータ構造体にアクセスできるようになる。同様に、割り込みまたは例外を介して OS カーネルに入ると（カーネルスタックが設定済みの場合）、SWAPGS を使用してカーネルデータ構造体へのポインタを迅速に取得できる。

KernelGSbase MSR 自体には、通常の RDMSR/WRMSR 命令によってのみアクセス可能である。これらの命令は、特権レベル 0 でのみ使用できる。WRMSR を使用した場合、KernelGSbase MSR に書き込まれる値が非標準であると、#GP(0) が発生する。

操作

```
IF mode <>64 then #UD;  
IF CPL <>0 then #GP (0);  
TEMP = GS base;  
GS_base = MSR_KernelGSbase;  
MSR_KernelGSbase = temp;
```

影響を受けるフラグ

なし。

IA-32e モードでの操作

SWAPGS は、現在の GS ベースレジスタ値を、MSR アドレス C0000102H に格納された値と交換する。KernelGSbase は標準であることが保証されているので、SWAPGS 命令自体は標準チェックを実行しない。

表 3-1. SWAPGS 操作のパラメータ

オペコード	ModR/M バイト			命令	
	MOD	REG	R/M	64 ビットモード以外	64 ビットモード

表 3-1. SWAPGS 操作のパラメータ (続き)

オペコード	ModR/M バイト			命令	
OF 01	MOD <> 11	111	xxx	INVLPG	INVLPG
	11	111	000	#UD	SWPGS
	11	111	<>000	#UD	#UD

保護モード例外

#UD モード <> 64 ビットの場合。

実アドレスモード例外

#UD 命令は認識されない。

仮想 8086 モード例外

#UD 命令は認識されない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0) CPL <> 0 の場合。



SYSCALL - Fast System Call

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 05	SYSCALL	有効	無効	特権レベル 0 のシステム・プロシージャ への高速コール

説明

SYSCALL は、SYSCALL に続く命令の RIP を RCX にセーブし、LSTAR から新しい RIP をロードする (64 ビットモード)。リターン時には、SYSRET が RCX にセーブされた値を RIP にコピーする。

64 ビットモードでは、SYSCALL が RFLAGS (下位 32 ビットのみ) を R11 にセーブする。次に、SYSCALL_FLAG_MASK (MSR C000_0084) を使い、OS で定義された値によって RFLAGS をマスクする。OS が使用する実際のマスク値は、SYSCALL_FLAG_MASK MSR に書き込まれた値の補数である。IF も含めて RFLAGS のビットが自動的にクリアされることはない (RF は除く)。

64 ビットモードでは、SYSRET が R11 (下位 32 ビットのみ) から RFLAGS をリストアする。ソフトウェアは、SYSCALL 命令および SYSRET 命令による以下の前提条件に違反する形で、CS ディスクリプタや SS ディスクリプタを変更してはならない。

- CS および SS のベースと範囲は、OS を含むすべてのプロセスで同じである (ベースは 0H、範囲は FFFFFFFFH)。
- SYSCALL ターゲットの CS は、特権レベルが 0 である。
- SYSRET ターゲットの CS は、特権レベルが 3 である。

SYSCALL および SYSRET は、これらの前提条件に対する違反をチェックしない。

操作

提供予定。

影響を受けるフラグ

すべて。

IA-32e モードでの操作

SYSCALL の各モードの操作を表 3-2. に示す。

表 3-2. SYSCALL 操作のパラメータ

命令	レガシーモード	互換モード	64 ビットモード
SYSCALL	なし	なし	64 ビット

保護モード例外

#UD モード <> 64 ビットの場合。

実アドレスモード例外

#UD このモードでは、命令は認識されない。

仮想 8086 モード例外

#UD このモードでは、命令は認識されない。

互換モード例外

#UD このモードでは、命令は認識されない。

64 ビットモード例外

#UD IA32_EFER.SCE ビットが 0 の場合。



SYSENTER - Fast System Call

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 34	SYSENTER	有効	有効	特権レベル0のシステム・プロシージャへの高速コール

説明

提供予定。

操作

提供予定。

影響を受けるフラグ

VM、IF、RF。

IA-32e モードでの操作

SYSENTER の各モードの操作を表 3-3. に示す。

表 3-3. SYSENTER 操作のパラメータ

命令	レガシーモード	互換モード	64 ビットモード
SYSENTER	32 ビット	64 ビット	64 ビット

保護モード例外

#GP(0) SYSENTER_CS_MSR の値がゼロの場合。

実アドレスモード例外

#GP(0) このモードでは、命令は認識されない。

仮想 8086 モード例外

#GP(0) SYSENTER_CS_MSR の値がゼロの場合。

互換モード例外

#GP(0) SYSENTER_CS_MSR の値がゼロの場合。

64 ビットモード例外

#GP(0) SYSENTER_CS_MSR の値がゼロの場合。

SYSEXIT - Fast Return from Fast System Call

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 35	SYSEXIT	有効	有効	特権レベル 3 のユーザコードに高速リターンする。

説明

提供予定。

操作

提供予定。

影響を受けるフラグ

なし。

IA-32e モードでの操作

SYSEXIT の各モードの操作を表 3-4. に示す。

表 3-4. SYSEXIT 操作のパラメータ

命令	レガシーモード	互換モード	64 ビットモード
SYSEXIT	32 ビット	32 ビット	32 ビットおよび 64 ビット

保護モード例外

#GP(0) CPL < 0 の場合。
SYSENTER_CS_MSR の値がゼロの場合。

実アドレスモード例外

#GP(0) 保護モードがイネーブルになっていない場合。

仮想 8086 モード例外

#GP(0) SYSENTER_CS_MSR の値がゼロの場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#GP(0) SYSENTER_CS_MSR の値がゼロの場合。
CPL < 0 の場合。
ECX または EDX の内容が非標準のアドレスの場合。

SYSRET - Return From Fast System Call

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 07	SYSRET	有効	無効	高速システムコールからリターンする。

説明

SYSCALL は、SYSCALL に続く命令の RIP を RCX にセーブし、LSTAR から新しい RIP をロードする (64 ビットモードのみ)。リターン時には、SYSRET が RCX にセーブされた値を RIP にコピーする。SYSRET は、オペランド・サイズを利用して 64 ビットモードと互換モードでサポートされている。

SYSRET は、SYSRET_CS (MSR STAR[63:48]) で見つかった CS の値を使用する。Osize 64 を使用する 64 ビットモードへのリターンでは、SYSRET は CS セレクタの値を SYSRET_CS + 10h に設定する。SS は SYSRET_CS + 8h に設定される。Osize 32 を使用する場合は、SYSRET は互換モードにリターンする。互換モードへのリターンでは、新しい SS セレクタが SYSRET_CS + 24H に設定される。

SYSCALL および SYSRET によってロードされたセレクタに対応する GDT/LDT 内のディスクリプタと、各命令によって強制されるベース値・範囲値・属性値との間で一貫性を保つことは、OS の役目である。

ソフトウェアは、SYSCALL 命令および SYSRET 命令による以下の前提条件に違反する形で、CS ディスクリプタや SS ディスクリプタを変更してはならない。

- CS および SS のベースと範囲は、OS を含むすべてのプロセスで同じである。
- SYSCALL ターゲットの CS は、特権レベルが 0 である。
- SYSRET ターゲットの CS は、特権レベルが 3 である。

SYSCALL および SYSRET は、これらの前提条件に対する違反をチェックしない。

操作

提供予定。

影響を受けるフラグ

VM、IF、RF。

IA-32e モードでの操作

SYSRET の各モードの操作を表 3-5. に示す。

表 3-5. SYSRET 操作のパラメータ

命令	レガシーモード	互換モード	64 ビットモード
SYSRET	なし	なし	64 ビット

保護モード例外

#UD モード ⇄ 64 ビットの場合。

実アドレスモード例外

#UD このモードでは、命令は認識されない。

仮想 8086 モード例外

#UD このモードでは、命令は認識されない。

互換モード例外

#UD このモードでは、命令は認識されない。

64 ビットモード例外

#UD IA32_EFER.SCE ビットが 0 の場合。

#GP(0) CPL < 0 の場合。

ECX の内容が非標準のアドレスの場合。

TEST - Logical Compare

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
A8 <i>ib</i>	TEST AL, <i>imm8</i>	有効	有効	<i>imm8</i> と AL との AND をとり、結果に従って SF、ZF、PF を設定する。
A9 <i>iw</i>	TEST AX, <i>imm16</i>	有効	有効	<i>imm16</i> と AX との AND をとり、結果に従って SF、ZF、PF を設定する。
A9 <i>id</i>	TEST EAX, <i>imm32</i>	有効	有効	<i>imm32</i> と EAX との AND をとり、結果に従って SF、ZF、PF を設定する。
REX.W + A9 <i>id</i>	TEST RAX, <i>imm32</i>	有効	N.E.	64 ビットに符号拡張された <i>imm32</i> と RAX との AND をとり、結果に従って SF、ZF、PF を設定する。
F6 /0 <i>ib</i>	TEST <i>r/m8</i> , <i>imm8</i>	有効	有効	<i>imm8</i> と <i>r/m8</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
REX + F6 /0 <i>ib</i>	TEST <i>r/m8*</i> , <i>imm8</i>	有効	N.E.	<i>imm8</i> と <i>r/m8</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
F7 /0 <i>iw</i>	TEST <i>r/m16</i> , <i>imm16</i>	有効	有効	<i>imm16</i> と <i>r/m16</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
F7 /0 <i>id</i>	TEST <i>r/m32</i> , <i>imm32</i>	有効	有効	<i>imm32</i> と <i>r/m32</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
REX.W + F7 /0 <i>id</i>	TEST <i>r/m64</i> , <i>imm32</i>	有効	N.E.	64 ビットに符号拡張された <i>imm32</i> と <i>r/m64</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
84 / <i>r</i>	TEST <i>r/m8</i> , <i>r8</i>	有効	有効	<i>r8</i> と <i>r/m8</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
REX + 84 / <i>r</i>	TEST <i>r/m8*</i> , <i>r8*</i>	有効	N.E.	<i>r8</i> と <i>r/m8</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
85 / <i>r</i>	TEST <i>r/m16</i> , <i>r16</i>	有効	有効	<i>r16</i> と <i>r/m16</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
85 / <i>r</i>	TEST <i>r/m32</i> , <i>r32</i>	有効	有効	<i>r32</i> と <i>r/m32</i> との AND をとり、結果に従って SF、ZF、PF を設定する。
REX.W + 85 / <i>r</i>	TEST <i>r/m64</i> , <i>r64</i>	有効	N.E.	<i>r64</i> と <i>r/m64</i> との AND をとり、結果に従って SF、ZF、PF を設定する。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

OF および CF フラグが 0 にクリアされる。SF、ZF、PF フラグが結果に従って設定される。AF フラグの状態は未定義。

IA-32e モードでの操作

上記の表を参照。

保護モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



UCOMISD - Unordered Compare Scalar Double-Precision Floating-Point Values and Set EFLAGS

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 2E /r	UCOMISD <i>xmm1</i> , <i>xmm2/m64</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m64</i> の下位の倍精度浮動小数点値を（アンオーダー）比較し、その結果に従って EFLAGS フラグをセットする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効（SNaN オペランドの場合）、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ～ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



UCOMISS - Unordered Compare Scalar Single-Precision Floating-Point Values and Set EFLAGS

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 2E /r	UCOMISS <i>xmm1</i> , <i>xmm2/mem32</i>	有効	有効	<i>xmm1</i> レジスタの最下位の単精度浮動小数点値と <i>xmm2/mem</i> の最下位の単精度浮動小数点値を比較し、結果に従ってステータス・フラグを設定する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

無効 (SNaN オペランドの場合)、デノーマル。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPLUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#GP(0)	オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#XM	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 1 の場合。
#UD	マスクされていない SIMD 浮動小数点例外が発生し、CR4 の OSXMMEXCPT が 0 の場合。 CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE が 0 の場合。
#AC(0)	アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

UD2 - Undefined Instruction

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 0B	UD2	有効	有効	無効オペコード例外を発生させる。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。

例外（すべての動作モード）

#UD 命令は、すべての動作モードで無効オペコード例外を発生させることが保証されている。

UNPCKHPD - Unpack and Interleave High Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 15 /r	UNPCKHPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> の上位クワッドワードの倍精度浮動小数点値をアンパックしてインターリーブする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

- #GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #GP(0) オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|---|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。 |

UNPCKHPS - Unpack and Interleave High Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 15 /r	UNPCKHPS <i>xmm1</i> , <i>xmm2/mem128</i>	有効	有効	<i>xmm1</i> の上位クワッドワードの単精度浮動小数点値と <i>xmm2/mem</i> の上位半分の単精度浮動小数点値を <i>xmm1</i> レジスタにアンパックしてインターリーブする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|--|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。 |

UNPCKLPD - Unpack and Interleave Low Packed Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 14 /r	UNPCKLPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm1</i> と <i>xmm2/m128</i> の下位クワッドワードの倍精度浮動小数点値をアンパックしてインターリーブする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0)	CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#SS(0)	SS セグメント内のアドレスが無効の場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

#GP(0)	セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード)	ページフォルトが発生した場合。
---------------	-----------------

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|---|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。 |

UNPCKLPS - Unpack and Interleave Low Packed Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
OF 14 /r	UNPCKLPS <i>xmm1</i> , <i>xmm2/mem128</i>	有効	有効	<i>xmm1</i> の下位クワッドワードの単精度浮動小数点値と <i>xmm2/mem</i> の下位半分の単精度浮動小数点値を <i>xmm1</i> レジスタにアンパックしてインターリーブする。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

#GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。

セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

#SS(0) SS セグメント内のアドレスが無効の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

#GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。

オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。

#NM CR0 の TS がセットされた場合。

#UD CR0 の EM がセットされた場合。

CR4 の OSFXSR が 0 の場合。

CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- | | |
|---------------|--|
| #SS(0) | SS セグメントを参照するメモリアドレスが非標準形式の場合。 |
| #GP(0) | メモリアドレスが非標準形式の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。 |
| #PF (フォルトコード) | ページフォルトが発生した場合。 |
| #NM | CR0 の TS がセットされた場合。 |
| #UD | CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。 |

VERR, VERW - Verify a Segment for Reading or Writing

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 00 /4	VERR <i>r/m16</i>	有効	有効	<i>r/m16</i> で指定されたセグメントを読み取りできる場合 ZF=1 を設定する。
0F 00 /5	VERW <i>r/m16</i>	有効	有効	<i>r/m16</i> で指定されたセグメントに書き込みできる場合 ZF=1 を設定する。

影響を受けるフラグ

ZF フラグは、セグメントがアクセス可能で読み取り可能 (VERR) または書き込み可能 (VERW) である場合は1にセットされ、そうでない場合は0にクリアされる。

IA-32e モードでの操作

レガシーモードと同じ。

オペランド・サイズは 16 ビットに固定される。

保護モード例外

これらの命令に対して生成される唯一の例外は、ソース・オペランドの不当なアドレス指定に関係する例外である。

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

DS、ES、FS、または GS レジスタを使用してメモリにアクセスしたが、その内容が NULL セグメント・セクタであった場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

#AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

#UD VERR 命令および VERW 命令は、実アドレスモードでは認識されない。

仮想 8086 モード例外

#UD VERR 命令および VERW 命令は、仮想 8086 モードでは認識されない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが3のときにアライメントが合わないメモリ参照を行った場合。

WAIT/FWAIT - Wait

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
9B	WAIT	有効	有効	未処理のマスクされていない浮動小数点例外をチェックする。
9B	FWAIT	有効	有効	未処理のマスクされていない浮動小数点例外をチェックする。

影響を受ける FPU フラグ

C0、C1、C2、C3 フラグは未定義。

IA-32e モードでの操作

レガシーモードと同じ。

浮動小数点例外

なし。

保護モード例外

#NM CR0 の MP および TS がセットされた場合。

#MF 未処理の x87 FPU 例外がある場合。

実アドレスモード例外

#NM CR0 の MP および TS がセットされた場合。

#MF 未処理の x87 FPU 例外がある場合。

仮想 8086 モード例外

#NM CR0 の MP および TS がセットされた場合。

#MF 未処理の x87 FPU 例外がある場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

WBINVD - Write Back and Invalidate Cache

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 09	WBINVD	有効	有効	ライトバックして内部キャッシュをフラッシュする。外部キャッシュのライトバックとフラッシュを開始させる。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。

保護モード例外

#GP(0) 現行特権レベルが 0 でない場合。

実アドレスモード例外

なし。

仮想 8086 モード例外

#GP(0) WBINVD 命令は仮想 8086 モードで実行することはできない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

WRMSR - Write to Model Specific Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 30	WRMSR	有効	有効	EDX:EAX の値を ECX で指定される MSR に書き込む。
REX.W + 0F 30	WRMSR	有効	N.E.	RDX[31:0]:RAX[31:0] の値を RCX で指定される MSR に書き込む。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。MSR[63:32] = RDX[31:0]、MSR[31:0] = RAX[31:0]。

保護モード例外

#GP(0) 現行特権レベルが 0 でない場合。
ECX の値が予約されているかまたはインプリメントされていない MSR アドレスを指定している場合。

実アドレスモード例外

#GP ECX の値が予約されているかまたはインプリメントされていない MSR アドレスを指定している場合。

仮想 8086 モード例外

#GP(0) WRMSR 命令は仮想 8086 モードでは認識されない。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

保護モード例外と同じ。

XADD - Exchange and Add

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F C0 /r	XADD <i>r/m8, r8</i>	有効	有効	<i>r8</i> を <i>r/m8</i> と交換し、合計を <i>r/m8</i> にロードする。
REX + 0F C0 /r	XADD <i>r/m8*, r8*</i>	有効	N.E.	<i>r8</i> を <i>r/m8</i> と交換し、合計を <i>r/m8</i> にロードする。
0F C1 /r	XADD <i>r/m16, r16</i>	有効	有効	<i>r16</i> を <i>r/m16</i> と交換し、合計を <i>r/m16</i> にロードする。
0F C1 /r	XADD <i>r/m32, r32</i>	有効	有効	<i>r32</i> を <i>r/m32</i> と交換し、合計を <i>r/m32</i> にロードする。
REX.W + 0F C1 /r	XADD <i>r/m64, r64</i>	有効	N.E.	<i>r64</i> を <i>r/m64</i> と交換し、合計を <i>r/m64</i> にロードする。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

CF、PF、AF、SF、ZF、OF フラグが、デスティネーション・オペランドにストアされる加算の結果に従って設定される。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) デスティネーションが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

XCHG - Exchange Register/Memory with Register

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
90+rw	XCHG AX, 16	有効	有効	r16 を AX と交換する。
90+rw	XCHG r16, X	有効	有効	AX を r16 と交換する。
90+rd	XCHG EAX, r32	有効	有効	r32 を EAX と交換する。
REX.W + 90+rd	XCHG RAX, r64	有効	N.E.	r64 を RAX と交換する。
90+rd	XCHG r32, EAX	有効	有効	EAX を r32 と交換する。
REX.W + 90+rd	XCHG r64, RAX	有効	N.E.	RAX を r64 と交換する。
86 /r	XCHG r/m8, r8	有効	有効	r8 (バイトレジスタ) を r/m8 からのバイトと交換する。
REX + 86 /r	XCHG r/m8*, r8*	有効	N.E.	r8 (バイトレジスタ) を r/m8 からのバイトと交換する。
86 /r	XCHG r8, r/m8	有効	有効	r/m8 からのバイトを r8 (バイトレジスタ) と交換する。
REX + 86 /r	XCHG r8*, r/m8*	有効	N.E.	r/m8 からのバイトを r8 (バイトレジスタ) と交換する。
87 /r	XCHG r/m16, r16	有効	有効	r16 を r/m16 からのワードと交換する。
87 /r	XCHG r16, r/m16	有効	有効	r/m16 からのワードを r16 と交換する。
87 /r	XCHG r/m32, r32	有効	有効	r32 を r/m32 からのダブルワードと交換する。
REX.W + 87 /r	XCHG r/m64, r64	有効	N.E.	r64 を r/m64 からのクワッドワードと交換する。
87 /r	XCHG r32, r/m32	有効	有効	r/m32 からのダブルワードを r32 と交換する。
REX.W + 87 /r	XCHG r64, r/m64	有効	N.E.	r/m64 からのクワッドワードを r64 と交換する。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように r/m8 をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

なし。

IA-32e モードでの操作

64 ビットに拡張される。

デフォルトのオペランド・サイズは 32 ビットである。

新しいレジスタ R8 ~ R15 へのアクセスが可能である。

保護モード例外

- #GP(0) いずれかのオペランドが書き込み不可能なセグメントにある場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

XLAT/XLATB - Table Look-up Translation

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
D7	XLAT <i>m8</i>	有効	有効	AL をメモリバイト DS:[(E)BX + 符号なし AL] に設定する。
D7	XLATB	有効	有効	AL をメモリバイト DS:[(E)BX + 符号なし AL] に設定する。
REX.W + D7	XLATB	有効	N.E.	AL をメモリバイト [RBX + 符号なし AL] に設定する。

影響を受けるフラグ

なし。

IA-32e モードでの操作

レガシーモードと同じ。

オペランド・サイズは 8 ビットに固定される。

AL を書き込む [RAX[63:8] を予約]。

保護モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

実アドレスモード例外

#GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

#SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

#GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。

#SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

#PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。

XOR - Logical Exclusive OR

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
34 <i>ib</i>	XOR AL, <i>imm8</i>	有効	有効	AL と <i>imm8</i> との XOR をとる。
35 <i>iw</i>	XOR AX, <i>imm16</i>	有効	有効	AX と <i>imm16</i> との XOR をとる。
35 <i>id</i>	XOR EAX, <i>imm32</i>	有効	有効	EAX と <i>imm32</i> との XOR をとる。
REX.W + 35 <i>id</i>	XOR RAX, <i>imm32</i>	有効	N.E.	RAX と <i>imm32</i> (符号拡張) との XOR をとる。
80 /6 <i>ib</i>	XOR <i>r/m8</i> , <i>imm8</i>	有効	有効	<i>r/m8</i> と <i>imm8</i> との XOR をとる。
REX + 80 /6 <i>ib</i>	XOR <i>r/m8*</i> , <i>imm8</i>	有効	N.E.	<i>r/m8</i> と <i>imm8</i> との XOR をとる。
81 /6 <i>iw</i>	XOR <i>r/m16</i> , <i>imm16</i>	有効	有効	<i>r/m16</i> と <i>imm16</i> との XOR をとる。
81 /6 <i>id</i>	XOR <i>r/m32</i> , <i>imm32</i>	有効	有効	<i>r/m32</i> と <i>imm32</i> との XOR をとる。
REX.W + 81 /6 <i>id</i>	XOR <i>r/m64</i> , <i>imm32</i>	有効	N.E.	<i>r/m64</i> と <i>imm32</i> (符号拡張) との XOR をとる。
83 /6 <i>ib</i>	XOR <i>r/m16</i> , <i>imm8</i>	有効	有効	<i>r/m16</i> と <i>imm8</i> (符号拡張) との XOR をとる。
83 /6 <i>ib</i>	XOR <i>r/m32</i> , <i>imm8</i>	有効	有効	<i>r/m32</i> と <i>imm8</i> (符号拡張) との XOR をとる。
REX.W + 83 /6 <i>ib</i>	XOR <i>r/m64</i> , <i>imm8</i>	有効	N.E.	<i>r/m64</i> と <i>imm8</i> (符号拡張) との XOR をとる。
30 / <i>r</i>	XOR <i>r/m8</i> , <i>r8</i>	有効	有効	<i>r/m8</i> と <i>r8</i> との XOR をとる。
REX + 30 / <i>r</i>	XOR <i>r/m8*</i> , <i>r8*</i>	有効	N.E.	<i>r/m8</i> と <i>r8</i> との XOR をとる。
31 / <i>r</i>	XOR <i>r/m16</i> , <i>r16</i>	有効	有効	<i>r/m16</i> と <i>r16</i> との XOR をとる。
31 / <i>r</i>	XOR <i>r/m32</i> , <i>r32</i>	有効	有効	<i>r/m32</i> と <i>r32</i> との XOR をとる。
REX.W + 31 / <i>r</i>	XOR <i>r/m64</i> , <i>r64</i>	有効	N.E.	<i>r/m64</i> と <i>r64</i> との XOR をとる。
32 / <i>r</i>	XOR <i>r8</i> , <i>r/m8</i>	有効	有効	<i>r8</i> と <i>r/m8</i> との XOR をとる。
REX + 32 / <i>r</i>	XOR <i>r8*</i> , <i>r/m8*</i>	有効	N.E.	<i>r8</i> と <i>r/m8</i> との XOR をとる。
33 / <i>r</i>	XOR <i>r16</i> , <i>r/m16</i>	有効	有効	<i>r16</i> と <i>r/m16</i> との XOR をとる。
33 / <i>r</i>	XOR <i>r32</i> , <i>r/m32</i>	有効	有効	<i>r32</i> と <i>r/m32</i> との XOR をとる。
REX.W + 33 / <i>r</i>	XOR <i>r64</i> , <i>r/m64</i>	有効	N.E.	<i>r64</i> と <i>r/m64</i> との XOR をとる。

* 64 ビットモードでは、REX プリフィックスを使用する場合、バイトレジスタ AH、BH、CH、DH にアクセスするように *r/m8* をコード化することはできない。1.4.2.2. 節も参照のこと。

影響を受けるフラグ

OF および CF フラグがクリアされ、SF、ZF、PF フラグが結果に従ってセットされる。AF フラグの状態は未定義。

IA-32e モードでの操作

上記の表を参照。

保護モード例外

- #GP(0) デスティネーション・オペランドの指示先が書き込み不可能なセグメントの場合。
メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
DS、ES、FS、または GS レジスタの内容が NULL セグメント・セレクタの場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。

実アドレスモード例外

- #GP メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。

仮想 8086 モード例外

- #GP(0) メモリ・オペランドの実効アドレスが CS、DS、ES、FS、または GS セグメントの範囲外の場合。
- #SS(0) メモリ・オペランドの実効アドレスが SS セグメントの範囲外の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、アライメントが合わないメモリ参照を行った場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

- #SS(0) SS セグメントを参照するメモリアドレスが非標準形式の場合。
- #GP(0) メモリアドレスが非標準形式の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #AC(0) アライメント・チェックがイネーブルにされていて、現行特権レベルが 3 のときにアライメントが合わないメモリ参照を行った場合。



XORPD - Bitwise Logical XOR for Double-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
66 0F 57 /r	XORPD <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の XOR (排他的論理和) 演算を実行する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。

実アドレスモード例外

- #GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE2 が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE2 が 0 の場合。



XORPS - Bitwise Logical XOR for Single-Precision Floating-Point Values

オペコード	命令	64 ビット モード	互換/ レガシー モード	説明
0F 57 /r	XORPS <i>xmm1</i> , <i>xmm2/m128</i>	有効	有効	<i>xmm2/m128</i> と <i>xmm1</i> のビット単位の XOR (排他的論理和) 演算を実行する。

IA-32e モードでの操作

XMM8 ~ XMM15 へのアクセスが可能である。

SIMD 浮動小数点例外

なし。

保護モード例外

- #GP(0) CS、DS、ES、FS、または GS セグメント内のメモリ・オペランドの実効アドレスが無効の場合。
セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
- #SS(0) SS セグメント内のアドレスが無効の場合。
- #PF (フォルトコード) ページフォルトが発生した場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。

実アドレスモード例外

- #GP(0) セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
オペランドの一部が 0 ~ FFFFH の実効アドレス空間の範囲外の場合。
- #NM CR0 の TS がセットされた場合。
- #UD CR0 の EM がセットされた場合。
CR4 の OSFXSR が 0 の場合。
CPUID 機能フラグ SSE が 0 の場合。

仮想 8086 モード例外

実アドレスモードと同じ例外。

- #PF (フォルトコード) ページフォルトが発生した場合。

互換モード例外

保護モード例外と同じ。

64 ビットモード例外

#SS(0)	SS セグメントを参照するメモリアドレスが非標準形式の場合。
#GP(0)	メモリアドレスが非標準形式の場合。 セグメントに関係なく、メモリ・オペランドのアライメントが 16 バイトに合っていない場合。
#PF (フォルトコード)	ページフォルトが発生した場合。
#NM	CR0 の TS がセットされた場合。
#UD	CR0 の EM がセットされた場合。 CR4 の OSFXSR が 0 の場合。 CPUID 機能フラグ SSE が 0 の場合。



4 ソフトウェア最適化 ガイドライン

4.1. はじめに

本章では、IA-32eモードで動作するソフトウェアの最適化ガイドラインについて説明する。互換モードまたはレガシーモードで動作するソフトウェアは、『IA-32 インテル® アーキテクチャ最適化リファレンス・マニュアル』で説明したガイドラインに従う必要がある。本章は、このマニュアルの補足資料と考えてよい。

4.2. 64 ビットモードの最適化ガイドライン

64 ビットモードで動作するソフトウェアの最適化は、『IA-32 インテル® アーキテクチャ最適化リファレンス・マニュアル』で説明したコーディングの推奨事項から始める必要がある。ただし、64 ビットモードに適用できる追加の注意事項が存在する。これについて以下に説明する。

4.2.1. 64 ビットモードに影響を与えるコーディング規則

4.2.1.1. データサイズが 32 ビットの場合は、従来の 32 ビット命令を使用する

64 ビットモードでは、アプリケーションは 16 個の 64 ビット汎用レジスタを使用できる。しかし、アプリケーションのデータサイズが 32 ビットの場合は、64 ビットレジスタや 64 ビット算術演算を使用する必要はない。

ほとんどの命令のデフォルト・オペランド・サイズは、32 ビットである。64 ビットモードでは、これらの命令の動作は、上位 32 ビットをすべて 0 にする。例えば、レジスタの値をすべて 0 にする場合、次の 2 つの命令ストリームは同じ操作を実行するが、32 ビット版では 1 命令バイト少なくて済む。

32 ビット版

```
xor eax, eax ;Performs xor on lower 32bits and zeros the upper  
32 bits.
```

64 ビット版

```
xor rax, rax ;Performs xor on all 64 bits
```

この最適化手法は、8個の下位の汎用レジスタ EAX、ECX、EBX、EDX、ESP、EBP、ESI、EDI に適用できる。レジスタ r9～r15 内のデータにアクセスするには、REX プリフィックスが必要である。この場合は、32 ビット形式を使用しても、コードのサイズは小さくならない。

アセンブリ / コンパイラのコーディング規則

64 ビットモードで 32 ビット版の命令を使用すると、コードのサイズが小さくなる（ただし、64 ビットデータまたは追加レジスタへのアクセスに 64 ビット版の命令が必要とされる場合を除く）。

4.2.1.2. 追加レジスタを使用して、レジスタへの圧力を軽減する

64 ビットモードでは、アプリケーションは、8 個の追加 64 ビット汎用レジスタと 8 個の追加 XMM レジスタを使用できる。これらの追加レジスタにアクセスするには、1 バイトの REX プリフィックスが必要である。8 個の追加レジスタを使用すると、コンパイラがスタック上に値を退避させるのを避けられる。ただし、REX プリフィックスのためにコードのサイズが大きくなり、キャッシュ・ミスが増える可能性がある。これにより（データがメモリからではなくレジスタから得られる場合）追加レジスタを使用してデータにアクセスするメリットが制限されることがある。

8 個の追加レジスタが不要な場合は、REX プリフィックスを必要とするレジスタの使用を控えること。これにより、コードのサイズを小さく抑えられる。

アセンブリ / コンパイラのコーディング規則

レジスタへの圧力を減らすために必要な場合は、8 個の追加汎用レジスタと 8 個の追加 XMM レジスタを浮動小数点演算に使用する。

4.2.1.3. 128 ビットの結果を生成する 64 ビット×64 ビットの乗算は、必要な場合にのみ使用する

128 ビットの結果を生成する 64 ビット・オペランド×64 ビット・オペランドの整数乗算は、64 ビットの結果を生成する乗算よりコストがかかる。結果の上位 64 ビットの計算は、下位 64 ビットより長い時間がかかる。

コンパイラがコンパイル時に、乗算の結果が 64 ビットを超えないと判断できる場合、コンパイラは、64 ビットの結果を生成する乗算命令を生成する必要がある。コンパイラまたはアセンブリ・プログラマが、結果が 64 ビットより小さくなると判断できない場合は、128 ビットを生成する乗算が必要になる。

アセンブリ / コンパイラのコーディング規則

128 ビットの結果を生成する 64 ビット×64 ビットの整数乗算より、64 ビットの結果を生成する乗算の方が望ましい。

4.2.1.4. フル 64 ビットへの符号拡張

64 ビットモードでは、アーキテクチャは1つのマイクロ・オペレーションで64ビットに符号拡張するように最適化されている。64ビットモードでは、デスティネーションが32ビットの場合は上位32ビットは0にしなければならない。

上位32ビットを0にするには、追加のマイクロ・オペレーションが必要になるため、64ビットに符号拡張するより効率が低くなる。64ビットに符号拡張する場合は、命令が1バイト長くなるが、トレース・キャッシュに格納しなければならないマイクロ・オペレーションの数が減るため、パフォーマンスが向上する。

例えば、1バイトを符号拡張して `esi` に格納する場合は、次のコードを使用する。

```
movsx    rsi, BYTE PTR [rax]
```

上のコードは、以下のコードの代わりになる。

```
movsx    esi, BYTE PTR [rax]
```

次の命令が32ビット形式の `esi` レジスタを使用する場合は、結果は同じになる。この最適化手法を使用して、意図に反する依存関係を解消することもできる。例えば、プログラムがレジスタに16ビット値を書き込み、次にそのレジスタに8ビット値を書き込む場合、デスティネーションのビット15:8が不要であれば、できるだけ符号拡張版の書き込み命令を使用する方がよい。

例えば、

```
mov      r8w, r9w ;Requires a merge to preserve bits 63:15
...
mov      r8b, r10b ;Requires a merge to preserve bits 63:8
```

上のコードは、以下のコードで置き換えられる。

```
movsx    r8, r9w ;If bits 63:8 do not need to be preserved
...
movsx    r8, r10b ;If bits 63:8 do not need to be preserved
```

上の例では、`r8w` への移動と `r8b` への移動は、いずれもレジスタ内の残りのビットを維持するためにマージ操作を必要とする。'mov r8w, r9w' と 'mov r8b, r10b' の間で、`r8` 上に暗黙の実依存関係が発生する。movsx を使用すると、実依存関係は解消され、出力依存関係だけが残される。プロセッサは、リネームによってこの依存関係を削除できる。

アセンブリ/コンパイラのコーディング規則

デスティネーションが32ビット値として使用される場合でも、32ビットに符号拡張する代わりに、64ビットに符号拡張する。

4.2.2. 64 ビットモードの別のコーディング規則

4.2.2.1. 64 ビット算術演算には、2 個の 32 ビットレジスタの代わりに 64 ビットレジスタを使用する

32 ビットのレガシーモードは、拡張精度整数演算（64 ビット算術演算など）をサポートする機能を提供する。しかし、64 ビットモードは、64 ビット算術演算のネイティブ・サポートを提供する。64 ビット整数が必要な場合は、64 ビット形式の算術命令を使用する。

32 ビットのレガシーモードでは、32 ビット×32 ビットの整数乗算から 64 ビットの結果を得るのに、3 個のレジスタが必要になる。乗算結果は、EDX:EAX のペアに 32 ビットチャンクで格納される。64 ビットモードの命令が利用可能である場合、64 ビットの結果が必要なときに 32 ビット版の命令を使用すると、最適なコーディングは得られない。拡張されたレジスタを使用する方がよい。

例えば、以下のコード・シーケンスは、32 ビット値を符号拡張して 64 ビットレジスタにロードし、乗算を実行する。

```
movsx    rax, DWORD PTR [x]
movsx    rcx, DWORD PTR [y]
imul    rax, rcx
```

上の 64 ビット版は、以下の 32 ビット版を使用するより効率的である。

```
mov      eax, DWORD PTR [x]
mov      ecx, DWORD PTR [y]
imul    ecx
```

上記の 32 ビット形式では、EAX をソースレジスタにする必要がある。結果は、1 個の 64 ビットレジスタではなく、EDX:EAX のペアに格納される。

アセンブリ/コンパイラのコーディング規則

64 ビットの結果を必要とする 32 ビット整数の乗算には、64 ビット版の乗算を使用する。

32 ビットのレガシーモードで 2 個の 64 ビット数を加算するには、add 命令に続いて adc 命令を使用する。例えば、2 個の 64 ビット変数（X と Y）を加算するには、以下の 4 つの命令を使用する。

```
mov      eax, DWORD PTR [X]
mov      edx, DWORD PTR [X+4]
add      eax, DWORD PTR [Y]
adc      edx, DWORD PTR [Y+4]
```

結果は、2 個のレジスタ EDX:EAX に格納される。

64 ビットモードでは、上記のシーケンスを次のように短縮できる。

```
mov     rax, QWORD PTR [X]
add     rax, QWORD PTR [Y]
```

結果は rax に格納される。必要なレジスタは、2 個ではなく 1 個で済む。

アセンブリ / コンパイラのコーディング規則

64 ビットの加算には、64 ビット版の add を使用する。

4.2.3. その他のコーディング規則

4.2.3.1. できるだけ 32 ビット版の CVTISI2SS と CVTISI2SD を使用する

CVTISI2SS 命令と CVTISI2SD 命令は、汎用レジスタまたはメモリ上の位置にある符号付き整数を、単精度または倍精度浮動小数点値に変換する。符号付き整数は、32 ビットまたは 64 ビットである。32 ビット版の命令を使用すると、トレース・キャッシュからトレースが供給される。64 ビット版の命令を使用すると、マイクロコード ROM からのマイクロコード・フローが発生するため、実行により長い時間がかかる。通常は、32 ビット版の CVTISI2SS と CVTISI2SD で十分である。

アセンブリ / コンパイラのコーディング規則

できるだけ 32 ビット版の CVTISI2SS と CVTISI2SD を使用する。

4.2.3.2. ソフトウェア・プリフェッチの使用

インテルでは、ソフトウェア開発者がデータ・アクセス・パターンの構成を検討する場合、『IA-32 インテル® アーキテクチャ最適化リファレンス・マニュアル』の推奨事項に従って、(ソフトウェア・プリフェッチを使用するより) ハードウェア・プリフェッチャを利用するように推奨している。

アセンブリ / コンパイラのコーディング規則

ソフトウェア・プリフェッチ命令が必要な場合は、SSE によって提供されるプリフェッチ命令を使用する。



A SMRAM ステート・セーブ・マップ

プロセッサは、最初に SMM に移行する際に、SMRAM のステートセーブ領域にプロセッサ・ステートを書き込む。ステートセーブ領域の範囲は、[SMBASE + 8000H + 7FFFH] から [SMBASE + 8000H + 7C00H] までである。プロセッサが CPUID.80000001.EDX[29] = 1 を報告した場合の SMRAM ステート・セーブ・マップのレイアウトを、以下の表に示す。

オフセット (SMBASE + 8000H に加算)	レジスタ
7FF8H	CR0
7FF0H	CR3
7FFE8	RFLAGS
7FE0H	IA32_EFER
7FD8H	RIP
7FD0H	DR6
7FC8H	DR7
7FC4H	TR SEL
7FC0H	LDTR SEL
7FBCH	GS SEL
7FB8H	FS SEL
7FB4H	DS SEL
7FB0H	SS SEL
7FACH	CS SEL
7FA8H	ES SEL
7FA4H	IO_MISC
7F9CH	IO_MEM_ADDR
7F94H	RDI
7F8CH	RSI
7F84H	RBP
7F7CH	RSP
7F74H	RBX
7F6CH	RDX
7F64H	RCX
7F5CH	RAX

オフセット (SMBASE + 8000H に加算)	レジスタ
7F54H	R8
7F4CH	R9
7F44H	R10
7F3CH	R11
7F34H	R12
7F2CH	R13
7F24H	R14
7F1CH	R15
7F08H ~ 7F1BH	予約済み
7F04H	IEDBASE
7F02H	I/O 命令リスタート・フィールド (ワード)
7F00H	自動 HALT リスタート・フィールド (ワード)
7EFCH	SMM リビジョン識別子フィールド (ダブルワード)
7EF8H	SMBASE フィールド (ダブルワード)
7EF7H ~ 7EA8H	予約済み
7EA4H	LDT 情報
7EA0H	LDT リミット
7E9CH	LDT ベース (下位 32 ビット)
7E98H	IDT リミット
7E94H	IDT ベース (下位 32 ビット)
7E90H	GDT リミット
7E8CH	GDT ベース (下位 32 ビット)
7E8BH ~ 7E44H	予約済み
7E40H	CR4
7E3FH ~ 7DF0H	予約済み
7DE8H	IO_EIP
7DE7H ~ 7DDCH	予約済み
7DD8H	IDT ベース (上位 32 ビット)
7DD4H	LDT ベース (上位 32 ビット)
7DD0H	GDT ベース (上位 32 ビット)
7DCFH ~ 7C00H	予約済み

B マシン・チェック・アーキテクチャのサポート

インテル® Pentium® 4 プロセッサ・ファミリとインテル® Xeon™ プロセッサ・ファミリでは、P6 マシン・チェック・アーキテクチャが拡張され、エンハンスド・マシン・チェック・ステート・レジスタが組み込まれている。これらのレジスタの目的は、マシンチェック例外が発生した時点で、アーキテクチャ的に認識可能な主要なプロセッサ・ステートを収集することである。収集されるステートには、汎用レジスタ、EFLAGS、スタックポインタ、命令ポインタが含まれる。これらのレジスタは、ウォーム・システム・リセットの前後では変化しないが、コールドリセット時にはデフォルトにより 0 に初期化される。

B.1. マシン・チェック・アーキテクチャ

マシン・チェック・アーキテクチャの拡張（有無の検出、拡張されたステートレジスタの数、MSR アドレス）については、『IA-32 インテル®アーキテクチャ・ソフトウェア・デベロッパーズ・マニュアル、下巻』に記載されている。

B.2. 64 ビットモード独自の拡張 / 修正

インテル® EM64T を搭載したプロセッサ上のマシン・チェック・アーキテクチャは、エンハンスド・マシン・チェック・ステート・レジスタの一部として追加のレジスタステートを保存するように拡張されている。これには、以下のステートが含まれる。

- MSR 0180H～0189H は、マシンチェックの発生時に、それぞれ RAX、RBX、RCX、RDX、RSI、RDI、RBP、RSP、RFLAGS、RIP 内のステートを保存する。
- MSR 018AH～018FH は予約済みである。
- MSR 0190H～0197H は、マシンチェックの発生時に、それぞれレジスタ R8～R15 内のステートを保存する。
- マシンチェック例外に関連するアーキテクチャ・ステートの保存の一環として、オペレーティング・システムは、IA32_MCG_CAP MSR のカウント・フィールドの指定に従って、アドレス 0180H およびそれより上位のすべての MSR を保存する必要がある。

B.3. MCA エラーコードの解釈

マシン・チェック・バンク（厳密には、インテル® EM64T に対応したプロセッサの MCI_STATUS レジスタ内の MCA エラー・コード・フィールド）に記録されたアーキテクチャ・エラー・コードは、『IA-32 インテル® アーキテクチャ・ソフトウェア・デベロッパーズ・マニュアル、下巻』の第 14 章で説明した手法によって解釈される。

C デバッグのサポート

インテル® Pentium® 4 プロセッサとインテル® Xeon™ プロセッサでは、P6 ファミリ・プロセッサで利用可能なデバッグ機構が拡張された。拡張の1つとして、最新分岐モデル固有レジスタ (LastBranchToIP と LastBranchFromIP) が、4 個の最新分岐レコード (LBR) レジスタの循環スタックで置き換えられた。このスタックは、4 つの最新の分岐の情報を格納できる。

LBR の循環スタックは、モデル固有レジスタ MSR_LASTBRANCH_0、MSR_LASTBRANCH_1、MSR_LASTBRANCH_2、MSR_LASTBRANCH_3 で構成される。各 LBR は、プロセッサによって実行された、発生した各分岐のソース情報とターゲット情報を記録する。追加の制御レジスタ (最新分岐レコードポインタ MSR_LASTBRANCH_TOS) を読み込んで、どの物理的 LBR が最新の分岐に対応するかを判断できる。

LBR スタックについての詳細は、『IA-32 インテル® アーキテクチャ・ソフトウェア・デベロッパーズ・マニュアル、下巻』を参照のこと。

C.1. 最新分岐レコードスタック

CPUID シグネチャ・ファミリ 15、モデル 3 の IA-32 プロセッサから、最新分岐レコード (LBR) レジスタの数が 4 個から 16 個に増えている。これらのプロセッサでは、MSR_LASTBRANCH_TOS に、最新の分岐、割り込み、または例外を格納する LBR スタック内の MSR を指す 4 ビットポインタ (ビット 0～3) が格納される。

プロセッサは、各 LBR について、"From" リニアアドレスと "To" リニアアドレスを別々の MSR に格納する。2 個の MSR の下位 32 ビットに、それぞれ "From" リニアアドレスと "To" リニアアドレスが格納される。"From" MSR (MSR_LASTBRANCH_0_FROM_LIP～MSR_LASTBRANCH_15_FROM_LIP) のアドレスは、0680H～068FH である。"To" MSR (MSR_LASTBRANCH_0_TO_LIP～MSR_LASTBRANCH_15_TO_LIP) のアドレスは、06C0H～06CFH である。

LBR MSR スタック内のレジスタと TOS MSR は、WRMSR 命令によって書き込み可能である。最新分岐レコード機能は、モデル固有の機能であり、プロセッサ・モデルやプロセッサ・ファミリ間で変更される可能性がある。

C.1.1. 64 ビットモード独自の拡張 / 修正

インテル® EM64T に対応したプロセッサでは、LBR スタックが拡張され、発生した分岐の 64 ビット・リニア・アドレス全体を "From" MSR と "To" MSR に格納する。

C.2. デバッグ - 分岐トレースストア

インテル® Pentium® 4 プロセッサとインテル® Xeon™ プロセッサには、分岐トレースストア機構 (BTS 機能) が導入されている。このメカニズムにより、メモリ常駐型バッファに分岐レコードを保存できる。詳細については、『IA-32 インテル® アーキテクチャ・ソフトウェア・デベロッパーズ・マニュアル、下巻』を参照のこと。

BTS 機能はアーキテクチャ機能である。この機能のサポートの有無は、CPUID を使用して検出できる。この機能をサポートしている場合、BTS のセットアップ用のすべてのシステム・ソフトウェア・インターフェイスは、異なるプロセッサ・モデル間で同一である。

C.2.1. 64 ビットモードの拡張 / 修正

インテル® EM64T に対応した IA-32 プロセッサでは、64 ビットモードで BTS 機能が拡張され、発生した分岐の 64 ビットの "To" および "From" リニアアドレスの格納と、64 ビット・リニア・アドレスを使用したメモリバッファのセットアップをサポートする。変更点は以下のとおりである。

- IA32_DS_MSR が、DS セーブ領域のベースの 64 ビット・リニア・アドレスを格納する 64 ビット MSR になる。
- DS セーブ領域が、バッファへの 64 ビットポインタに合わせて拡張される (表 C-1. を参照)。

表 C-1. DS セーブ領域

オフセット	内容
00H	BTS バッファのベース
08H	BTS インデックス
10H	BTS 絶対最大値
18H	BTS 割り込みしきい値
20H	PEBS バッファのベース
28H	PEBS インデックス
30H	PEBS 絶対最大値
38H	PEBS 割り込みしきい値
40H	PEBS カウンタリセット

- BTSバッファ内の分岐レコード・フォーマットが、64ビットの"From"および"To"リニアアドレスに合わせて拡張される
(表 C-2. を参照)。

表 C-2. 分岐トレース・レコード・フォーマット

オフセット	内容
00H	64 ビットの "From" リニアアドレス
08H	64 ビットの "To" リニアアドレス
10H	分岐予測情報を含む 64 ビット

注記

DSセーブ領域のフォーマットは、IA-32eモードとレガシーモードで異なる。オペレーティング・システムは、動作モードを切り替える場合、モードを切り替える前にBTSレイアウトを破壊し、モードの切り替え後にバッファを再設定しなければならない。



D 性能モニタリングのサポート

性能モニタリングの詳細は、『IA-32 インテル® アーキテクチャ・ソフトウェア・デベロッパーズ・マニュアル、下巻』に記載されている。

D.1. 64 ビットモード独自の拡張 / 修正

性能モニタリング機能のイベント・カウンティングと非精密サンプリングについては、64 ビットモード独自の拡張 / 修正はない。

IA-32 プロセッサが IA-32e モードで動作している場合は、PEBS 機能が拡張され、拡張されたアーキテクチャ・ステート全体の格納と、64 ビット・リニア・アドレスを使用したメモリバッファのセットアップの両方がサポートされる。重要な変更は以下のとおりである。

- IA32_DS_MSR が、DS セーブ領域のベースの 64 ビット・リニア・アドレスを格納する 64 ビット MSR になる。
- DS セーブ領域が、バッファへの 64 ビットポインタに合わせて拡張される。
- PEBS バッファ内の PEBS レコード・フォーマットが、拡張されたステート全体を格納できるように拡張される (表 D-1.)。

表 D-1. PEBS レコード・フォーマット

オフセット	内容
00H	RFLAGS
08H	RIP
10H	RAX
18H	RBX
20H	RCX
28H	RDX
30H	RSI
38H	RDI
40H	RBP
48H	RSP
50H	R8
...	...
88H	R15

注記

DSセーブ領域と PEBS レコードのフォーマットは、IA-32e モードとレガシーモードで異なる。オペレーティング・システムは、動作モードを切り替える場合、モードを切り替える前に PEBS のセットアップを破壊し、モードの切り替え後にバッファを再設定しなければならない。

E SMRAM ステート・セーブ・マップ

E.1. SMRAM ステート・セーブ・マップ

プロセッサは、最初に SMM に移行する際に、SMRAM のステートセーブ領域にプロセッサ・ステートを書き込む。ステートセーブ領域の範囲は、[SMBASE + 8000H + 7FFFH] から [SMBASE + 8000H + 7C00H] までである。プロセッサが CPUID.80000001.EDX[29] = 1 を報告した場合の SMRAM ステート・セーブ・マップのレイアウトを、表 E-1. に示す。

表 E-1. SMRAM ステート・セーブ・マップ

オフセット (SMBASE + 8000H に加算)	レジスタ
7FF8H	CR0
7FF0H	CR3
7FFE8	RFLAGS
7FE0H	IA32_EFER
7FD8H	RIP
7FD0H	DR6
7FC8H	DR7
7FC4H	TR SEL
7FC0H	LDTR SEL
7FBCH	GS SEL
7FB8H	FS SEL
7FB4H	DS SEL
7FB0H	SS SEL
7FACH	CS SEL
7FA8H	ES SEL
7FA4H	IO_MISC
7F9CH	IO_MEM_ADDR
7F94H	RDI
7F8CH	RSI
7F84H	RBP
7F7CH	RSP
7F74H	RBX

表 E-1. SMRAM ステート・セーブ・マップ (続き)

オフセット (SMBASE + 8000H に加算)	レジスタ
7F6CH	RDX
7F64H	RCX
7F5CH	RAX
7F54H	R8
7F4CH	R9
7F44H	R10
7F3CH	R11
7F34H	R12
7F2CH	R13
7F24H	R14
7F1CH	R15
7F08H-7F1BH	予約済み
7F04H	IEDBASE
7F02H	I/O スタート・フィールド (ワード)
7F00H	自動 HALT リスタート・フィールド (ワード)
7EFCH	SMM リビジョン識別子フィールド (ダブルワード)
7EF8H	SMBASE フィールド (ダブルワード)
7EF7H ~ 7EA8H	予約済み
7EA4H	LDT 情報
7EA0H	LDT リミット
7E9CH	LDT ベース (下位 32 ビット)
7E98H	IDT リミット
7E94H	IDT ベース (下位 32 ビット)
7E90H	GDT リミット
7E8CH	GDT ベース (下位 32 ビット)
7E8BH ~ 7E44H	予約済み
7E40H	CR4
7E3FH ~ 7DF0H	予約済み
7DE8H	IO_EIP
7DE7H ~ 7DDCH	予約済み
7DD8H	IDT ベース (上位 32 ビット)
7DD4H	LDT ベース (上位 32 ビット)
7DD0H	GDT ベース (上位 32 ビット)
7DCFH ~ 7C00H	予約済み

索引

この索引には、第1巻と第2巻の両方の項目が含まれています。

第1巻には第1章と第2章が収録され、第2巻にはその残りが収録されています。

記号・数字

64 ビットの MCA の修正, B-1

A

AAA 命令, 2-15
 AAD 命令, 2-16
 AAM 命令, 2-17
 AAS 命令, 2-18
 ADC 命令, 2-19
 ADDPD 命令, 2-23
 ADDPS 命令, 2-25
 ADDSD 命令, 2-27
 ADDSS 命令, 2-29
 ADDSUBPD 命令, 2-31
 ADDSUBPS 命令, 2-33
 ADD 命令, 2-21
 ANDNPD 命令, 2-42
 ANDNPS 命令, 2-44
 ANDPD 命令, 2-38
 ANDPS 命令, 2-40
 AND 命令, 2-35
 ARPL 命令, 2-46

B

BCD, 2-178, 2-180
 BOUND 範囲外例外 (#BR) , 2-12
 BOUND 命令, 2-47
 BSF 命令, 2-49
 BSR 命令, 2-51
 BSWAP 命令, 2-53
 BTC 命令, 2-56
 BTR 命令, 2-58
 BTS 命令, 2-60
 BT 命令, 2-54

C

CALL 命令, 2-62
 CBW 命令, 2-67
 CDQE 命令, 2-67
 CDQ 命令, 2-68, 2-157
 CLC 命令, 2-69
 CLD 命令, 2-70
 CLFLUSH 命令, 2-71
 CLI 命令, 2-72
 CLTS 命令, 2-73
 CMC 命令, 2-74
 CMOVcc 命令, 2-75
 CMPPD 命令, 2-82
 CMPPS 命令, 2-84
 CMPSB 命令, 2-86

CMPSD 命令, 2-86, 2-88
 CMPSS 命令, 2-90
 CMPSW 命令, 2-86
 CMPS 命令, 2-86
 CMPXCHG8B 命令, 2-94
 CMPXCHG 命令, 2-92
 CMP 命令, 2-80
 COMISD 命令, 2-96
 COMISS 命令, 2-98
 CPUID 命令, 1-23, 2-100
 APIC ID の初期値, 2-100, 2-104
 CLFLUSH 命令キャッシュ・ライン・サイズ, 2-104
 拡張機能 CPUID 情報, 2-101
 キャッシュおよび TLB 特性, 2-100, 2-107
 バージョン情報, 2-100, 2-102, 2-103
 ブランド・インデックス, 2-104
 ブランド識別, 2-104, 2-109, 2-110, 2-111
 プロセッサ・タイプ・フィールド, 2-103
 プロセッサ・ブランド・ストリング, 2-102, 2-111
 CQQ 命令, 2-157
 CVTDQ2PD 命令, 2-113
 CVTDQ2PS 命令, 2-115
 CVTPD2DQ 命令, 2-117
 CVTPD2PI 命令, 2-119
 CVTPD2PS 命令, 2-121
 CVTPI2PD 命令, 2-123
 CVTPI2PS 命令, 2-125
 CVTPS2DQ 命令, 2-127
 CVTPS2PD 命令, 2-129
 CVTPS2PI 命令, 2-131
 CVTSD2SI 命令, 2-133
 CVTSD2SS 命令, 2-135
 CVTSI2SD 命令, 2-137
 CVTSI2SS 命令, 2-139
 CVTSS2SD 命令, 2-141
 CVTSS2SI 命令, 2-143
 CVTTPD2DQ 命令, 2-147
 CVTTPD2PI 命令, 2-145
 CVTTPS2DQ 命令, 2-149
 CVTTPS2PI 命令, 2-151
 CVTTSD2SI 命令, 2-153
 CVTTSS2SI 命令, 2-155
 CWDE 命令, 2-67
 CWD 命令, 2-157

D

DAA 命令, 2-158
 DAS 命令, 2-159
 DEC 命令, 2-160
 DIVPD 命令, 2-164
 DIVPS 命令, 2-166
 DIVSD 命令, 2-168
 DIVSS 命令, 2-170
 DIV 命令, 2-162

E

EFLAGS レジスタ
 ステータス・フラグ, 2-12, 2-86, 2-188

EMMS 命令, 2-172
ENTER 命令, 2-173

F

F2XM1 命令, 2-174
FABS 命令, 2-175
FADDP 命令, 2-176
FADD 命令, 2-176
FBLD 命令, 2-178
FBSTP 命令, 2-180
FCHS 命令, 2-182
FCLEX/FNCLEX 命令, 2-183
FCMOVcc 命令, 2-184
FCOMIP 命令, 2-188
FCOMI 命令, 2-188
FCOMPP 命令, 2-186
FCOMP 命令, 2-186
FCOM 命令, 2-186
FCOS 命令, 2-190
FDECSTP 命令, 2-192
FDIVP 命令, 2-193
FDIVRP 命令, 2-196
FDIVR 命令, 2-196
FDIV 命令, 2-193
FFREE 命令, 2-199
FIADD 命令, 2-176
FICOMP 命令, 2-200
FICOM 命令, 2-200
FIDIVR 命令, 2-196
FIDIV 命令, 2-193
FILD 命令, 2-202
FIMUL 命令, 2-218
FINCSTP 命令, 2-204
FINIT/FNINIT 命令, 2-205
FISTP 命令, 2-206
FISTTP 命令, 2-208
FIST 命令, 2-206
FISUBR 命令, 2-246
FISUB 命令, 2-244
FLD1 命令, 2-212
FLDCW 命令, 2-214
FLDENV 命令, 2-216
FLDL2E 命令, 2-212
FLDL2T 命令, 2-212
FLDLG2 命令, 2-212
FLDLN2 命令, 2-212
FLDPI 命令, 2-212
FLDZ 命令, 2-212
FLD 命令, 2-210
FMULP 命令, 2-218
FMUL 命令, 2-218
FNOP 命令, 2-220
FPATAN 命令, 2-221
FPREM1 命令, 2-223
FPREM 命令, 2-222
FPTAN 命令, 2-224
FRNDINT 命令, 2-226
FRSTOR 命令, 2-227
FSAVE/FNSAVE 命令, 2-229
FSCALE 命令, 2-231
FSINCOS 命令, 2-233
FSIN 命令, 2-232
FSQRT 命令, 2-235

FSTCW/FNSTCW 命令, 2-238
FSTENV/FNSTENV 命令, 2-240
FSTP 命令, 2-236
FSTSW/FNSTSW 命令, 2-242
FST 命令, 2-236
FSUBP 命令, 2-244
FSUBRP 命令, 2-246
FSUBR 命令, 2-246
FSUB 命令, 2-244
FTST 命令, 2-248
FUCOMIP 命令, 2-188
FUCOMI 命令, 2-188
FUCOMPP 命令, 2-249
FUCOMP 命令, 2-249
FUCOM 命令, 2-249
FXAM 命令, 2-251
FXCH 命令, 2-252
FXRSTOR 命令, 2-253
FXSAVE 命令, 2-255
FXTRACT 命令, 2-265
FYL2XP1 命令, 2-268
FYL2X 命令, 2-266

H

HADDPD 命令, 2-270
HADDPs 命令, 2-272
HLT 命令, 2-274
HSUBPD 命令, 2-275
HSUBPS 命令, 2-277

I

I/O 特権レベル (IOPL) フィールド、EFLAGS レジスタ, 2-283, 2-287
IDIV 命令, 2-279
IMUL 命令, 2-281
INC 命令, 2-284
INSB 命令, 2-286
INSD 命令, 2-286
INSW 命令, 2-286
INS 命令, 2-286
INTn 命令, 2-288
INTO 命令, 2-288
INVD 命令, 2-292
INVLPG 命令, 2-293
IN 命令, 2-283
IRETD 命令, 2-294
IRET 命令, 1-54, 2-294

J

Jcc 命令, 2-297
JMP 命令, 2-303

L

LAHF 命令, 2-307
LAR 命令, 2-308
LBR スタック, C-1
LDMXCSR 命令, 2-312
LDS 命令, 2-314
LEAVE 命令, 2-318
LEA 命令, 2-317
LES 命令, 2-314, 2-319
LFENCE 命令, 2-320
LFS 命令, 2-314, 2-321

POPFD 命令, 3-166
POPF 命令, 3-166
POP 命令, 3-162
POR 命令, 3-168
PREFETCHH 命令, 3-170
PSADBW 命令, 3-171
PSHUFQ 命令, 3-173
PSHUFHW 命令, 3-175
PSHUFLW 命令, 3-177
PSHUFW 命令, 3-179
PSLLDQ 命令, 3-181
PSLLD 命令, 3-182
PSLLQ 命令, 3-182
PSLLW 命令, 3-182
PSRAD 命令, 3-185
PSRAW 命令, 3-185
PSRLDQ 命令, 3-188
PSRLD 命令, 3-189
PSRLQ 命令, 3-189
PSRLW 命令, 3-189
PSUBB 命令, 3-192
PSUBD 命令, 3-192
PSUBQ 命令, 3-194
PSUBSB 命令, 3-196
PSUBSW 命令, 3-196
PSUBUSB 命令, 3-198
PSUBUSW 命令, 3-198
PSUBW 命令, 3-192
PUNPCKHBW 命令, 3-200
PUNPCKHDQ 命令, 3-200
PUNPCKHQDQ 命令, 3-200
PUNPCKHWD 命令, 3-200
PUNPCKLBW 命令, 3-203
PUNPCKLDQ 命令, 3-203
PUNPCKLQDQ 命令, 3-203
PUNPCKLWD 命令, 3-203
PUSHAD 命令, 3-208
PUSHA 命令, 3-208
PUSHFD 命令, 3-209
PUSHF 命令, 3-209
PUSH 命令, 3-206
PXOR 命令, 3-211

R

RCL 命令, 3-213
RCPPS 命令, 3-217
RCPS 命令, 3-219
RCR 命令, 3-213
RDMSR 命令, 3-221
RDPMC 命令, 3-222
RDTSC 命令, 3-223
REP/REPE/REPZ/REPNE/REPZ, 3-224
RET 命令, 3-227
ROL 命令, 3-213
ROR 命令, 3-213
RPL フィールド, 2-46
RSM 命令, 3-231
RSQRTPS 命令, 3-232
RSQRTSS 命令, 3-234

S

SAHF 命令, 3-236
SAL 命令, 3-237

SAR 命令, 3-237
SBB 命令, 3-241
SCASB 命令, 3-243
SCASD 命令, 3-243
SCASW 命令, 3-243
SCAS 命令, 3-243
SETcc 命令, 3-245
SFENCE 命令, 3-249
SGDT 命令, 3-250
SHLD 命令, 3-253
SHL 命令, 3-237, 3-252
SHRD 命令, 3-255
SHR 命令, 3-237, 3-252
SHUFPS 命令, 3-257
SHUFPD 命令, 3-257
SHUFPS 命令, 3-259
SIDT 命令, 3-250, 3-261
SIMD 浮動小数点例外, 2-14
SLDT 命令, 3-262
SMRAM ステート・セーブ・マップ, A-1, E-1
SMSW 命令, 3-264
SQRTPD 命令, 3-266
SQRTPS 命令, 3-268
SQRTSD 命令, 3-270
SQRTSS 命令, 3-272
STC 命令, 3-274
STD 命令, 3-275
STI 命令, 3-276
STMXCSR 命令, 3-277
STOSB 命令, 3-279
STOSD 命令, 3-279
STOSQ 命令, 3-279
STOSW 命令, 3-279
STOS 命令, 3-279
STR 命令, 3-281
SUBPD 命令, 3-284
SUBPS 命令, 3-286
SUBSD 命令, 3-288
SUBSS 命令, 3-290
SUB 命令, 3-282
SYSCALL 命令, 3-294
SYSENTER 命令, 3-296
SYSEXIT 命令, 3-297
SYSRET 命令, 3-298

T

TEST 命令, 3-300
TLB Entry、無効化, 2-293
TS フラグ、CR0 レジスタ, 2-73

U

UCOMISD 命令, 3-302
UCOMISS 命令, 3-304
UD2 命令, 3-306
UNPCKHPD 命令, 3-307
UNPCKHPS 命令, 3-309
UNPCKLPD 命令, 3-311
UNPCKLPS 命令, 3-313

V

VERR 命令, 3-315
VERW 命令, 3-315

W

WAIT/FWAIT 命令, 3-317

WBINVD 命令, 3-318

WRMSR 命令, 3-319

X

x87 FPU

初期化, 2-205, 2-229, 2-258

定数, 2-213

x87 FPU ステータス・ワード

条件コードフラグ, 2-12

セーブ, 2-256

命令の影響を受ける x87 FPU フラグ, 2-12

XADD 命令, 3-320

XCHG 命令, 3-322

XLAT/XLATB 命令, 3-324

XORPD 命令, 3-328

XORPS 命令, 3-330

XOR 命令, 3-326, 3-330

お

オーバーフロー、EFLAGS レジスタ, 2-12, 2-14

か

仮数、浮動小数点値から抽出, 2-259, 2-265

き機能情報、プロセッサ, 2-100, 2-102, 2-104, 2-105,
2-106, 2-107

キャッシュ、フラッシュ, 2-292

キャリーフラグ, 2-1

し条件コードフラグ、x87 FPU ステータス・ワード,
2-12**す**

スケーリング、x87 FPU 操作, 2-231

ステータス・フラグ、EFLAGS レジスタ, 2-1, 2-86,
2-188, 3-226

ステート・セーブ・マップ, A-1, E-1

ストリング命令, 2-5

せ

正弦、x87 FPU 操作, 2-232, 2-233

正接、x87 FPU 操作, 2-224

性能モニタリング, 2-106, D-1

セグメント

セレクトタ、RPL フィールド, 1-47, 1-55, 1-56

て

定数 (浮動小数点)、ロード, 2-213

は

バージョン情報、プロセッサ, 2-100, 2-102, 2-103

π

ロード, 2-212

ふ

フラッシュ

TLB エントリ, 2-105, 2-293

プリフィックス

LOCK, 2-253, 2-254, 2-330, 3-22, 3-23, 3-100

REP/REPE/REPZ/REPNE/REPNZ, 3-224

へ

平方根、x87 FPU 操作, 2-235

ま丸め、整数への丸め、x87 FPU 操作, 2-226, 3-132,
3-238**め**

命令セット、リファレンス, 2-1, 3-1

命令フォーマット, 1-12, 2-2, 2-7, 2-259

命令リファレンス、用語, 2-1

よ

余弦、x87 FPU 操作, 2-190, 2-233



