



МИКРОСХЕМА СПЕЦИАЛИЗИРОВАННОГО КОНТРОЛЛЕРА МАНЧЕСТЕРСКОГО КОДА

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

Специализированный контроллер манчестерского кода предназначен для построения систем передачи данных по последовательным каналам связи с использованием кода «Манчестер-II».

Количество каналов на передачу.....2
Количество каналов на прием.....2
Разрядность передаваемых/принимаемых данных, бит.....20
Напряжение питания, В.....+5±10%
Температурный диапазон, °С.....-60 ÷ +125
Исполнение*.....бескорпусное

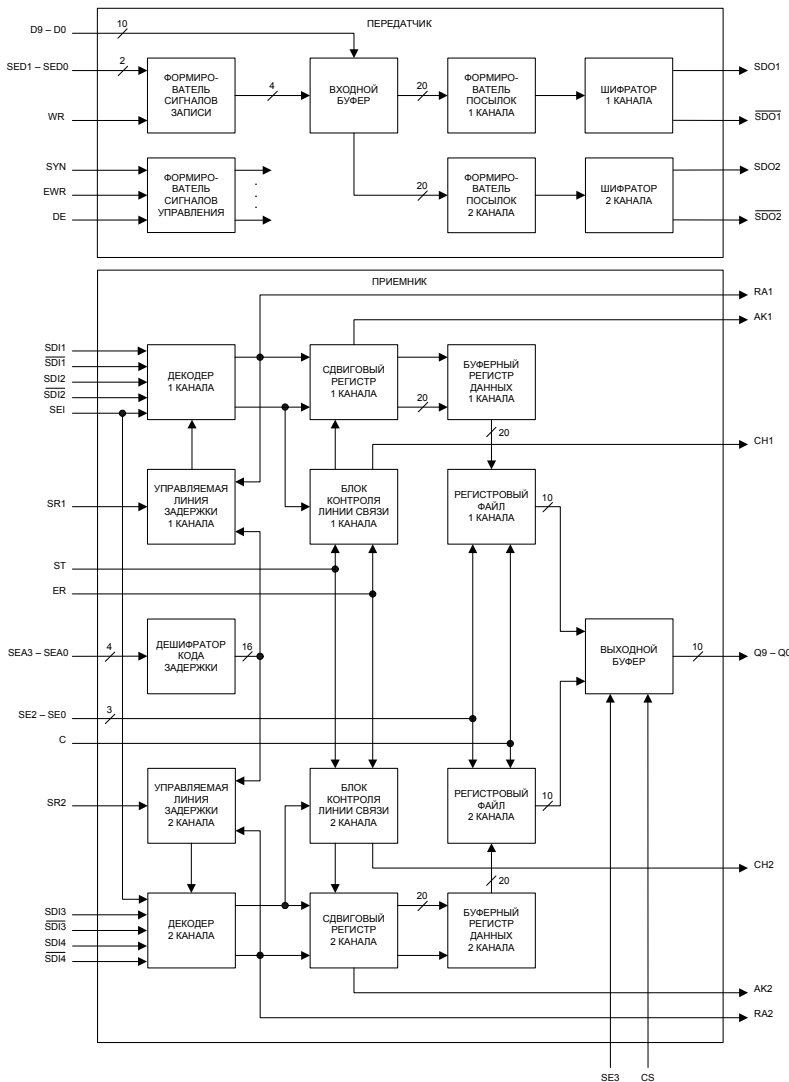
* Возможна поставка микросхем в корпусном исполнении (тип корпуса – по согласованию с потребителем).

Микросхемы изготавливаются по КМОП технологии и имеют ТТЛ-совместимые входы и выходы.

НАЗНАЧЕНИЕ ВЫВОДОВ

Обозначение	Назначение
D	Входная шина данных передатчика
WR	Вход сигнала записи данных передатчика
SED0	Первый вход адреса записи данных передатчика
SED1	Второй вход адреса записи данных передатчика
EWR	Вход stroba инициализации начала передачи данных
DE	Вход сигнала разрешения передачи данных
SYN	Вход синхросигнала передатчика
SDO1	Выход первого канала передатчика прямой
$\overline{SDO1}$	Выход первого канала передатчика инверсный
SDO2	Выход второго канала передатчика прямой
$\overline{SDO2}$	Выход второго канала передатчика инверсный
SDI1	Вход данных приемника первого канала прямой (основной)
$\overline{SDI1}$	Вход данных приемника первого канала инверсный (основной)
SDI2	Вход данных приемника первого канала прямой (дополнительный)
$\overline{SDI2}$	Вход данных приемника первого канала инверсный (дополнительный)
SDI3	Вход данных приемника второго канала прямой (основной)
$\overline{SDI3}$	Вход данных приемника второго канала инверсный (основной)
SDI4	Вход данных приемника второго канала прямой (дополнительный)
$\overline{SDI4}$	Вход данных приемника второго канала инверсный (дополнительный)
SEI	Вход выбора потока последовательных данных
SEA	Входная шина установки кода задержки
SR1	Вход внешней линии задержки первого канала
SR2	Вход внешней линии задержки второго канала
RA1	Выход выделенного синхросигнала первого канала
RA2	Выход выделенного синхросигнала второго канала
AK1	Выход сигнала приема слова данных первого канала
AK2	Выход сигнала приема слова данных второго канала
ST	Вход stroba контроля исправности линии связи
ER	Вход сигнала разрешения обнуления принятых данных
CH1	Выход сигнала исправности линии связи первого канала
CH2	Выход сигнала исправности линии связи второго канала
C	Вход синхросигнала регистровых файлов
SE	Входная шина кода адреса регистровых файлов
CS	Вход разрешения выдачи данных на шину Q
SE3	Вход сигнала выбора канала выдачи данных приемника
Q	Выходная шина данных приемника

СТРУКТУРНАЯ СХЕМА



ФУНКЦИОНИРОВАНИЕ ПЕРЕДАТЧИКА

Передатчик является двухканальным и обеспечивает прием двух 20-разрядных двоичных слов (по первому и второму каналам) последовательно по 10 бит каждое, преобразование их в код «Манчестер-II» и выдачу прямых и инверсных значений результатов преобразования на выходы микросхемы.

Входные 10-разрядные слова D_1, D_2, D_3, D_4 подаются последовательно на шину D.

Синхронно с ними на шину SED подаются соответствующие коды адресов записи ("00", "01", "10", "11"), а на вход WR – четыре отрицательных импульса. Из указанных сигналов формируются сигналы записи данных D_1, D_2, D_3, D_4 в соответствующие регистры входного буфера передатчика.

После приема входных данных по сигналу EWR они переписываются в формирователи посылок первого и второго каналов, в которых формируются 24-разрядные посылки данных, имеющие следующую структуру:



Сформированные посылки в последовательном коде (старшими разрядами вперед) поступают в шифраторы первого и второго каналов, где производится их преобразование в код «Манчестер-II».

Синхронизация выдачи посылок в последовательном коде и преобразования их в код «Манчестер-II» осуществляется сигналом SYN.

Результаты преобразования выдаются на выходы передатчика в прямой и инверсной фазе по первому каналу $SDO1, \overline{SDO1}$ и второму каналу $SDO2, \overline{SDO2}$.

Передача входных данных осуществляется при наличии единичного значения сигнала DE. При значении сигнала DE, равном нулю, осуществляется блокировка выходов формирователей посылок и на выход передатчика будут выдаваться последовательности, соответствующие нулю кодируемой информации.

ФУНКЦИОНИРОВАНИЕ ПРИЕМНИКА

Приемник, как и передатчик, является двухканальным.

На входы первого канала приемника поступают парафазные данные в коде «Манчестер-II» по основному каналу ($SDI1, \overline{SDI1}$) и дополнительному каналу ($SDI2, \overline{SDI2}$).

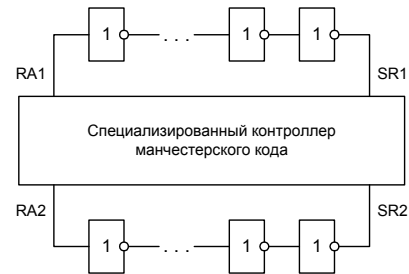
На входы второго канала приемника поступают парафазные данные в коде «Манчестер-II» по основному каналу ($SDI3, \overline{SDI3}$) и дополнительному каналу ($SDI4, \overline{SDI4}$).

Выбор основных или дополнительных каналов приемника осуществляется по сигналу SE1.

Данные поступают на устройства декодирования, которые выполняют преобразование их из кода «Манчестер-II» в последовательный двоичный код.

Настройка декодеров на частоту упаковки входных данных осуществляется при помощи выбора кода задержки SEA, который управляет соответствующими линиями задержки.

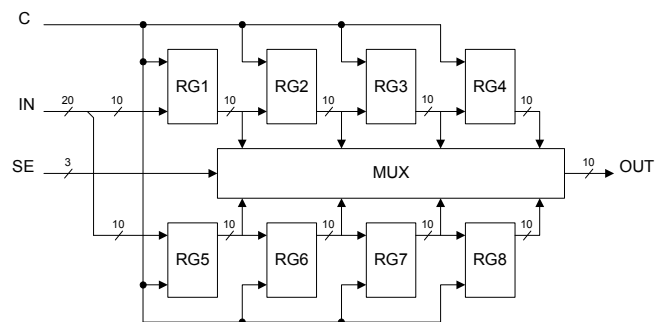
При значении SEA = "1111" для настройки на частоту упаковки используется внешняя задержка, подключаемая к выводам SR1 и RA1 для первого канала и SR2 и RA2 для второго канала.



Декодированные данные в последовательном коде поступают на входы сдвиговых регистров первого и второго каналов.

В сдвиговых регистрах производится анализ принимаемой информации. При обнаружении в старших разрядах заголовка и в младшем разряде стоп-бита формируются сигналы подтверждения приема слова АК1 и АК2. При этом 20-разрядные данные, содержащиеся в посылке, переписываются в буферные регистры.

Данные с выходов буферных регистров по сигналу C записываются в регистровые файлы, построенные по принципу FIFO.



Выдача информации из регистровых файлов осуществляется через мультиплексор MUX, который выдает на выход OUT данные с выхода одного из восьми регистров RG1 – RG8 в соответствии с таблицей:

Код SE	Выход регистра
000	RG1
001	RG5
010	RG2
011	RG6
100	RG3
101	RG7
110	RG4
111	RG8

Выходной буфер обеспечивает выдачу на выход Q данных с одного из двух каналов приемника. Выбор канала осуществляется сигналом SE3.

Блоки контроля предназначены для контроля исправности линий связи.

Для проведения контроля в передатчике значение сигнала DE устанавливается равным нулю. При этом в линию связи будет выдаваться последовательность, соответствующая нулю кодируемой информации.

В приемнике на время контроля на вход ST подается сигнал логической единицы, во время действия которого в блоках контроля осуществляется анализ принимаемой информации.

Если во время контроля будут приняты все нули, то на выходах CH1 (CH2) будут сформированы сигналы положительной полярности, равные по длительности сигналу на входе ST.

Если во время контроля будет принята хотя бы одна единица, то в момент ее приема сигнал CH1 (CH2) примет нулевое значение и при наличии единичного значения сигнала ER произойдет обнуление сдвиговых регистров приемника.

Критерием исправности линии связи является идентичность сигналов ST и CH1 (CH2).