

Н. П. Байда
И. В. Кузьмин
В. Т. Шпилевой

МИКРОПРОЦЕССОРНЫЕ
СИСТЕМЫ
ПОЭЛЕМЕНТНОГО
ДИАГНОСТИРОВАНИЯ

РЭА

Scan Pirat



Москва
«Радио и связь» 1987

ББК 32.973.2

Б18

УДК 621.317.799-52:621.396.6

Байда Н. П. и др.

Б18 Микروпроцессорные системы поэлементного диагностирования РЭА/Н. П. Байда, И. В. Кузьмин, В. Т. Шпилевой. — М.: Радио и связь, 1987. — 256 с., ил.

Рассмотрены вопросы проектирования и применения микропроцессорных систем тестового поэлементного диагностирования (СПД) и контроля радиоэлектронной аппаратуры и микросборок. Анализируются дефекты и даются рекомендации по их эффективному обнаружению. Изложена методика автоматизированного получения рабочих программ поэлементного диагностирования. Приведены конкретные технические решения ряда устройств СПД.

Для инженерно-технических работников, занимающихся разработкой и эксплуатацией систем контроля и диагностирования.

Б $\frac{240100000-072}{046(01)-87}$ 7-87

ББК 32.973.2

Рецензент доктор технических наук, профессор В. А. ГУЛЯЕВ

Редакция литературы по конструированию и технологии производства радиоэлектронной аппаратуры

Производственное издание

**НИКОЛАЙ ПРОКОФЬЕВИЧ БАЙДА
ИВАН ВАСИЛЬЕВИЧ КУЗЬМИН
ВАЛЕРИЙ ТЕРЕНТЬЕВИЧ ШПИЛЕВОЙ**

**МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ ПОЭЛЕМЕНТНОГО
ДИАГНОСТИРОВАНИЯ РЭА**

Заведующий редакцией *П. И. Никонов*

Переплет художника *О. С. Белова*.

Художественный редактор *Т. В. Бусарова*

Редактор *Н. В. Ефимова*.

Технические редакторы *Л. А. Горшкова, Г. И. Колосова*

Корректор *Л. А. Буданцева*

ИБ № 1440

Сдано в набор 12.08 1986

Подписано в печать 16.12 1986

Т-23743

Формат 60×90₁₆

Бумага тип. № 2

Гарнитура литературная

Печать высокая

Усл. печ. л. 16,0

Усл. кр.-отт. 16,0

Уч.-изд. л. 18,34

Тираж 21 200 экз.

Изд. № 21641

Зак № 97

Цена 1 р 20 к

Издательство «Радио и связь». 101000 Москва, Почтамт, а/я 693

Московская типография № 5 ВГО «Союзучетиздат». 101000 Москва, ул. Кирова, д. 40

© Издательство «Радио и связь», 1987

ПРЕДИСЛОВИЕ

В связи с широким применением в промышленности микропроцессоров, БИС и аналоговых интегральных схем повышенной сложности возникли проблемы производственного характера, связанные с резким увеличением требуемого объема контрольно-диагностических операций, составляющих около 50% общей трудоемкости изготовления изделий. Существующие системы функционального (структурного) тестирования (типа УТК-3, УТК-6, КО-ДИАК, ТЕСТ-7901, Стенд-ЭВМ и т. п.) в условиях серийного производства РЭА обладают недостаточными технико-экономическими показателями, что обусловлено следующими причинами: большой трудоемкостью процесса уточнения места возникновения дефекта, особенно при кратных и нелогических неисправностях; возможностью возникновения вторичных дефектов из-за включения неисправного объекта под рабочее напряжение; сложностью внесения изменений в массивы тестовых наборов при необходимости корректировок схемной и технологической документации на контролируемые устройства.

Для ликвидации отмеченных недостатков в последние годы в нашей стране и за рубежом возникло новое направление в области контроля и диагностирования изделий РЭА — поэлементное (внутрисхемное) диагностирование аналоговых, цифровых и гибридных узлов РЭА. Суть метода поэлементного диагностирования заключается в проведении последовательности проверок каждого компонента или фрагмента схемы с учетом обеспечения условий исключения взаимного влияния электрорадиоэлементов (ЭРЭ) и неповреждающего характера тестовых воздействий.

Метод поэлементного диагностирования не заменяет, но существенно дополняет метод структурного диагностирования. Если применять системы поэлементного и структурного диагностирования в одном технологическом процессе изготовления РЭА, то они, дополняя друг друга, позволят увеличить выпуск и улучшить качество продукции, создадут экономию капитальных вложений и трудовых затрат.

В предлагаемой книге авторы предприняли попытку обобщить отечественный и зарубежный опыт проектирования и внедрения систем поэлементного диагностирования (СПД), изложить соответствующие теоретические вопросы, привести конкретные примеры аппаратурной и программной реализации различных технических решений, а также выработать рекомендации по оптимальному применению СПД в сочетании с другими типами систем диагностирования.

1. МЕТОДЫ ТЕСТОВОГО ДИАГНОСТИРОВАНИЯ УЗЛОВ РАДИОЭЛЕКТРОННОЙ АППАРАТУРЫ ПРИ ИХ ПРОИЗВОДСТВЕ

1.1. АНАЛИЗ ДЕФЕКТОВ, ВОЗНИКАЮЩИХ В ПРОЦЕССЕ ИЗГОТОВЛЕНИЯ РЭА

При проектировании любых систем контроля и диагностирования необходимо предварительно произвести тщательный анализ объекта диагностирования (ОД) с целью последующего выбора наиболее оптимальных методов и средств диагностирования.

Объектом диагностирования в данном случае являются узлы РЭА и микросборки. Все множество узлов РЭА можно разделить на три группы: цифровые, аналоговые и гибридные. Наиболее полно теория диагностирования разработана для аналоговых и цифровых объектов [1—6]. Однако в последние годы все большее распространение получают гибридные узлы (ГУ) и микросборки, содержащие в общем случае следующие ЭРЭ: пассивные линейные двухполюсники (конденсаторы, резисторы, катушки индуктивности); пассивные нелинейные двухполюсники (диоды, варисторы и т. п.); элементарные многополюсники (транзисторы, трансформаторы, цифровые и аналоговые интегральные схемы и т. п.).

Узел РЭА, в котором монтаж выполнен печатным способом, будем называть печатным узлом (ПУ). Все множество ПУ можно разделить на три группы: цифровые, аналоговые и гибридные печатные узлы. Совокупность ЭРЭ, печатных проводников и монтажных площадок, необходимых для закрепления ЭРЭ на плате, назовем элементами ПУ. Часть печатного монтажа ПУ, которая соединяет между собой выводы ЭРЭ связью, характеризуемой пренебрежимо малым активным сопротивлением, индифферентным к направлению протекающего тока, называется печатным проводником. Монтажная площадка — участок печатного проводника, обеспечивающий возможность электрического соединения выводов ЭРЭ с печатным проводником. Так как любой ЭРЭ подсоединяется к плате в монтажных площадках, то можно считать, что печатный проводник представляет собой соединение определенного числа монтажных площадок. В дальнейшем будем также использовать термин контрольная точка схемы, которая однозначно соответствует монтажной площадке в ПУ.

Далее рассмотрим гибридные печатные узлы, содержащие различные ЭРЭ в любом сочетании. Рассматриваемые ГУ могут быть как функционально законченными, так и функционально незакон-

ченными. Примером функционально незаконченного ГУ может служить устройство управления стабилизатора напряжения, регулирующий орган которого (мощный транзистор) установлен на теплоотводе и расположен вне печатного узла.

Контроль функционально незаконченных схем традиционными методами контроля (функциональный контроль) [7] значительно сложнее контроля функционально законченных схем.

На различных этапах технологического процесса (входной контроль ЭРЭ, сборка, пайка ПУ, формовка и комплектование ЭРЭ) появляются разнообразные дефекты и в любых сочетаниях. В [6—9] приведены статистические данные анализа технологического процесса изготовления ПУ с точки зрения возникновения производственных дефектов. Эти дефекты значительно увеличивают стоимость производства, ухудшают качество и надежность РЭА. Проведенный анализ [6] исследуемого технологического процесса производства ПУ показал, что в среднем 12—16% ПУ, поступающих на операцию регулировки или функционального контроля, являются дефектными и требуют определенного ремонта. При этом наблюдается следующее распределение потока дефектов на отдельных этапах технологического процесса (в процентах к общему количеству ПУ):

Входной контроль ЭРЭ, %	1,9—3,2
Подготовка и формовка ЭРЭ, %	0,8—1
Комплектование, %	0,9—1,2
Сборка, %	3—4
Пайка, %	5—6
Межоперационные перемещения, %	0,4—0,6

Результаты, полученные специалистами фирмы Marconi (Англия) при анализе изготовленной партии ПУ в количестве 12700 шт., из которых 2237 оказались с дефектами, что составило 17,5%, в основном совпали с результатами, полученными в [6, 10].

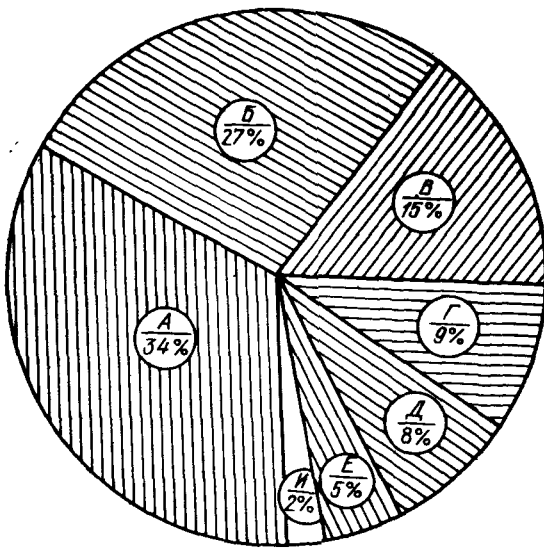
На рис. 1.1 представлена диаграмма относительного распределения процентов дефектов, обнаруженных при проверке ПУ. Из диаграммы видно, что большинство дефектов возникает в процессе производства ПУ, а дефекты самих ЭРЭ незначительны и составляют около 5%. По данным, приведенным в [10], поток годных ПУ составляет 67%, остальные 33% ПУ распределяются по видам дефектов следующим образом:

Короткие замыкания и обрывы, %	50
Отсутствующие ЭРЭ, %	20
Неверно установленные ЭРЭ, %	10
Неисправные активные ЭРЭ, %	10
Неисправные пассивные ЭРЭ, %	10

Разброс в распределении дефектных ПУ от 12 до 33% обуславливается сложностью ПУ, квалификацией производственного персонала, количеством ПУ в изготавливаемой партии, состоянием технологического оборудования, степенью механизации и авто-

Рис. 1.1. Диаграмма распределения дефектов:

А — короткое замыкание печатных проводников и ЭРЭ; Б — обрывы печатных проводников и ЭРЭ; В — неправильная ориентация ЭРЭ; Г — пропущенные ЭРЭ; Д — установлены ЭРЭ не в соответствии со спецификацией; Е — дефективные ЭРЭ; И — прочие дефекты



матизации технологического процесса, наличием автоматизированного оборудования входного контроля ЭРЭ.

Дефекты, возникающие в ПУ при их производстве, можно подразделить на следующие основные виды: короткие замыкания печатных проводников, обрывы печатных проводников, дефекты ЭРЭ, неправильно установленные ЭРЭ, неустановленные ЭРЭ. Каждый дефект может быть вызван одной из следующих причин: ошибками в конструкторской и технологической документации, нарушением технологического процесса изготовления печатных плат, наличием на предприятии статистических методов входного контроля ЭРЭ, нарушением технологического процесса подготовки ЭРЭ к сборке (лужение, формовка и комплектование), нарушением условий хранения и транспортировки, квалификацией производственного персонала, психофизиологическим состоянием производственного персонала.

Выявление указанных дефектов традиционными методами (визуальный контроль, ручная прозвонка, функциональный контроль) не дает желаемых результатов. Кроме того, все возрастающая стоимость, сложность печатных узлов, плотность компоновки ЭРЭ на них, а также появление дорогостоящих интегральных схем (ИС) делают недопустимым применение традиционных методов контроля печатных узлов. Так, например, на рис. 1.2,а приведена аналоговая интегральная схема (АИС) усилителя К175УВ2 и на рис. 1.2,б схема его включения [11]. Короткое замыкание на выходе АИС или несоответствие номиналов нагрузочных резисторов при проведении функциональных испытаний вызовет отказ АИС.

Стоимость выявления дефектной ИС [12] на четырех этапах контроля (входного контроля, контроля сборки, внутрисхемного и

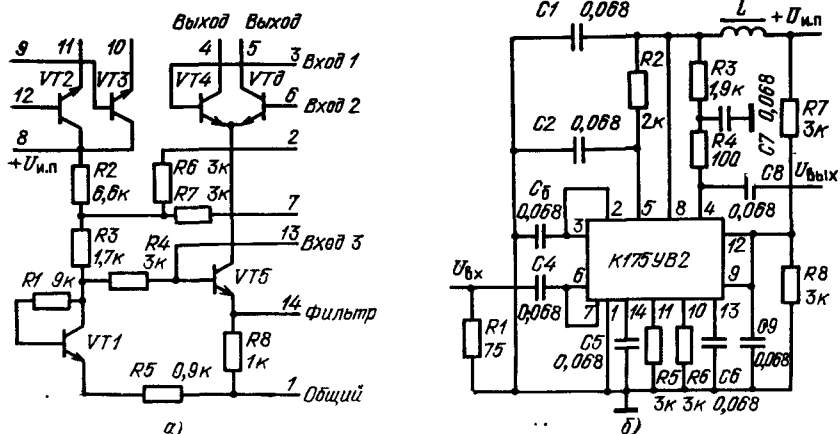


Рис. 1.2. Схема усилителя (а) и его включения (б)

функционального контроля) возрастает на каждом этапе на порядок (от 0,3 до 300 дол.). Наиболее «дорогими» являются скрытые дефекты, выявление которых возможно только при эксплуатации РЭА и которые в конечном счете ухудшают такой основной показатель надежности, как безотказность. Примерами скрытых дефектов, т. е. дефектов, которые невозможно выявить при функциональном контроле (эти дефекты могут проявиться лишь на периодических испытаниях, проводящихся для отобранной партии продукции [13]), могут быть неустановленные защитные диоды, несоответствующие сопротивления ограничительных резисторов, неправильная установка прецизионного и обычного стабилитрона и т. п.

Затраты средств на обнаружение и устранение дефектов возрастают примерно в 10 раз на каждом последующем технологическом этапе производства РЭА [15].

На рис. 1.3 представлен график, показывающий возрастание затрат на обнаружение невыявленных ранее дефектов, где Э — этапы проверки; Э1 — проверка печатной платы; Э2 — проверка печатного узла; Э3 — проверка готовой системы; Э4 — проверка системы при ее пуске у пользователя. Из графика (рис. 1.3) видно, что обнаружение дефекта на печатной плате обойдется примерно в 100 раз дешевле, чем обнаружение того же дефекта при проведении пуска системы у пользователя.

Значительную трудоемкость при наладке РЭА занимает процесс поиска дефектов. На рис. 1.4 показана зависимость времени поиска дефекта от вида дефекта [14]. Обычно к наладке печатных узлов и блоков РЭА привлекаются высококвалифицированные специалисты, которые осуществляют отладку, основываясь на своем опыте и интуиции. Подобные работы близки к наиболее сложным видам умственной деятельности человека. Это можно объяснить тем, что каждый шаг поиска дефекта при наладке тре-

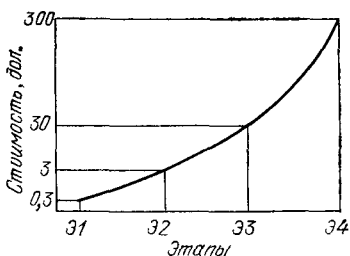


Рис. 1.3

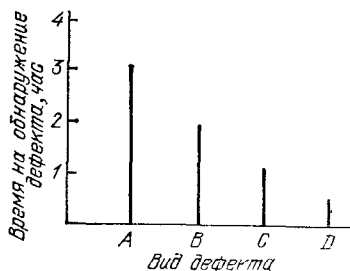


Рис. 1.4

Рис. 1.3. Затраты на обнаружение дефектов

Рис. 1.4. Зависимость времени поиска дефекта от вида дефекта:

A — дефекты конструкции; B — дефекты в компонентах; C — дефекты монтажа; D — дефекты, вносимые при проведении испытаний

бует анализа результатов предшествующих опытов, а затем принятия решений о дальнейших действиях. С ростом сложности и увеличением выпуска РЭА такой подход дает неудовлетворительные результаты. Кроме того, поиск дефектов, основанный на знании принципа работы устройства и его правильного функционирования, производится при номинальных рабочих режимах, что значительно снижает надежность РЭА. В некоторых случаях наладчик ПУ, не отыскав неисправность, достигает требуемых параметров за счет подбора номиналов или регулировки, не соответствующей технологии.

Для сокращения времени поиска дефектов, которое может составлять несколько часов, регулировщик может производить излишнее количество паек, а в отдельных случаях подрезку печатных проводников, что также значительно ухудшает качество ПУ. Многократные сочленения регулируемого ПУ приводят к сокращению срока службы разъемного соединения. В конечном счете ухудшаются надежность и качество РЭА, а также сокращается срок ее службы.

Как правило, интенсивность появления дефектов в процессе установки ЭРЭ на плате, пайки и функционального контроля (регулировки) ПУ имеет наибольшее значение по сравнению с предыдущими и последующими этапами технологического цикла изготовления РЭА. Интенсивность появления дефектов на этапе входного контроля в основном зависит от количества дефектных ЭРЭ в проверяемой партии. Обозначим вероятность появления дефектных ЭРЭ на этапе входного контроля $P_{вх_i}$.

Интенсивность появления дефектов на этапе сборки ПУ зависит от следующих факторов: наличия дефектных ЭРЭ i -го типа — событие A_{i1}^d ; ошибочной установки ЭРЭ i -го типа — событие A_{i2}^d ; появления дефектных ЭРЭ i -го типа вследствие отклонения от технологического процесса (например, появление дефектных полупроводниковых приборов в процессе пайки) — событие A_{i3}^d . Соответственно, апостериорные вероятности появления перечисленных

событий обозначим $P^{cb}_i(A^{d_{i1}})$, $P^{cb}_i(A^{d_{i2}})$ и $P^{cb}_i(A^{d_{i3}})$, $i = \overline{1, k}$, где k — количество типов ЭРЭ. Перечисленные события являются независимыми, т. е. появление любого числа событий не влияет на вероятность появления остальных, и совместными.

Интенсивность появления дефектных ЭРЭ на этапе сборки зависит от появления событий $A^{d_{i1}}$, $A^{d_{i2}}$ и $A^{d_{i3}}$. Вероятность события $C_{di} = \sum_{n=1}^3 A^{d_{in}}$ — появления дефектного ЭРЭ i -го типа ЭРЭ на этапе

сборки: $P^{cb}_i(C_{di}) = P^{cb}_i(\sum_{n=1}^3 A^{d_{in}}) = P^{cb}_i(A^{d_{i1}})[1 - P^{cb}_i(A^{d_{i2}} + A^{d_{i3}})] + P^{cb}_i(A^{d_{i2}} + A^{d_{i3}})$, но $P^{cb}_i(A^{d_{i1}}) = P^{вх}_i$. Вероятность события $B^d = \sum_{i=1}^k C_{di}$ — появления дефектов в ПУ на этапе сборки: $P^{cb}(B^d) = P^{cb}(\sum_{i=1}^k C_{di}) = \sum_i P(C_{di}) - \sum_{ij} P(C_{di}C_{dj}) + \dots + (-1)^{k-1} P(C_{d1}C_{d2} \dots C_{dk})$.

Конкретные расчеты (оценки) вероятностей $P(C_{di})$, $P(B^d)$ выполняют по статистическим данным, накопленным в результате эксплуатации СПД, с целью последующей корректировки технологического процесса.

На рис. 1.5 представлена диаграмма, качественно показывающая зависимость интенсивности появления дефектов на различных этапах технологического цикла изготовления РЭА; где λ — интенсивность появления дефектов; Э — этапы технологического цикла; Э1 — входной контроль ЭРЭ; Э2 — сборка ПУ; Э3 — функциональный контроль ПУ; Э4 — регулировка блоков РЭА; Э5 — наладка системы. Дефекты различных этапов технологического цикла приводят к увеличению затрат при производстве РЭА. Затраты еще более резко возрастают при отсутствии поэтапного контроля.

Как уже отмечалось ранее, особо важное значение имеет этап сборки ПУ (рис. 1.5), на котором возникает наибольшее количество дефектов. Эти дефекты на последующих этапах технологического цикла могут вызвать появление вторичных наиболее дорогостоящих дефектов. Например, несоответствие (на порядок меньше) сопротивления нагрузочного резистора $R2$ (см. рис. 1.2,б) приведет к отказу АИС при функциональном контроле (регулировке).

Для эффективной организации процессов обнаружения и устранения первичных и вторичных дефектов необходимо проанализировать причины их возникновения. Однако характер этих дефектов существен-

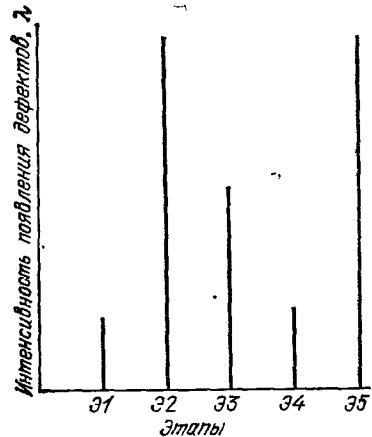


Рис. 1.5. Интенсивность появления дефектов

Таблица 1.1. Особенности видов производства РЭА

Вид производства	Характеристики вида производства					
	Количество ПУ, изготавливаемых за смену, шт	Номенклатура ПУ (типов)	Изменения номенклатуры ПУ	Количество корректировок конструкторской документации	Количество корректировок технической документации	Причины дефектов в ПУ
Единичное, мелкосерийное	20—30	40—60	Два-три раза в год	Большое	Большое	Ошибки в конструкторской и технологической документации
Серийное, среднесерийное	До 500	10—15	Не чаще одного раза в один-два года	—	Очень малое	Производственные дефекты
Массовое, крупносерийное	До 2500	5—10	Не чаще одного раза в три-четыре года	—	—	Производственные дефекты

но отличается для различных видов производства РЭА. В зависимости от количества изготавливаемой РЭА производство ее подразделяется на единичное, серийное и массовое. С точки зрения автоматизации диагностирования эти виды производств имеют особенности, приведенные в табл. 1.1. При этом единичное и мелкосерийное производство близки по своим характеристикам.

1.2. ПРИНЦИПЫ СТРУКТУРНОГО И ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ УЗЛОВ РЭА

Известные методы тестового диагностирования аналоговых, цифровых и гибридных узлов и микросборок можно разделить на три группы: структурное диагностирование (функциональное тестирование, функциональный контроль); поэлементное (внутри-схемное, покомпонентное) диагностирование (тестирование), внутрисхемный контроль; комбинированное (поэлементно-структурное, смешанное) диагностирование (тестирование).

При структурном диагностировании осуществляется тестирование объекта в целом. При этом на входы ОД со стороны разъема подаются тестовые воздействия, а на выходах ОД (специальных внутрисхемных контрольных точках или со стороны выходной части разъема) проверяется правильность выполнения функции, реализуемой контролируемой схемой. По завершении процесса тестирования ОД признается годным, если выполняется условие [16]

$$\forall x \in X \forall y \in Y [(y_0 \in Y_0) - (y = \varphi(x))] \leq \delta \in \Delta, \quad (1.1)$$

где X — множество входных сигналов; Y — множество возможных выходных сигналов; $Y_0 \subset Y$ — множество эталонных реакций; φ —

оператор отображения X в Y (функция, реализуемая схемой); Δ — множество констант.

Обычно на практике для уменьшения времени контроля ограничиваются некоторым подмножеством сигналов $X' \subset X$, $Y'_0 \subset Y$, выбираемым с учетом требуемого условия достоверности контроля. При этом семейство множеств $\{X', Y'_0\}$ образует проверяющий тест для данного ОД.

Если правило (1.1) не выполняется, т. е. на i -м входном сигнале $x_i \in X$; $y_{0i} - \varphi(x_i) > \delta_i$; $i = \overline{1, |X'|}$, то ОД признается негодным, а для уточнения вида дефекта подаются дополнительные сигналы $x^{d_j} \in X^d \subset X$, $j = \overline{1, X \setminus X'}$, образующие в совокупности с соответствующими эталонными откликами $y^{d_j} \in Y^{d_0} \subset Y$ на возможные подозреваемые неисправности тест поиска дефектов.

Основными достоинствами структурного диагностирования являются простота подключения к ОД, малое число каналов устройства связи источников воздействия и измерительных устройств с ОД, быстрота проверки по принципу «годен — негоден». Однако метод структурного диагностирования имеет следующие основные недостатки: большая трудоемкость процесса поиска дефектов, особенно при кратных и «нелогических» неисправностях (при неправильной ориентации диодов, транзисторов, микросхем и т. п.); разрушающий характер контроля, обусловленный тем, что при наличии определенных дефектов в ОД при подаче рабочих воздействий возникают катастрофические отказы (вторичные дефекты); невозможность выявления скрытых дефектов (отсутствие ЭРЭ, повышающих надежность работы устройства); сложность и большая трудоемкость разработки тестов; сложность выявления кратных дефектов.

Необходимыми условиями реализации метода структурного диагностирования являются: измерение и анализ разнообразных выходных параметров (ток, напряжение, длительность и амплитуда импульсов и т. п.) устройства или его частей (для этого необходима широкая номенклатура контрольно-измерительных приборов); выполнение сложных процедур и программ проверки, требующих знания режимов функционирования ОД; поиск дефектов оператором высокой квалификации.

При диагностировании ГУ и микросборок в процессе их изготовления метод структурного диагностирования в основном использует режимы имитации функционирования ОД, что также является условием, усложняющим проведение диагностирования, так как возникает необходимость в использовании и программировании дополнительного оборудования (имитаторов воздействий и нагрузок). В основе метода тестового поэлементного диагностирования лежит предположение о том, что если ОД соответствует техническим требованиям, то он функционирует нормально, т. е. предполагается, что ОД работает нормально, если рисунок печатного монтажа и ориентация ЭРЭ соответствуют схеме и параметры всех ЭРЭ находятся в заданных пределах.

При оценке параметров ЭРЭ тестовое поэлементное диагностирование предусматривает допусковый контроль. При допусковом контроле производится контроль правильности монтажа и определение соответствия выбранных параметров ЭРЭ значениям в поле допусков. Так как измерение параметров элементов можно выполнить при низких уровнях тестовых сигналов, то подобный контроль практически неразрушающий при любых сочетаниях дефектов в узлах РЭА. Поэлементное диагностирование заключается в проведении последовательности проверок каждого ЭРЭ ГУ в отдельности при выполнении условия исключения взаимного влияния ЭРЭ [9].

Рассмотрим основные принципы поэлементного диагностирования гибридных узлов РЭА и микросборок. Прежде всего следует отметить (см. § 1.1), что в процессе изготовления ГУ возникают многочисленные дефекты произвольной кратности. Моделью этих дефектов является совокупность следующих видов устойчивых неисправностей: обрывы проводников (o), короткие замыкания (c), неправильная ориентация активных ЭРЭ относительно шин питания (u), выход параметра ЭРЭ за пределы допуска d , монтаж ЭРЭ другого типа (t), неправильное функционирование ЭРЭ (f) и т. п. Цель поэлементного диагностирования заключается в указании точного вида дефекта (любой кратности) после выполнения автоматического направленного опроса состояний каждого элемента ГУ.

При создании СПД решаются следующие основные задачи: обеспечение доступа к внутренним контрольным точкам ОД, исключение влияния схемы при проверке пассивных ЭРЭ — режим разделения, защита активных ЭРЭ (транзисторов, интегральных схем и т. п.) от повреждения при тестировании, автоматизация получения тестовых воздействий.

В настоящее время доступ к выводам ЭРЭ со стороны монтажа обычно обеспечивается путем использования специального контактного приспособления в виде матрицы из подпружиненных игольчатых штырей (контрольных щупов). Различные конструкции контактных устройств будут описаны в § 7.2. Контактное приспособление позволяет СПД «просмотреть» весь проверяемый узел, тогда как при структурном диагностировании такая возможность имеется лишь в отношении небольшого числа контрольных точек, непосредственно соединенных с контактами торцевого разъема. При поэлементном диагностировании «разделение» пассивных ЭРЭ ГУ (резисторов, конденсаторов, индуктивностей) осуществляется специальными измерительными преобразователями.

На рис. 1.6,а приведена схема измерения сопротивления резистора R_4 в цепи коллектора транзистора VT_1 , иллюстрирующая метод разделения. На этой схеме проверяемый элемент R_4 , находящийся на полностью смонтированной, но не подключенной к цепи питания печатной плате, при подсоединении к СПД становится элементом цепи обратной связи (ОС) операционного усилителя (ОУ). В данной схеме при наличии цепи отрицательной обратной

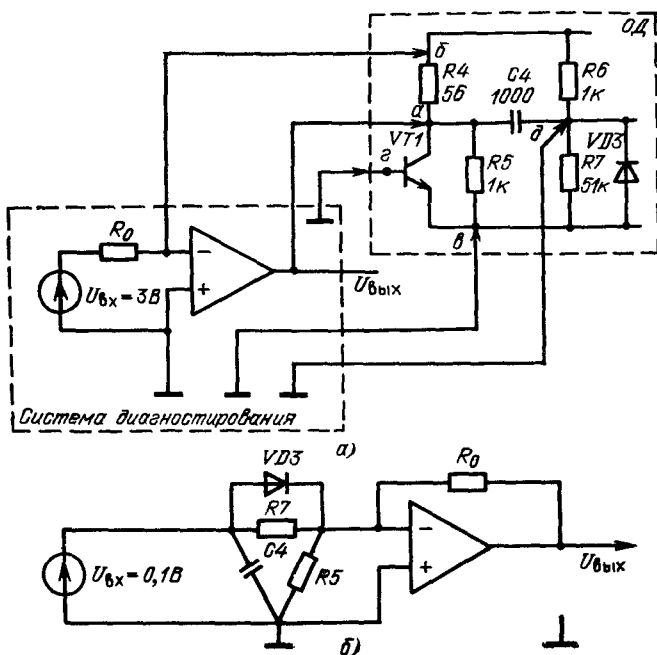


Рис. 1.6. Схема измерения сопротивления резистора:
 а — в цепи ОС ОУ; б — во входной цепи ОУ

связи потенциал точки b $\varphi_b \approx 0$, поэтому точка b является виртуальным нулем. Следовательно, подсоединение контрольных точек b , z , d (точек разделения) к неинвертирующему входу ОУ гарантирует для проверяемого участка схемы отсутствие каких-либо дополнительных путей протекания тока (заземление точек b , z необходимо для защиты транзистора $VT1$, а точки d — исключения влияния резистора $R6$ на измеряемое сопротивление резистора $R4$). Выходное напряжение ОУ $U_{\text{вых}} = -U_{\text{вх}} R_4 / R_0$, где $U_{\text{вх}}$, R_0 — известные значения входного напряжения и резистора предела измерений. Следовательно, по выходному напряжению ОУ можно определить сопротивление резистора $R4$.

Нахождение точек разделения в реальных ОУ представляет довольно трудную задачу. При решении этой задачи вручную требуется тщательное изучение топологии ГУ, и все равно возникают ошибки в программах диагностирования. Вопросы автоматизированного нахождения точек разделения будут рассмотрены в § 5.3.

Кроме разделения элементов при диагностировании ГУ необходимо исключить возможность повреждения полупроводниковых ЭРЭ, обусловленную некоторыми видами дефектов в ОД. Например, если в ГУ (рис. 1.6, а) резистор $R7$ не установлен или вместо него установлен резистор гораздо большего сопротивления, то при включении $R7$ в цепь ОС ОУ возможен пробой диода $VD3$ из-за на-

сыщения ОУ (включение на выходе ОУ ограничителя для предотвращения насыщения усилителя существенно снижает точность измерений). Поэтому в данном случае для обнаружения дефектов вида $\{d, f\}$ параллельное соединение $\{R7, VD3\}$ необходимо тестировать включением его во входную цепь ОУ по схеме (рис. 1.6,б).

Одним из центральных вопросов при проектировании любой системы диагностирования является решение задачи автоматизированного получения тестовых воздействий. Исходной информацией для генерации тестов при поэлементном диагностировании является описание ОД в терминах принципиальных электрических схем. Такое описание ГУ на формализованном языке обычно представляется в виде перечня ЭРЭ и таблицы соединений между ними. Процесс генерации тестов производится в следующей последовательности: семантико-синтаксический контроль формализованного описания ГУ; генерация тестов для обнаружения ложных соединений проводников и проверки целостности монтажа; формирование условий измерения параметров каждого ЭРЭ, в том числе нахождение дополнительных точек подключения, позволяющих исключить влияние соседних ЭРЭ; генерация тестов для диагностирования цифровых интегральных схем и цифровых фрагментов ГУ, в том числе нахождение начальных условий тестирования; определение очередности проверки ЭРЭ и фрагментов ГУ.

Автоматизированный синтез тестов в СПД осуществляется гораздо проще и быстрее, чем при структурном диагностировании. Для получения программ проверки ОД в современных СПД обычно используется автоматический генератор тестов. При структурном диагностировании тесты во многих случаях составляются вручную или полуавтоматически ввиду большой сложности требуемого программного обеспечения для синтеза тестов и необходимости тщательного изучения всей схемотехники ОД.

По данным [10] трудоемкость составления программ проверки и диагностики для систем структурного диагностирования (ССД) по сравнению с СПД в 8 раз больше для цифровых узлов и в 20 раз больше для аналоговых узлов. Следует отметить также, что качество программ функциональной проверки зависит непосредственно от мастерства программиста, поскольку он вручную должен анализировать ОД и генерировать отдельные диагностические процедуры для поиска дефектов. Отладка программ проверки в СПД производится быстрее, потому что здесь имеем дело с базовыми компонентами ОД и соответствующими базовыми программными модулями. Однако необходимо отметить, что СПД ни в коем случае не является заменой ССД. И те и другие имеют свои преимущества и недостатки.

Основные преимущества СПД: большая глубина поиска дефектов, малое время поиска дефектов, быстрая подготовка тестовых программ, малое время на внедрение системы и перестройки на новую продукцию, меньшие затраты на приобретение и эксплуатацию системы. Недостатки СПД: не обнаруживают

ошибки проектирования ГУ, проверки выполняются только при температуре окружающей среды, не обнаруживаются неисправности по критическим временным параметрам синхронизации цифровых схем.

Основные преимущества ССД: обнаруживают ошибки, допущенные при проектировании ОД, обнаруживают неисправности критических параметров синхронизации цифровых схем, проверяются ГУ в реальном масштабе времени и при любых температурных режимах. Недостатки ССД: большая стоимость, трудоемкость составления программ диагностирования, большая сложность и трудоемкость поиска дефектов в ГУ.

Если применять СПД и ССД в одном технологическом процессе изготовления РЭА, то они, дополняя друг друга, позволяют увеличить выпуск и качество продукции, создают экономию затрат времени и средств. В ряде случаев экономически целесообразным является создание и внедрение автоматизированных систем комбинированного диагностирования (СКД), сочетающих принципы поэлементного и структурного диагностирования в одной системе.

Вопросы рационального применения СПД совместно с ССД, а также характеристики ряда СКД будут рассмотрены в § 1.4.

1.3. ОСОБЕННОСТИ ПОЭЛЕМЕНТНОГО ТЕСТИРОВАНИЯ ЦИФРОВЫХ ИНТЕГРАЛЬНЫХ СХЕМ

В процессе поэлементного диагностирования цифровых интегральных схем (ЦИС) необходимо на вход контролируемого логического элемента подавать соответствующую последовательность тестовых наборов. При этом на тестовые воздействия не должны оказывать существенное влияние сигналы, поступающие с выходов соседних микросхем. Длительность тестовых сигналов должна быть достаточно малой, чтобы не привести к тепловым повреждениям устройства.

Пусть входы вентиля (рис 17) связаны с выходами предыдущих элементов $M, \dots, M+(n-1)$, причем любой из этих выходов может находиться либо в состоянии логического 0 либо в состоянии логической 1. Проверка вентиля N

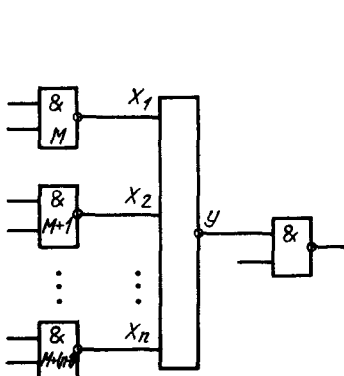


Рис. 1.7. Схема n -входного вентиля

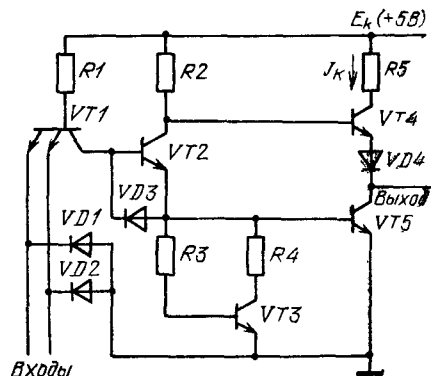


Рис 1.8 Базовый элемент ИС ТТЛ

будет производиться подачей тестовых наборов от генератора тестов через m контрольных штырей контактного приспособления на входы проверяемого вентиля. К выходу вентиля N подключается еще один контрольный штырь, обеспечивающий съём выходного сигнала для последующего его сравнения с эталонной реакцией [17].

Проверку логических элементов с числом входов n ($n > m$) необходимо проводить в несколько этапов до полной реализации теста на каждом этапе проверки. Для создания условий независимой проверки логического элемента в составе ГУ на его $(n-m)$ входах, не связанных с генератором тестов, должен быть установлен соответствующий начальный набор логических констант. Указанный начальный набор достигается подачей установочного набора логических констант на внешний разъем ГУ. Аналогичным образом в составе ГУ может быть осуществлена тестовая проверка любого логического элемента, реализующего функции хранения, логической обработки и преобразования информации.

Таким образом, в процессе контроля ЦИС происходит подключение к генератору тестов ее m входов, которые могут находиться в произвольном логическом состоянии. Если генератор тестов позволяет подавать тестовые воздействия на входы ЦИС, которые связаны с соответствующими выходами, находящимися в произвольных логических состояниях, то процедура проверки значительно упрощается.

В качестве контролируемого логического элемента в составе ГУ рассмотрим базовый элемент широко распространенной серии интегральных схем (ИС) — серии К155 (рис. 1.8). Элементы данной серии являются потенциальными элементами транзисторно-транзисторной логики (ТТЛ), в которой логический 0 представляется сигналом низкого уровня $U_0 \leq 0,4$ В, а логическая 1 сигналом высокого уровня $U_1 \geq 2,4$ В.

При подаче тестовых воздействий на входы проверяемого элемента в выходных каскадах, связанных с ним элементов $M, \dots, M+(n-1)$ могут возникать следующие электрические режимы.

1. На выход элемента, находящегося в состоянии 1, подается 0. На рис. 1.9 приведены выходные характеристики базового элемента ТТЛ [18]. Из характеристики логической 1 видно, что при $U_{\text{вых}}=0, I_{\text{вых}}=30$ мА. В [19] указывается, что такой режим транзистор $VT4$ может выдержать не более 1 с и является допустимым по техническим условиям на ИС ТТЛ.

2. На выход элемента, находящегося в состоянии логической 1, подается 1. Из характеристики логической 1 следует, что в этом режиме транзистор $VT4$ блокирован и на выход проходит незначительный ток.

3. На выход элемента, находящегося в состоянии логического 0, наводится 0. При этом (рис. 1.9, кривая логического 0) переход база — коллектор транзистора $VT5$ смещается в прямом направлении и на выход протекает незначительный базовый ток ($I=1-3$ мА).

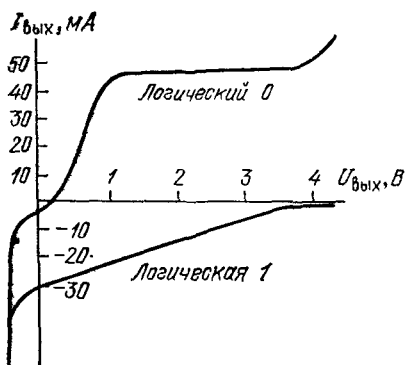


Рис 1.9. Выходные характеристики ИС ТТЛ

4. На выход элемента, находящегося в состоянии логического 0, наводится 1. Из выходной характеристики логического 0 следует, что при напряжениях, достаточных для срабатывания проверяемого вентиля $U_{\text{вых}}=2,4-3,5$ В, $I_{\text{вых}}=55$ мА и при выполнении условия ограничения рассеиваемой мощности на транзисторе VT5 (длительность импульса наводимой логической 1 не более 200—300 нс), этот режим допустим [20].

Таким образом, наиболее желательной является проверка ЦИС в составе ГУ, допускающая подачу тестовых сигналов на входы вентилях, находящихся в произвольных логических состояниях. В этом случае значительно упрощается получение установочных и тестовых наборов при конкретной реализации системы диагностирования. Однако использование режима по варианту 4 не всегда возможно для ТТЛ по следующим причинам. Во-первых, режим наведения логической 1 на выход вентиля, находящегося в состоянии логического 0, не предусмотрен ТУ на интегральные микросхемы транзисторной логики. Во-вторых, значительно усложняется конструирование контактных устройств, так как подача импульсов длительностью 200—300 нс требует наличия коротких связей (не более 10 см) между тестируемой ЦИС и генератором тестовых сигналов.

Определенные сложности возникают и в процессе применения метода наведения для тестирования ИС на основе комплементарных МДП (КМДП)-транзисторов (т. е. на основе пар полевых транзисторов со структурой металл — диэлектрик — полупроводник, имеющих очень близкие характеристики и каналы разных типов проводимости).

Во-первых, КМДП-структура очень чувствительна к сигналам с напряжением больше напряжения питания или отрицательным. Такой момент может возникнуть во время неустойчивых режимов из-за индуктивностей проводов между платой и тестирующим устройством и взаимных наводок на этих проводах. При этом активизируются паразитные биполярные транзисторы в комплементарной структуре (которые образуют паразитный тиристор), что, в свою очередь, может привести к сбоям в работе ИС или ее разрушению. Во-вторых, КМДП ИС работают в широком диапазоне напряжения питания, с различными уровнями логической 1 и логического 0. Поэтому при поэлементном тестировании цифровых устройств на КМДП ИС очень важно правильно выбрать напряжение питания ИС, амплитуду и длительность наводимых импульсов.

Мощность, полученная в результате наведения сигналов, рассеивается в виде тепла. Изучение ТТЛ схем показало, что если температура перехода ниже 125°C , то можно быть уверенным в надежности схемы. Мощность, потребляемая инвертором на комплементарных МДП-транзисторах, небольшая, поскольку один транзистор инвертора всегда полностью открыт, а другой закрыт, то нет прямого пути для протекания тока от источника питания на землю. Однако на заряд емкостей, которыми обладает нагрузка инвертора, идет определенная энергия. Эта энергия рассеивается на транзисторах, через которые происходят заряд и разряд емкостей. Общая потребляемая мощность P складывается из трех компонентов: мощности, потребляемой за счет заряда и разряда емкостей P_e ; мощности, выделяемой на обратно смещенных переходах между стоком — истоком и p -областями КМДП ИС, за счет протекающих токов утечки P_u и мощности за счет сквозных токов P_c . Хотя мощность, потребляемая за счет протекания токов утечки, чрезвычайно мала, она характе-

ризует принципиальный источник потребления мощности в большинстве КМДП ИС в отсутствии переключений.

Сквозной ток I_c образуется в момент переключения, когда оба транзистора в комплементарной паре оказываются некоторое время одновременно открытыми. Значение I_c зависит от параметров транзисторов и может быть определено только по выходным экспериментально снятым характеристикам транзисторов. При длительности переключающего фронта менее 20 нс можно положить $P_c = 0$ [3].

График зависимости рассеиваемой мощности типового инвертора на КМДП-транзисторах показан на рис. 1.10,а. Этот график построен по следующей формуле:

$$P = IE + CE^2F, \quad (1.2)$$

где P — потребляемая мощность; I — ток утечки; E — напряжение источника питания; C — емкость нагрузки; F — частота переключений. Из (1.2) видно, что потребляемая мощность зависит от напряжения источника питания. При повышенных напряжениях потребление мощности возрастает, хотя и нет прямого пути для протекания тока через комплементарные МДП-элементы. При высокой скорости переключения мощность увеличивается в 4 раза при возрастании вдвое приложенного напряжения.

Зависимость сопротивления открытого МДП-транзистора от питающего напряжения показана на рис. 1.10,б [21]. Из рис. 1.10,б видно, что при повышении напряжения питания сопротивление открытого МДП-транзистора уменьшается, соответственно увеличивается ток, проходящий через МДП-транзистор при наведении сигналов, что может привести к пробоем ИС. Сопротивление открытого КМДП-транзистора при напряжении питания 5 В не менее 300 Ом [22]. Из сказанного выше следует важный вывод: для уменьшения рассеиваемой мощности при поэлементном диагностировании КМДП ИС напряжение источника питания желательно выбирать не более 5 В.

Для определения выбора длительности наводимых сигналов, при которых температура перехода не будет выше 125°C , в [23] были проделаны эксперименты с напряжением питания 5 и 12 В. На рис. 1.11 показаны результаты экспериментов. Как и ожидалось, температура перехода повышалась быстрее при 12 В, чем при 5 В, поскольку энергия, рассеиваемая в устройстве, непропорционально выше при 12 В питания. Результаты, полученные в [23], пока-

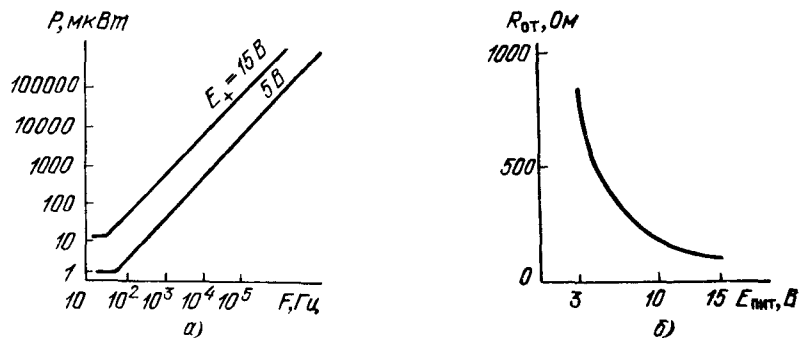


Рис. 1.10. Потребляемая инвертором мощность (а) и зависимость сопротивления открытого МДП-транзистора от питающего напряжения (б)

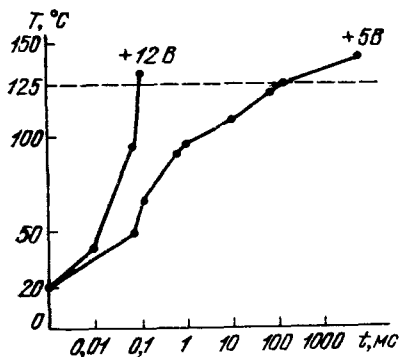


Рис. 1.11. Зависимость температуры перехода от длительности наводимых импульсов

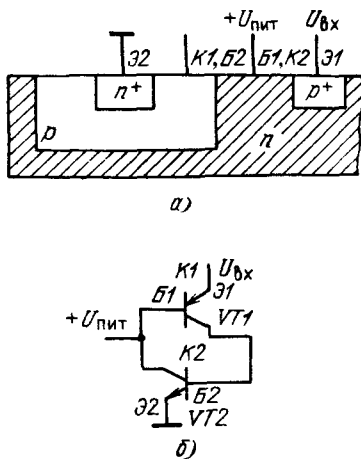


Рис. 1.12. Структура из двух паразитных биполярных транзисторов (а) и схема паразитного тиристора в КМДП-инверторе (б)

зывают, что при 5 В питания длительность сигналов наведения до 300 мс не повышают температуру переходов выше 125°C и при этом можно быть уверенным в надежности устройства. Согласно [22] для маломощных КМДП ИС длительное замыкание выхода ИС на общую шину и шину питания не приведет к тепловому пробую, если напряжение источника питания выбрано не более 5 В. Отсюда следует важный вывод: для КМДП ИС возможен режим наведения логического 0 на выход вентиля, который находится в состоянии логической 1, и режим наведения логической 1 на выход вентиля, который находится в состоянии логического 0 при условии, что напряжение источника питания не более 5 В и длительность наводимых импульсов не более 300 мс

Дополнительные трудности возникают при тестировании КМДП ИС в связи с возможностью появления в них так называемого тиристорного эффекта. Тиристорный эффект связан с активизацией паразитных биполярных транзисторов в комплементарной структуре. Он возникает при попадании на вход сигналов, превышающих питание более чем на 0,2 В. Его появление может привести к сбоям в работе ИС или ее разрушению. Для пояснения возникающего эффекта на рис. 1.12,а приведена структура из двух паразитных биполярных транзисторов, присутствующих в комплементарном инверторе [22]

Оба транзистора образуют тиристорную структуру, которая будучи возбужденной, может далее поддерживать свое состояние. Возбуждение такой структуры возникает при превышении на затворе напряжения питания. В этом случае $p-n$ переход между n -подложкой и p^+ -областью, образующих защитный диод, получает прямое смещение, что приводит к открыванию $p-n-p$ транзистора $VT1$. Если теперь произведение коэффициентов передачи тока базы $n-p-n$ и $p-n-p$ транзисторов оказывается больше единицы, то рассматриваемая пара транзисторов $VT1$ и $VT2$ переходит в устойчивое включенное состояние, и через них начинает проходить ток. Если этот ток ограничен внешним резистором, то комплементарная пара может оказаться разрушенной данным током. По-

этому при поэлементном тестировании ГУ с КМДП ИС для исключения тиристорного эффекта в любых случаях необходимо обеспечить первоочередное относительно напряжения питания выключение наводимых сигналов и первоочередное относительно подачи наводимых сигналов включение источника питания.

Все неиспользуемые входы схем КМДП ИС должны быть соединены через резистор сопротивлением 4,7 кОм с шиной питания или общей шиной, чтобы на них нельзя было навести напряжение помехи. Тиристорный эффект может возникнуть при поэлементном тестировании из-за конденсаторов с небольшими емкостями на некоторых логических линиях в схемах. Когда диагностирующее устройство наводит на емкостно-шунтированную линию высокочастотный тестовый сигнал, конденсатор будет заряжаться и разряжаться очень быстро, создавая большие мгновенные токи в проводах контактирующего устройства. Всплески большого тока взаимодействуют с индуктивностью в проводах контактирующего устройства, создают мгновенное смещение напряжения между землей СПД и землей проверяемой схемы. Из-за этого смещения напряжения на других входах превышают допустимые границы, что может привести к явлению тиристорного эффекта.

Для решения этой проблемы необходимо для каждой емкостно-шунтированной линии назначить две контактирующие точки в узле. Одна из них должна быть соединена непосредственно с узлом и использоваться для проверки на короткие замыкания. На другую тестовую точку через резистор (сопротивлением около 150 Ом) подается логический тестовый сигнал.

Особое внимание при контроле устройств, собранных на КМДП ИС, следует уделить проверке подключения ИС к шинам питания. Это объясняется тем, что КМДП ИС может работать нормально при отключении питания за счет энергии входного сигнала. Нарушение функционирования произойдет при поступлении на все входы ИС логического 0.

1.4. ОБЗОР СИСТЕМ ПОЭЛЕМЕНТНОГО И КОМБИНИРОВАННОГО ДИАГНОСТИРОВАНИЯ

Как уже отмечалось в § 1.2, автоматизированные системы диагностирования узлов и устройств РЭА можно подразделить на три типа систем: структурного диагностирования (ССД); поэлементного диагностирования (СПД); комбинированного диагностирования (СКД).

В системах первого типа производится тестирование ОД в целом. Однако при этом проверяются рабочие характеристики контролируемого узла или микросборки. Системы поэлементного диагностирования реализуют последовательность поэлементных тестов и, как правило, не проверяют временные параметры структуры ОД. Системы комбинированного диагностирования осуществляют совокупность поэлементных и структурных проверок в любом сочетании, тестируя как отдельные элементы и фрагменты структуры, так и ОД в целом. Основным отличительным признаком структуры СПД и СКД от ССД является наличие специального игольчатого контактного устройства (ИКУ), предназначенного для подачи поэлементных тестовых воздействий и снятия соответствующих реакций. В ССД ИКУ отсутст-

вуют, но могут применяться небольшие контактные приспособления (типа клипсы) для снятия реакций во внутренних точках ОД.

Разработкой и внедрением автоматизированных систем диагностирования заняты многие зарубежные фирмы и ряд организаций в нашей стране. Рассмотрим основные характеристики некоторых отечественных и зарубежных СПД и СКД (табл. 1.2). Одним из наиболее совершенных систем диагностирования печатных узлов являются системы серии 30/333 фирмы Fairchild и серии 80 фирмы Marconi. Системы серии 80 в качестве управляющей используют 22-разрядную мини-ЭВМ, что позволяет увеличить емкость ОЗУ до 1 Мбайт.

Для программирования процесса диагностирования используется проблемно-ориентированный язык высокого уровня INCITE. В системах предусмотрена возможность создания глобальных и локальных сетей диагностирования узлов РЭА.

Система поэлементного диагностирования серии 30/333 предназначена для проверки аналоговых, цифровых и гибридных узлов РЭА. Частота подачи тестовых сигналов при тестировании ИС составляет 3,3 МГц. Максимальный размер проверяемых узлов составляет 500×500 мм. Система позволяет выявлять такие дефекты, как короткие замыкания и обрывы, неустановленные или неверно установленные элементы, неисправные элементы. Программирование системы ориентировано на невысокую квалификацию операторов. Применяемый автоматический генератор тестов уменьшает время программирования поэлементных тестов. Автоматический генератор тестов обеспечивает автоматическое генерирование номеров контрольных точек, анализирует электрическую схему для определения измерительных схем, автоматически определяет точки разделения схемы, выводит на печать текст исходной программы диагностирования.

Существенную роль в формировании идеологии и принципов поэлементного диагностирования сыграла разработка систем серии HP-3065 фирмы Hewlett-Packard. Серия состоит из контролера 3065С, системы тестирования цифровых схем 3065D и системы диагностирования аналого-цифровых схем 3065H. Система 3065, программируемая на Бейсике и содержащая экранный символьный редактор и генератор программ диагностирования, может одновременно использоваться для тестирования узлов РЭА и для составления программ диагностирования.

Управляемая от микропроцессора Z80 система 8000 фирмы WAYNE KERR может подключаться к 384 контрольным точкам и используется для поэлементного и структурного диагностирования. Система комплектуется разъемом или ИКУ и программируется на языке высокого уровня Атлас.

Система M3003 (Роботрон, ГДР), построенная на базе двоядной микро-ЭВМ K1520, позволяет контролировать параметры ЭРЭ на печатном узле, короткие замыкания и обрывы печатных проводников. В системе могут проводиться частичные функцио-

Таблица 1.2. Основные характеристики СПД и СКД

Название системы	Изготовитель, страна	Метод проверки	Цифровые узлы		АУ	ГУ	Количество контрольных точек	Частота тестовых сигналов	Тип процессора
			СИС	ВИС					
MARATHON PREFUNCTIONAL	COMPUTER AUTOMATION	П	+	+	+	+	2048	6 МГц	LSI/2—120
Серия 30/333	FAIRCHILD MERTEST SYSTEMS	П	+	+	+	+	2207	3,3 МГц	NOVA 4X
GR 2272	GENRAD BOARD TEST DIV.	П	+	+	+	+	3584	5 МГц	PDP 11/23
GR 2255	GENRAD SUC PRODUCTS DIV.	К	+	—	+	—	64	1 МГц	6504
HP 3062A	HEWLETT PACKARD	К	+	+	+	+	1024	2 МГц	HP 200
HP 3065	HEWLETT PACKARD	П	+	+	+	+	1408	2,5 МГц	HP 200
80 В 80 X	MARCONI ATE DIV.	К	+	+	+	+	2048	16 МГц	DEC 11/23
L200	TERADYNE INC.	К	+	+	+	+	2304	10 МГц	PDP 11/44
Серия 8000	WAYNE KERR INC.	К	+	+	+	+	384	100 кГц	Z80
Z810	ZEHNTEL INC.	П	+	+	+	+	1024	2 МГц	Z8000
Z900	ZEHNTEL INC.	П	+	+	+	+	3084	2 МГц	PDP 11/23
МАСК-1024	СССР	П	+	—	+	+	—	—	СМ-1
Система технологическая 1013	СССР	П	+	—	+	+	760	100 кГц	901А
Радий	СССР	П	—	—	+	+	760	—	Специальная ЭВМ
АСПД-2	СССР	П	+	+	+	+	768	1 МГц	Электроника-60
M3003	Роботрон, ГДР	П	—	—	+	+	1344	—	Сдвоенная K1520

Примечание. П — полементное диагностирование, К — комбинированное диагностическое устройство; АУ — аналоговые узлы; ГУ — гибридные узлы; ОС — операционная система.

Операционная система	Язык программирования	Автоматический генератор тестов	Организация сетей	Интерфейс	Метод подключения к ОД
MONTOS	TOPS	TRANSPARENT	SYFANET	RS-232C IEEE 488	ИКУ
MRDOS	Бейсик	HFAULTS	FASTNET	RS-232C IEEE 488	ИКУ
RSX 11 M	Язык GR	ATG	GRNET	RS-232C IEEE 488	ИКУ
GENRAD	Бейсик	—	—	RS-232C IEEE 488	Зонд
HP	HPL	DET-200	HP	RS-232C IEEE 488	ИКУ
HP	Бейсик	IPG-II	HP-MPN DS/3000	RS-232C IEEE 488	ИКУ
RT-11M	INCITE	APB	Локальные и глобальные сети	RS-232C	ИКУ
RSX 11 M	Паскаль	LASAR	TERANET	RS-232C	Разъем ИКУ
WAYNE KERR	Атлас	Самообучение	—	RS-232C IEEE 488	Разъем ИКУ
XENIX	Зентэл	PRODUCER	ETHERNET	RS-232C	ИКУ
UNIX	Зентэл	RPRODUCER-II	ETHERNET	RS-232C	ИКУ
Специальная ОС	Специализированный высшего уровня	—	—	—	ИКУ
ПЛАС	СТ-13	—	—	Канал общего пользования	ИКУ
—	Язык высокого уровня	—	—	—	ИКУ
РАФОС, специальная ОС	ЯПД-2	ГПД	Имеется возможность	—	ИКУ
Специальная ОС	MPS	ГПД	—	—	ИКУ

стирование; ГПД — генератор программ диагностирования; ИКУ — игольчатое контактное

нальные проверки — измерение постоянного напряжения в контрольных точках, частоты, длительности импульсов. Игольчатое контактное устройство позволяет подключаться к 1344 контрольным точкам.

Среди отечественных СПД печатных узлов РЭА можно выделить системы Маск 03/1024, систему технологическую 1013 и др. Система технологическая 1013 предназначена для проверки без подачи питающих напряжений правильности монтажа, исправности и правильности установки ЭРЭ, а также статических характеристик ИС и транзисторов. Управление работой системы производится от электрифицированной пишущей машинки «Consul-254», ввод данных для контроля осуществляется через фотосчитыватель FS 1501. Подключение печатного узла производится при помощи ИКУ. Измерение параметров пассивных ЭРЭ производится как на постоянном, так и на переменном токе. В системе улучшены метрологические характеристики средств контроля аналоговых узлов РЭА: число контролируемых точек — 760, диапазон контролируемых сопротивлений 1 Ом — 10 МОм, диапазон контролируемых емкостей 10 пФ — 1000 мкФ при погрешности измерения 1,1—12%. Для программирования используется язык высокого уровня СТ-13

Ряд отечественных проектных организаций разрабатывает автоматизированные СПД, приближающиеся, а в некоторых случаях превосходящие по своим характеристикам лучшие зарубежные образцы [24]. Например СПД, рассматриваемая в гл. 7, при диагностировании аналоговых печатных узлов имеет более высокую производительность, чем аналогичные зарубежные системы.

Из приведенного рассмотрения видно, что для различных систем максимальное число контрольных точек составляет от 64 до 3584, максимальная тестируемая частота от 100 кГц до 16 МГц. Связь систем с ОД осуществляется в основном через специальное ИКУ. Для рассмотренных систем характерно применение для программирования процесса диагностирования проблемно-ориентированных языков высокого уровня (Атлас, INSITE, ЯПД-2 и др.). Для упрощения программирования и составления программ диагностирования используются в большинстве случаев автоматические программные генераторы.

Для современных систем диагностирования узлов РЭА характерна тенденция уменьшения габаритов и сложности благодаря использованию ЭВМ, которая управляет работой всей системы. Характерной особенностью современных систем диагностирования является модульный принцип построения. Модульный принцип имеет ряд преимуществ. Самое важное из них — возможность формирования системы из стандартных блоков, перекрывающих весь диапазон частот, способность выполнять различные функции. Модульная конструкция позволяет наращивать систему диагностирования по мере эволюции технологий и требований к диагностированию, что обеспечивает решение такой важной проблемы, как моральное старение аппаратуры.

В системах диагностирования широко используется стандартная шина сопряжения IEEE 488, которая позволяет соединить систему диагностирования с различными измерительными приборами и генераторами тестовых последовательностей для решения самых специфических задач контроля. Наличие стандартной шины сопряжения позволяет комбинировать аналоговые и цифровые тестовые сигналы, а также осуществлять их модификацию по мере изменения требований к диагностированию. Использование структурной шины сопряжения отвечает также требованиям специализированного диагностирования. Благодаря такой шине можно легко подобрать оптимальный набор измерительной аппаратуры для каждого конкретного случая.

Для сбора статистики о количестве и типах неисправностей системы диагностирования объединяются в локальные сети, включающие ЭВМ с соответствующим программным обеспечением, необходимым для сбора подобной информации. Большинство из рассмотренных систем имеет необходимые для этого интерфейсы.

В табл. 1.3 приведены данные о росте объема продажи систем диагностирования в США [25]. Из данной таблицы видно, что в 1983 г. объем продажи СПД превысил объем продажи ССД, и темпы роста производства СПД превышают темпы роста производства ССД. Однако на рынках сбыта систем диагностирования все более заметную роль начинают играть системы комбинированного типа.

Применяя системы поэлементного и структурного тестирования на одной технологической линии производства печатных узлов, можно добиться увеличения производительности труда и качества выпускаемой продукции. Рассмотрим сочетания таких систем, называемых тандемными и параллельными [26].

Тандемная поэлементно-структурная конфигурация систем представляет собой структуру, в которой поэлементная система предшествует функциональной (рис. 1.13,а). Система поэлементного диагностирования выявляет дефекты топологии и элементов, после чего печатный узел передается на ремонтную станцию. Ремонтная станция состоит из управляющей микро-ЭВМ, видеотерминала, линии связи или другого устройства ввода. При обнару-

Таблица 1.3 Объем продажи систем диагностирования в США (в млн. дол.)

Типы систем	Годы				
	1981	1982	1983	1984	1987
Системы поэлементного диагностирования	108,5	156	272,7	368,7	442
Системы структурного диагностирования	167	174	199,9	247,7	314
Системы комбинированного диагностирования	64,2	66,7	126,7	300	353
Всего	339,7	396,6	599,3	916,4	1109

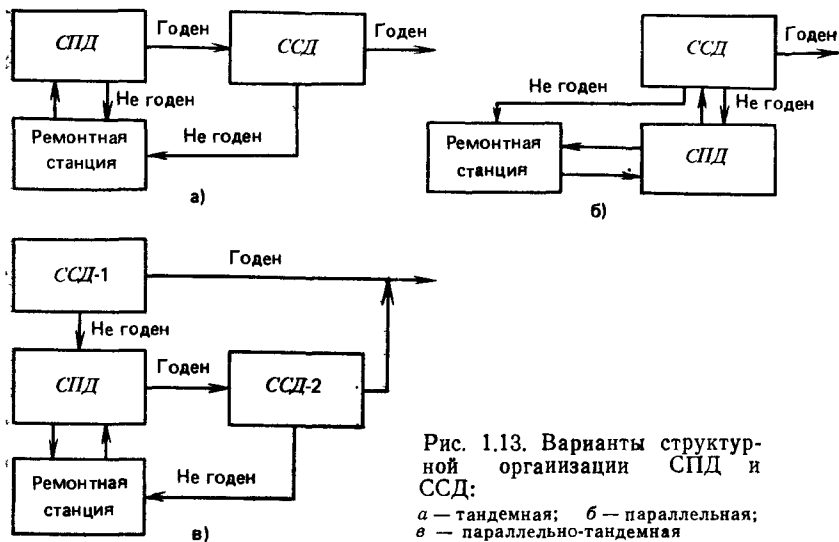


Рис. 1.13. Варианты структурной организации СПД и ССД:

а — тандемная; б — параллельная; в — параллельно-тандемная

жении дефектов в печатном узле после проверки на соответствующей системе диагностирования информация о дефектах передается по линии связи в ремонтную станцию или выводится на соответствующий носитель информации (перфоленту, магнитный диск и т. п.).

Оператор ремонтной станции с клавиатуры видеотерминала вводит номер печатного узла. На экран дисплея выводится в соответствующей форме массив дефектов для данного печатного узла. Оператор исключает из массива устраненные дефекты до тех пор, пока не исключит все дефекты. Пример диалога оператора ремонтной станции приведен в § 6.1. После исправления печатный узел проверяется на СПД до выполнения структурного диагностирования. Такая предварительная отбраковка позволяет упростить программирование ССД и сконцентрировать его на диагностике рабочих характеристик печатных узлов.

Параллельная структурно-элементная конфигурация использует ССД в основной технологической линии и СПД в параллельной. На рис. 1.13,б ССД первоначально производит отбраковку изделий по принципу «годен — негоден». Отбракованные печатные узлы передаются в СПД для диагностирования дефектных элементов. Дефекты затем исправляются на ремонтной станции и печатный узел снова проверяется на СПД. Если печатный узел прошел СПД и оказался бездефектным, производится проверка функционирования печатного узла на ССД. При наличии дефекта печатный узел снова передается на ремонтную станцию для ремонта, затем проверяется СПД и возвращается в ССД. Программирование ССД при таком сочетании систем упрощается.

При массовом производстве применяют видоизмененную структуру параллельной проверки, называемую параллельно-тандемной

(рис. 1.13, в). При такой конфигурации в основной технологической линии применяется система структурного диагностирования ССД-1, работающая по принципу «годен — негоден» и производящая отбраковку изделий. Отбракованные печатные узлы поступают в СПД для диагностики дефектов. Найденные дефекты устраняются на ремонтной станции, и печатный узел снова проверяется на СПД. После этого печатный узел направляется в ССД-2, где производится диагностика рабочих характеристик печатного узла.

В рассмотренной конфигурации программирование системы ССД-1 очень простое, так как не требуется диагностика дефектов. Программирование для ССД-2 также упрощенное. Основное преимущество такой структуры систем заключается в повышенной пропускной способности.

2. МОДЕЛИ ОБЪЕКТОВ И АЛГОРИТМЫ ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ

2.1. ДЕКОМПОЗИЦИОННЫЕ МОДЕЛИ ОБЪЕКТОВ ДИАГНОСТИРОВАНИЯ

Эффективная организация тестового поэлементного диагностирования существенно зависит от способов математического описания ОД.

Современный уровень развития радиоэлектроники характеризуется непрерывным возрастанием функциональной и конструктивной сложности ГУ и микросборок. Поэтому анализ ГУ как неразрывного функционально-конструктивного узла является весьма трудоемкой задачей. Указанное затруднение может быть преодолено, если применить многоуровневое рассмотрение ОД. Такими уровнями могут быть: уровень печатного монтажа, уровень ЭРЭ, уровень подсхем и т. д. Следствием многоуровневого рассмотрения ОД является необходимость многоуровневого формального его описания, при котором каждый уровень формализации должен описываться своей математической моделью, являющейся частью общей модели.

Совокупность моделей, описывающих ОД на различных уровнях, должна удовлетворять следующим требованиям: адекватности представляемой информации и ОД; полноте и непротиворечивости представления этих данных; возможности перехода от более сложных (общих) к более простым (частным) моделям.

Основными требованиями при выборе математической модели для конкретного уровня представления ОД являются: полное представление всех существенных параметров и абстрагирование от всех несущественных параметров на соответствующем уровне представления ОД; простота описания модели; простота алгоритмов обработки данных на ЭВМ.

Исходя из рассмотренных требований к формальному описанию ОД, целесообразно принять следующую иерархию моделей ГУ: обобщенная модель ГУ, в которой содержатся все данные, описывающие ЭРЭ и связи между ними; частные модели ГУ различного уровня, предназначенные для формального описания ГУ на конкретном уровне детализации. При этом предполагается, что от обобщенной модели ГУ возможен переход к частной модели любого уровня, а от частной модели ГУ k -го уровня возможен переход к частной модели $(k-1)$ -го уровня ($k=1, N$).

Обобщенной моделью диагностируемого ГУ может служить его представление в виде сети $\bar{H} = \{X, Z, Y, \bar{A}, L\}$, где X, Z, Y — множества соответственно входных, внутренних и внешних полюсов; \bar{A} — множество компонентов сети; L — матрица связей между ними. Компоненты сети \bar{H} могут быть аналоговыми, цифровыми или гибридными в зависимости от выполняемых ими функций. При этом каждому компоненту может соответствовать один или несколько элементов ГУ. Под элементами ГУ будем понимать любые ЭРЭ и соединения между ними.

Определение 2.1. Сеть \bar{H} называется компонентно-диагностируемой, если выполняются следующие условия:

1. Для каждого компонента $a_i \in \bar{A}$, $i = 1, \bar{A}$ может быть построен диагностический эксперимент с доступом ко входам и выходам этого компонента.

2. На проверяемый компонент исключено влияние связанных с ним (соседних) компонентов.

3. Диагностический эксперимент является неповреждающим для соседних компонентов.

Выполнение условий 2 и 3 заключается в нахождении начальных условий диагностирования для проверяемого компонента. При тестировании пассивных компонентов, которым соответствуют цепочки пассивных двухполюсников (резисторов, конденсаторов, индуктивностей) обычно применяют метод потенциального разделения для исключения взаимного влияния ЭРЭ [27, 28]. Начальные условия для компонентов цифрового типа определяются схемотехническими особенностями ЦИС. Если, например, цифровые компоненты сети \bar{H} реализованы на интегральных схемах ТТЛ, то при тестировании некоторого компонента a^u , выходы компонентов, связанных с ее входами, необходимо предварительно установить в единичное состояние [17]. Если входы проверяемого компонента $a^u_{i,0}$ связаны с выходами компонентов $a^u_{i1}, \dots, a^u_{i,1}$, тогда задача нахождения начальных условий для компонента $a^u_{i,0}$ эквивалентна задаче нахождения последовательности, которая устанавливает компоненты $a^u_{i1}, \dots, a^u_{i,1}$ в заданные состояния $s_{i1}, \dots, s_{i,1}$.

На рис. 2.1 приведен фрагмент схемы ГУ, а на рис. 2.2 — соответствующий фрагмент сети \bar{H} . Для данного примера компоненты $a_4 - a_{13}$ являются аналоговыми, компонент a_2 — цифровой, компоненты a_1, a_3 — гибридными, компоненты a_1, a_3, a_{13} — многоэле-

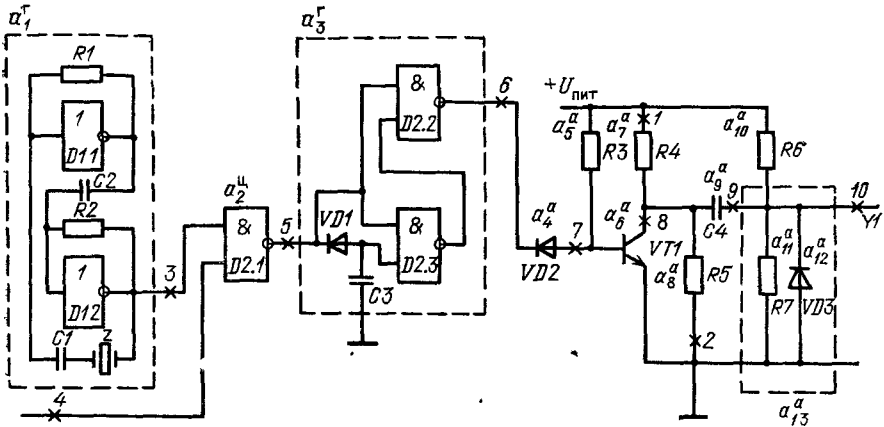


Рис 2.1. Фрагмент схемы ГУ

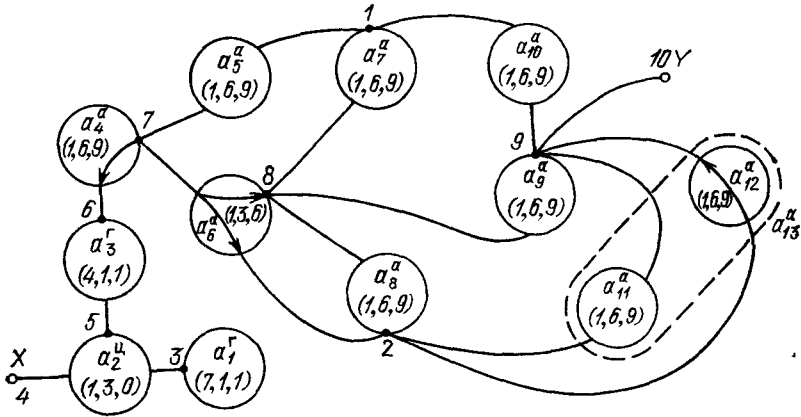


Рис. 2.2. Фрагмент сети H

ментными, остальные — одноэлементными (одноэлементные компоненты, входящие в состав гибридных компонентов a_1, a_3 , на рис. 2.1 не показаны). Цифры внутри кружка обозначают следующее: первая цифра — количество элементов в компоненте, вторая — максимальное количество тестовых воздействий для компонента, третья — количество рассматриваемых видов дефектов (для аналоговых и гибридных компонентов) или глубины памяти (для цифровых компонентов). Для увеличения глубины поиска дефекта необходимо, чтобы сеть была компонентно-диагностируемой с компонентами минимальной сложности.

Определение 2.2. Компонент a_i называется минимальным, если он не может быть представлен в виде композиции двух или более компонентов $\{a^1_i, a^2_i, \dots, a^{p_i}_i\} \subset a_i$, т. е. если $a_i \not\subset (a^1_i \cup a^2_i \cup \dots \cup a^{p_i}_i) \neq \emptyset$.

Для достижения максимальной глубины поиска дефекта в ГУ необходимо определить все минимальные компоненты сети \bar{H} путем соответствующей декомпозиции. Декомпозиция сети \bar{H} может быть непересекающейся, если ни один компонент не входит в состав другой, и пересекающейся — в противном случае.

Определение 2.3. Сеть H^0 называется поэлементно диагностируемой, если все ее минимальные компоненты являются одноэлементными, т. е. в результате тривиальной декомпозиции сети $\bar{H} = \{\{m_i \in M\}\}$, где M — множество элементов ГУ; $i = 1, \overline{|M|}$.

Утверждение 2.1. Для обнаружения дефектов вида c, o, u любые ГУ можно представить в виде сети H^0 при условии обеспечения доступа ко входам и выходам каждого ЭРЭ.

Справедливость данного утверждения основана на том, что всегда можно выбрать совокупность специальных тестовых воздействий для любых ЭРЭ, при которых обеспечиваются условия разделения и неповреждения, и на этих тестовых сигналах обнаружить и локализовать дефекты вида c, o, u (напряжение питания на ОД в этом случае не подается).

Определение 2.4. Подсеть $H^a \subset \bar{H}$, содержащая только компоненты аналогового типа, называется аналоговой подсетью.

Определение 2.5. Подсеть $H^c \subset \bar{H}$, содержащая только цифровые компоненты, называется цифровой подсетью.

Определение 2.6. Подсеть $H^g \subset \bar{H}$, содержащая гибридные компоненты, называется гибридной подсетью. Гибридная подсеть может содержать также аналоговые компоненты, входящие в состав гибридных компонентов.

Путем различных видов декомпозиции сети \bar{H} можно получить списочную, теоретико-множественную, графовую и другие типы моделей ГУ. Под списочной моделью будем понимать массив линейно связанных списков $\Gamma = \langle L_1, L_2, \dots, L_i, \dots, L_s \rangle$. Каждый список $L_i = \langle l_{ij} \rangle, j = 1, 7$ содержит описание отдельного элемента ОД и состоит из последовательностей l_{ij} символов, характеризующих свойства рассматриваемого элемента, где l_{i1} — тип контролируемого элемента; l_{i2} — порядковый номер элемента; l_{i3} — выбранный диагностический параметр элемента; l_{i4} — номинальное значение параметра ЭРЭ; l_{i5} — единица измерения параметра; l_{i6} — поле допуска; l_{i7} — адрес элемента (контрольные точки).

Списочная модель содержит всю информацию, необходимую для разработки тестовых программ поэлементного диагностирования. Для синтеза алгоритмов диагностирования и автоматизации получения тестовых программ целесообразно использовать теоретико-множественную и графовые модели ГУ.

Теоретико-множественная модель. Одной из частных моделей ГУ может служить теоретико-множественная модель (будем пользоваться терминологией из [29]), в которой ГУ ставится в соответствие система семейств множеств $\Psi = \{M, \Lambda\}$, где M и Λ —

семейства множеств элементов ГУ и их дефектов соответственно. Рассмотрим подробно эти семейства.

Полагаем, что $M = \{K, A, H\}$, где K — множество ЭРЭ ГУ; A — множество проводников; H — множество монтажных точек.

Множество K электрорадиоэлементов ГУ есть объединение попарно-непересекающихся подмножеств $K_i \subset K$: $K = \bigcup_{i=1}^n K_i$, где K_i — подмножество всех ЭРЭ одного типа; n — число типов ЭРЭ в ГУ. Например, $K_1 = K_R$ — подмножество резисторов, $K_2 = K_V$ — подмножество диодов, $K_3 = K_D$ — подмножество ЦИС, $K_4 = K_A$ — подмножество аналоговых интегральных схем, $K_5 = K_z$ — подмножество ЭРЭ типа z и т. д.

Множество $A = \{A_1, \dots, A_p\}$ состоит из проводников $A_i \in A$ («линии связи» монтажа). Всякий проводник $A_i \in A$, $i = \overline{1, p}$ соединяет множество монтажных точек $H_i = \{h_{i1}, \dots, h_{iq_i}\}$, где q_i — количество монтажных точек в проводнике A_i . Тогда множество H всех монтажных точек ГУ есть объединение подмножеств H_i : $H = \bigcup_{i=1}^p H_i$.

Вместо системы семейств Ψ иногда удобно рассматривать систему $\Psi^1 = \{M^1, \Lambda\}$, где $M^1 = \{K, A, B\}$; $B \subset H$. Здесь множество B есть множество контрольных точек ГУ. В частном случае $B = H$ (тогда, очевидно, $\Psi^1 = \Psi$). Множество контрольных точек B разобьем на три подмножества B^1, B^2 и B^3 , т. е. $B = B^1 \cup B^2 \cup B^3$, где B^1 — подмножество узловых; B^2 — подмножество внешних и B^3 — внутренних контрольных точек. Рассмотрим эти подмножества.

Каждому проводнику $A_i \in A$ поставим в соответствие одну из монтажных точек $b^1_i \in B$, называемую узловой. Таким образом, $B^1 = \{b^1_1, \dots, b^1_p\}$.

Внешними контрольными точками называются такие монтажные точки проводника $A_i \in A$, которые характеризуются примыканием к ним одной части проводника (т. е. если рассматривать проводник как граф, то внешним контрольным точкам будут соответствовать висячие вершины этого графа). Все остальные монтажные точки проводника $A_i \in A$ называются внутренними. Следует отметить, что узловая контрольная точка может быть как внутренней, так и внешней.

Очевидно, что $B^1 \sim A$, $B^1 \cap B^2 \neq \emptyset$ или $B^1 \cap B^3 \neq \emptyset$; $B^2 \cap B^3 = \emptyset$. Иногда удобно рассматривать множество контрольных точек проводника $A_i \in A$, $i = \overline{1, p}$. Тогда будем иметь $B = \bigcup_{i=1}^p B_i$, где $B_i = B^1_i \cup B^2_i \cup B^3_i$, причем B^1_i — подмножество узловых; B^2_i — подмножество внешних; B^3_i — подмножество внутренних точек проводника A_i . В этом случае $|B^1_i| = 1$,

$$i = \overline{1, p}. \text{ Очевидно также, что } V^1 = \bigcup_{i=1}^p V^1_i; V^2 = \bigcup_{i=1}^p V^2_i; V^3 = \\ = \bigcup_{i=1}^p V^3_i.$$

Введем некоторые дополнительные определения. Часть проводника $A_i \in A$, $i = \overline{1, p}$ между узловой контрольной точкой и любой другой назовем фрагментом этого проводника. Всякий проводник $A_i \in A$ можно рассматривать как состоящий из множества фрагментов: $A_i = A^1_i \cup A^2_i = \{f_{i1}, \dots, f_{im}\}$, где A^1_i — подмножество фрагментов проводника A_i , соединяющих выводы ЭРЭ с узловыми контрольными точками за исключением ЦИС; A^2_i — подмножество фрагментов проводника A_i , соединяющих выводы ЦИС с узловыми контрольными точками.

В некоторых случаях удобно также рассматривать иную теоретико-множественную модель ГУ. Две контрольные точки проводника $A_i \in A$ и такие, что при движении по проводнику из одной контрольной точки в другую существует путь, не содержащий иных контрольных точек, назовем смежными. Часть проводника $A_i \in A$ между двумя смежными контрольными точками будем называть отрезком проводника A_i . Очевидно, что каждому проводнику A_i соответствует множество отрезков $Q_i = \{q_{i1}, \dots, q_{im}\}$.

Полагая $Q = \bigcup_{i=1}^p Q_i$, получаем новую теоретико-множественную модель ГУ: $\Psi^2 = \{M^2, \Lambda\}$, где $M^2 = \{K, Q, V\}$.

Рассмотрим теперь семейство попарно-непересекающихся множеств дефектов $\Lambda = \{C, O, U, D, \theta\}$, где C — множество коротких замыканий; O — множество дефектов вида «обрыв»; U — множество дефектов вида «неправильная установка» (например, неправильная ориентация диода, микросхемы, транзистора и т. п.); D — множество дефектов вида «выход параметра ЭРЭ за пределы допуска»; θ — множество прочих дефектов. Полагаем, что множество коротких замыканий $C = C^1 \cup C^2$, где C^1 — подмножество действительных коротких замыканий между узловыми контрольными точками; C^2 — подмножество кажущихся коротких замыканий между узловыми контрольными точками.

Под действительным коротким замыканием между точками $b^1_i \in V^1$ и $b^1_j \in V^1$, $i \neq j$ назовем соединении проводников $A_i \in A$ и $A_j \in A$, имеющее место на монтажной плате. Под кажущимся коротким замыканием будем понимать исправные состояния ЭРЭ, классифицируемые схемой контроля как дефекты вида «короткое замыкание».

Множество обрывов O можно разбить на два непересекающихся подмножества: $O = O^1 \cup O^2$; $O^1 \cap O^2 = \emptyset$, где O^1 — подмножество обрывов печатных проводников; O^2 — подмножество обрывов выводов ЭРЭ. Таким образом, для поэлементного диагностирования в зависимости от удобства в дальнейшем будем использовать одну из трех теоретико-множественных моделей ГУ (Ψ , Ψ^1 или Ψ^2).

Очевидно, что разрабатываемые алгоритмы диагностирования должны устанавливать соответствие между семействами множеств $M(M^1$ или $M^2)$ и множеством Λ , либо установить факт наличия такого соответствия.

Графовые модели гибридного печатного узла [29, 30]. Для формализации процедуры поиска возможных дефектов в ГУ целесообразно перейти от теоретико-множественных моделей к графовым. Очевидно, что при этом вид графовой модели должен зависеть от вида отыскиваемой неисправности ГУ, а сам процесс поиска дефектов будет формулироваться как решение некоторой задачи на языке теории графов. В дальнейшем неопределяемые здесь понятия теории графов берутся из [31].

Графовая модель ГУ при диагностировании ЭРЭ. При диагностировании ЭРЭ, смонтированных в ГУ, будем исходить из предположения о том, что диагностирование топологии узла уже проведено. Диагностирование ЭРЭ, т. е. эле-

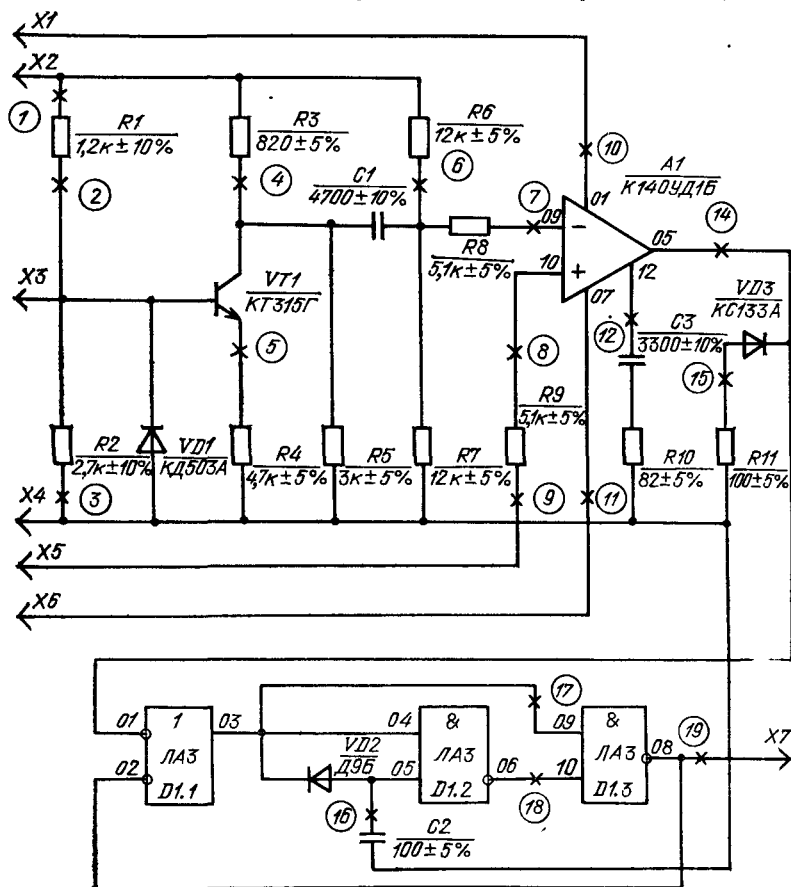


Рис. 2.3. Гибридная схема

ментов подмножества $K^* = K \setminus (K_3 \cup K_4)$, состоит в поиске дефектов из семейства множеств дефектов $\Lambda^* = \{O^2, U, D, \theta\} \subset \Lambda$.

Всякий проводник $A_i \in A$, $i = \overline{1, p}$ может быть представлен узловой контрольной точкой $b^i \in B^1$. Так как всякий ЭРЭ из подмножества K^* есть пассивный линейный или нелинейный двухполюсник, то всякий ЭРЭ, подсоединенный к проводникам $A_i, A_j \in A$, может быть представлен упорядоченной или неупорядоченной парой элементов b^i, b^j множества B^1 . Поэтому каждой узловой контрольной точке $b^i \in B^1$ множества проводников A поставим в соответствие же множество вершин $V^1 = \{v^1, \dots, v^p\}$ графа $G^1 = \langle V^1, E^1 \rangle$, где $v^i = b^i$, $i = \overline{1, p}$; всякой упорядоченной паре (b^i, b^j) — дугу $\vec{e}^1_{ij} = v^i, v^j$, а неупорядоченной паре $\{b^i, b^j\}$ — ребро первого типа $\vec{e}^1_{ij} = \{v^i, v^j\}$ (соответствующее низкоомным резисторам или индуктивностям) или ребро второго типа $\hat{e}^1_{ij} = \{v^i, v^j\}$ (соответствующее всем остальным пассивным линейным двухполюсникам). Построенный указанным образом граф G^1 в общем случае является смешанным несвязным мультиграфом и представляет соединение и свойства различных типов ЭРЭ ГУ (рис. 2.3, 2.4, а).

На основе модели G^1 могут быть получены модели, частные по отношению к модели G^1 . Так, подграф G^1 , образованный путем удаления всех дуг (соответствующих диодам и транзисторам), служит для формального представления всех связей пассивных линейных двухполюсников (рис. 2.4, б). Подграф G^1 , полученный удалением висячих вершин и инцидентных им ребер, предназначен для формализованного представления пассивных линейных двухполюсников, включенных в контуры электрической схемы ГУ (рис. 2.5).

Графовая модель ГУ для диагностирования ЦИС. Для диагностирования ЦИС также может быть построена соответствующая модель ГУ. Поэлементное диагностирование ЦИС возможно осуществлять при обеспечении доступа ко всем контрольным точкам ГУ, которым соответствует подмножество B^1 узловых контрольных точек множества A проводников печатной платы. Подмножеству B^1 узловых контрольных точек поставим в соответствие подмножество V^2 вершин 1-го рода графа $G^2 = \langle V^2, E^2 \rangle$, а подмножеству K_3 ЦИС — подмножество V^2 вершин графа G^2 таким образом, что $V^2 = V^2_1 \cup V^2_2$, причем узловой контрольной точке $b^i \in B^1$ соответствует вершина $v^2_i \in V^2_1$, а элементу

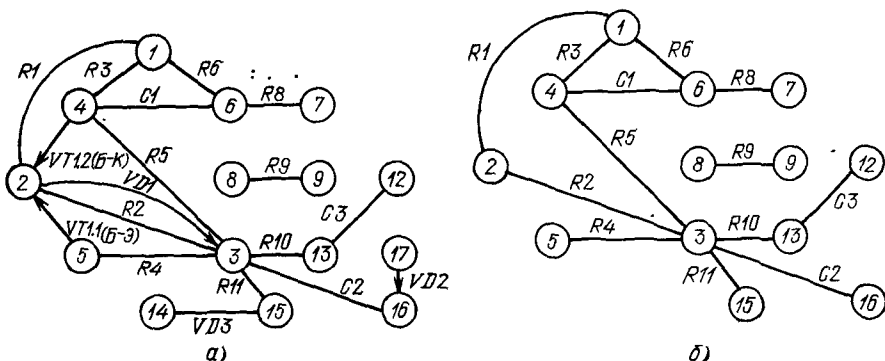


Рис. 2.4. Модели:

а — гибридной схемы G_1 ; б — пассивных линейных двухполюсников

Рис. 2.6. Модели цифровых схем G_2

Рис. 2.5. Модели контуров

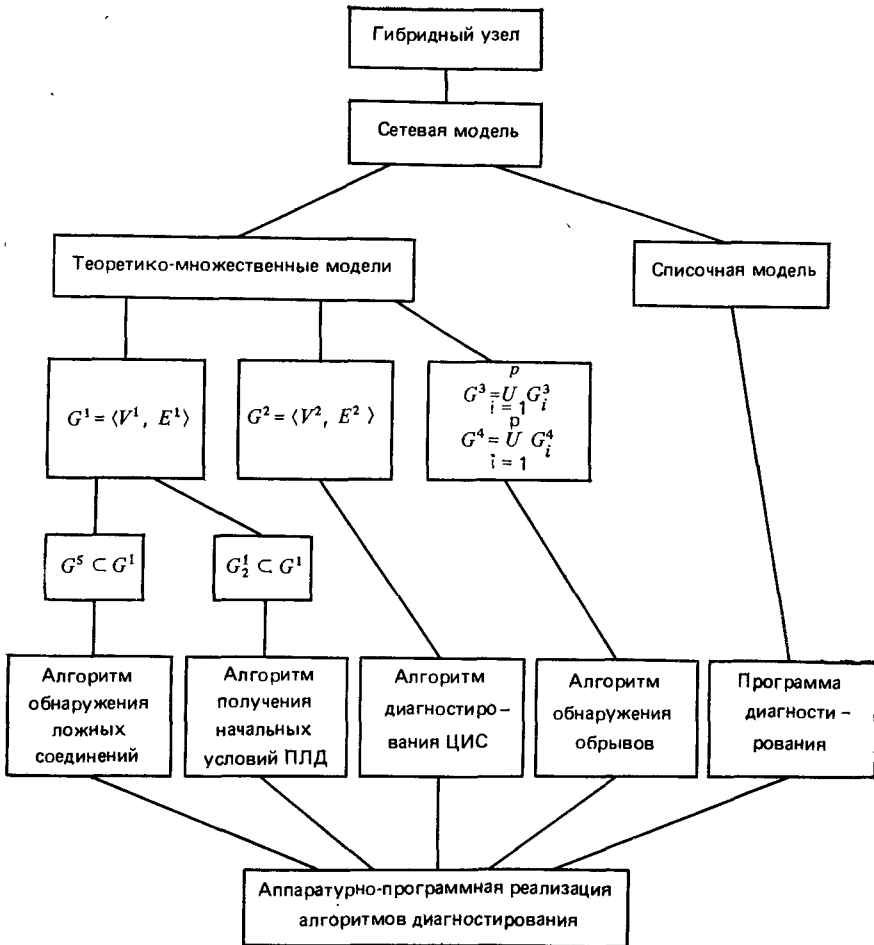
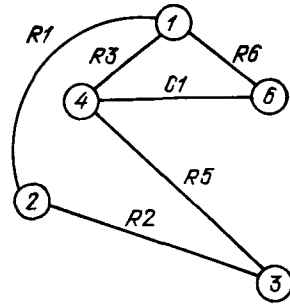
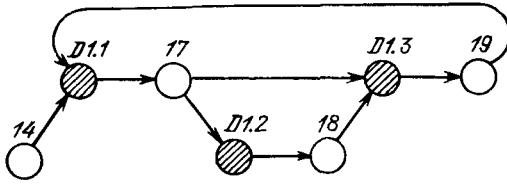


Рис. 2.7. Взаимосвязь моделей ГПУ

$K_q \in K_3$ — вершина 2-го рода $v^2_{2q} \in V^2_2$. Тогда элементам множества $A^2 = \bigcup_{i=1}^P A^2_i$ фрагментов множества проводников A , соединяющих выводы ЦИС с узловыми контрольными точками, поставим в соответствие множество E^2 дуг графа G^2 (рис. 2.6). Таким образом, граф G^2 есть ориентированный граф. Преобразуем орграф G^2 в орграф $G^{2*} = \langle V^{2*}, E^{2*} \rangle$ путем удаления изолированных вершин $V^2_u \subset V^2_1$. В полученном графе G^{2*} любые две вершины из одного подмножества вершин (V^{2*}_1 или V^{2*}_2) не являются смежными. Заметим, что если все вершины подмножества V^{2*}_1 раскрасить в один цвет, а все вершины подмножества V^{2*}_2 в другой, то орграф G^2 можно рассматривать как двухроматический.

Подмножество вершин $V^{2*}_1 = V^{2*}_{11} \cup V^{2*}_{12} \cup V^{2*}_{13}$, где V^{2*}_{11} — подмножество начальных вершин, в которых не заканчивается ни одна дуга; V^{2*}_{12} — подмножество конечных вершин, из которых не исходит ни одна дуга; V^{2*}_{13} — подмножество внутренних вершин, которым инцидентны как входящие, так и исходящие дуги. На основе рассмотренной модели диагностирование ЦИС сводится к решению задачи обхода всех вершин подмножества V^2_2 с выполнением на каждом шаге условной диагностической процедуры для указания конкретного дефекта ЦИС. При этом вершины подмножества V^{2*}_{11} служат для задания начальных условий и тестовых воздействий, вершины подмножества V^{2*}_{12} — для задания тестовых воздействий и съема выходных реакций, а вершины подмножества V^{2*}_{13} — для съема выходных реакций. Взаимосвязь моделей ГУ при поэлементном диагностировании представлена на рис. 2.7. Графовые модели G_3 — G_5 будут рассмотрены в § 2.2.

2.2. АЛГОРИТМЫ ПРОВЕРКИ ТОПОЛОГИИ МИКРОСБОРОК И УЗЛОВ ЭЛЕКТРОННОЙ АППАРАТУРЫ

Анализ статистических данных показывает, что от 30 до 50% от общего количества дефектов смонтированных узлов РЭА приходится на ошибки монтажа, т. е. дефекты, вызванные несоответствием топологии узла технической документации. При этом 30—45% дефектов обусловлены короткими замыканиями между проводниками и 3—5% дефектов — обрывами проводников [32, 33].

Типичный процесс контроля микросборок и узлов РЭА с применением СПД включает в себя этап контроля топологии ОД, а также контроля параметров компонентов ОД, предшествующий их функциональному тестированию. Для ОД малых размеров, имеющего не более 1000 контрольных точек, указанный процесс может занимать время от одной до четырех минут [34]. В большинстве СПД при контроле узлов РЭА параметрическая и функциональная часть тестов не производится, пока не будут устранены дефекты топологии. При этом процесс диагностирования становится многоступенчатым, поскольку при обнаружении дефектов топологии ОД снимается с контактного приспособления, обнаруженные дефекты топологии устраняются, отремонтированный узел вновь устанавливается на контактное устройство и контролируется на наличие дефектов. При этом контроль опять начинается с проверки топологии, поскольку ремонтный персонал мог

устранить не все обнаруженные на предыдущем этапе диагностирования ошибки топологии, либо внести в процессе ремонта новые дефекты (замыкание печатных проводников каплей припоя, либо обрыв монтажных проводников).

Следует отметить, что процесс контроля топологии является весьма длительным и в настоящее время занимает до 25% от общего времени диагностирования ОД [34]. Так, если общее время диагностирования узла РЭА занимает 1 мин, то около 15 с затрачивается на проверку его топологии. Очевидно, что снижение указанного времени с 15 до 2—3 с позволило бы повысить общую производительность системы диагностирования на 20—25%. В связи с этим в процессе разработки систем диагностирования важное место занимает вопрос выбора эффективных алгоритмов проверки топологии ОД.

Графовая модель для проверки целостности проводников. Диагностирование топологии монтажа состоит в поиске дефектов из подмножеств O^1 и C . С теоретико-множественной точки зрения установление дефектов из подмножества O^1 обрывов проводников может состоять в проверке взаимно-однозначного отображения между элементами подмножества A_i и элементами подмножества O^1_i (для всех $i = \overline{1, p}$) в модели Ψ^1 .

Пусть $A_i = \{f_{i1}, \dots, f_{id}\}$; $d \leq r$; $O^1 = \bigcup_{i=1}^p O^1_i$, где $O^1_i = \{O_{i1}, \dots, O_{id}\}$. Здесь $O_{ij} = O_{ij} = (f_{ij})$ есть булевы переменные и такие, что

$$O_{ij} = O_{ij}(f_{ij}) = \begin{cases} 0, & \text{если } f_{ij} \neq 0; \\ 1, & \text{если } f_{ij} = 0, \quad j = \overline{1, d}. \end{cases}$$

С технической точки зрения фрагмент f_{ij} есть проводимость между соответствующими контрольными точками проводника $A_i \in A$. Поэтому $f_{ij} = 0$ в том случае, когда в реальном проводнике имеется обрыв, и $f_{ij} \neq 0$ в противном случае.

Естественной интерпретацией подмножества A_i является множество ребер неориентированного графа $G^3_i = \langle V^3_i, E^3_i \rangle$ без петель и кратных ребер. При этом каждой контрольной точке $b_h \in V_i$ проводника A_i ставится в соответствие вершина $v^3_{ih} \in V^3_i$ графа G^3_i , а каждому фрагменту $f_{ij} \in A^3_i$ — ребро $e^3_{ij} = \{v^3_{ih}, v^3_{ih'}\} \in E^3_i$. Нетрудно видеть, что граф G^3_i является корневым одноранговым деревом и задача проверки целостности проводника $A_i \in A$, $i = \overline{1, p}$ сводится к проверке связности графа G^3_i . Таким образом, при поиске дефектов топологии монтажа ОД, состоящих в обрыве фрагмента любого проводника $A_i \in A$, множеству всех проводников A поставим в соответствие граф $G^3 = \bigcup_{i=1}^p G^3_i$, имеющих p связанных компонентов, а поиск дефекта будет состоять в проверке связности каждого компонента графа G^3_i .

Уточненная модель для локализации обрывов проводников. Недостаток рассмотренной модели для диагностирования целостности проводников состоит в укрупненном отыскании этой нецел-

правности. Для локализации дефекта вида «обрыв проводника» целесообразно рассмотреть такую модель, которая позволяет достичь большей локализации указанного дефекта.

Для построения новой модели необходимо иметь уточненную информацию о топологии проводника на ОД. Так, будем предполагать, что кроме множества H_i монтажных точек проводника $A_i \in A$ известны точки ответвления этого проводника, т. е. такие его пересечения, которые не являются монтажными точками. Эти точки в дальнейшем рассматриваем и как контрольные. Очевидно, что все точки ответвления проводника будут принадлежать подмножеству внутренних контрольных точек. Кроме того, предполагаем, что в информации о топологии проводника указано какие контрольные точки являются смежными, а какие нет. Дополнительной информации о топологии проводника в обобщенной модели ГУ нет, однако она имеется в данных, содержащихся в системе автоматизированного проектирования микросборок либо узлов РЭА. Таким образом, предлагаемая ниже графовая модель может быть эффективно использована при наличии дополнительной информации, получаемой в результате автоматизированного проектирования узла РЭА.

При указанных предположениях задача проверки целостности проводника $A_i \in A$, $i = \overline{1, p}$ состоит в отыскании взаимно-однозначного отображения между элементами подмножества Q_i и элементами подмножества O^1_i , где $O^1 = \bigcup_{i=1}^p O^1_i$ и $O^1_i = \{o^*_{i1}, \dots, o^*_{im}\}$.

Здесь

$$o^*_{ij} = \begin{cases} 0, & \text{если } q_{ij} \neq 0; \\ 1, & \text{если } q_{ij} = 0, \quad j = \overline{1, m}. \end{cases}$$

С технической точки зрения отрезок q_{ij} есть проводимость между соответствующими контрольными точками проводника $A_i \in A$. Поэтому $q_{ij} = 0$ в том случае, когда в реальном проводнике имеется обрыв, и $q_{ij} \neq 0$ в противном случае. Графическим представлением подмножества Q_i отрезков проводника $A_i \in A$ является множество ребер неориентированного графа $G^4_i = \langle V^4_i, E^4_i \rangle$ без петель и кратных ребер. При этом каждой контрольной точке $b_h \in V_i$ проводника A_i ставится в соответствие вершина $v_{ih} \in V^4_i$, а каждому отрезку $q_{ij} \in Q_i$ ребро $e^4_{ij} \in E^4_i$ графа G^4_i . Проверка целостности проводника $A_i \in A$ сводится к проверке связности графа G^4_i .

Как и ранее, при поиске дефектов монтажа, состоящих в обрыве отрезка любого проводника $A_i \in A$, множеству всех проводников A поставим в соответствие граф $G^4 = \bigcup_{i=1}^p G^4_i$, имеющий p связанных компонентов. Так как понятие отрезка проводника более локально, чем понятие фрагмента проводника, то этим и объясняется возможность большей локализации дефекта вида «обрыв проводника».

Постановка и решение задачи проверки целостности проводника. Рассмотрим два наиболее распространенных подхода к решению задачи проверки целостности монтажного проводника $A_i \in A$. При первом подходе будем рассматривать модель G^4 , отображающую соответствие между множествами B_i , Q_i и графом G^4_i . Задача проверки целостности проводника A_i аналогична задаче установления связности графа G^4_i . Отсутствие хотя бы одного ребра в графе G^4_i превращает его в совокупность несвязных компонентов. Следовательно, необходимо за наименьшее число шагов установить наличие всех ребер данного графа.

В связи с необходимостью обеспечения общности измерительных схем при контроле топологии и ЭРЭ на каждом шаге контроля можно установить связность только между любыми двумя вершинами графа. Пусть граф G^4_i содержит подмножество висячих вершин $S_j \subset V^4_i$; $j=1, q_i$, где q_i — число висячих вершин графа G^4_i . Разделим множество висячих вершин на два непересекающихся подмножества S' и S'' следующим образом. Выберем из множества S одну произвольную вершину и обозначим ее v'_α . Вершина v'_α связана одной цепью со всеми остальными вершинами множества S . Выберем диаметральную, т. е. максимальную цепь. Если имеется n ($n > 1$) диаметральных цепей, то можно взять любую из них. Пусть выбрана диаметральная цепь α_1 , оканчивающаяся вершиной v''_α . Вершины v'_α и v''_α удаляем из множества S и заносим соответственно в подмножества S' и S'' . Диаметральную цепь α_1 заносят в первоначально пустое множество R . Из оставшихся вершин множества S последовательно определяем пары вершин, связанных максимальной цепью, и заносим их в подмножества S' и S'' . Выбранные максимальные цепи заносим в множество R . Если на последнем этапе в множестве S осталась одна вершина v_β , тогда в подмножество S' заносится вершина v_β , в подмножество S'' произвольная вершина v_γ , ранее удаленная из множества S , а в множество R заносится цепь, соединяющая вершины v_β и v_γ . В итоге получим:

$$S' = \{v'_1, v'_2, \dots, v'_i\}, \quad i =]n/2[;$$

$$S'' = \{v''_1, v''_2, \dots, v''_i\};$$

$$S = S' \cup S''; \quad S' \cap S'' = \emptyset;$$

$$R = \{\alpha_1, \alpha_2, \dots, \alpha_e\}, \quad e =]n/2[;$$

где $]x[$ есть наименьшее целое неотрицательное число, большее или равное x . В множестве R присутствуют не менее двух диаметральных цепей при $n \geq 2$. Как показано в [31], любые две диаметральные цепи имеют общие вершины. По способу формирования цепей, входящих в множество R , каждая цепь имеет общую вершину хотя бы с одной другой цепью. Следовательно, совокупность цепей из множества покрывает все ребра между внутренними вершинами графа G^4_i . Поскольку цепи из множества R связывают также все висячие вершины, то указанные цепи покрывают все ребра графа G^4_i .

Таким образом, проверка связности цепей из множества R тождественна проверке связности исходного графа G^4_i . Удаление хотя бы одной цепи из множества R приводит к непроверяемости, по крайней мере, одного ребра из графа G^4_i . Поэтому множество содержит минимальное число цепей, проверка связности которых гарантирует полноту проверки связности графа G^4_i .

Для проверки целостности проводника $A_i \in A$ с числом внешних контрольных точек равным q_i число проверок $\Pi_{11} =]q_i/2[$. Возможен также и другой подход для проверки целостности проводника $A_i \in A$.

Рассмотрим модель G^3 , отображающую соответствие между множествами V_i, A_i и графом G^3_i . Будем, как и ранее, предполагать, что на каждом шаге можно установить связность только между двумя вершинами графа. При втором подходе число проверок P_{12} , необходимое для проверки целостности проводника с q_i контрольными точками, равно: $P_{12} = q_i - 1$.

Проведем сравнительный анализ рассмотренных подходов. При первом подходе анализируются диаметральные цепи, следовательно, необходимо указывать определенным образом число отрезков проводника $A_i \in A$. Соответственно усложняется математическая модель для описания топологии монтажа узла РЭА и затрудняется техническая реализация данного подхода. При втором подходе значительно упрощается переход от ГС к описывающей ее математической модели, и, следовательно, к ее машинному представлению. Аппаратурная реализация алгоритмов контроля целостности проводников при втором подходе также упрощается. Таким образом, первый подход характеризуется минимальным числом требуемых проверок, однако это достигается усложнением математической модели и алгоритмов контроля топологии монтажа. Второй подход требует большего числа проверок, но обладает преимуществом, обусловленным простотой аппаратной реализации алгоритмов контроля топологии монтажа. Поэтому второй подход является более предпочтительным при практической реализации.

Графовые модели для контроля наличия ложных соединений проводников. Обратимся теперь к рассмотрению вопросов поиска дефектов из подмножества коротких замыканий C^1 . Пусть $C^1 = \{c^1_1, \dots, c^1_W\}$, где $W = p(p-1)/2$. Тогда $C^2 = \{c^2_1, \dots, c^2_W\}$ и проверка отсутствия короткого замыкания (действительного или кажущегося) между проводниками $A_i, A_j \in A$ будет состоять в определении проводимости ρ_{ij} между парами узловых контрольных точек $b^1_i \in B^1_i$ и $b^1_j \in B^1_j$ и элементами подмножеств C^1 и C^2 :

$$c^1_k = c^1_k(\rho_{ij}) = \begin{cases} 1, & \text{если } \rho_{ij} \neq 0; \\ 0, & \text{если } \rho_{ij} = 0. \end{cases}$$

$$c^2_k = c^2_k(\rho_{ij}) = \begin{cases} 1, & \text{если } \rho_{ij} \neq 0; \\ 0, & \text{если } \rho_{ij} = 0. \end{cases}$$

Естественно подмножествам C^1 и C^2 коротких замыканий между проводниками из множества A поставить в соответствие ребра двух типов неориентированного графа $G^5 = \langle V^5, E^5 \rangle$ без петель. При этом каждой узловой контрольной точке b^1_i проводника $A_i \in A$ поставим в соответствие вершину $v^5_i \in V^5$ графа G^5 , каждой неупорядоченной паре этих точек $\{b^1_i, b^1_j\} \in C^1$ — ребро первого типа $e^5_{1k} = \{v_i, v_j\} \in E^5_1$, а каждой неупорядоченной паре $\{b^1_i, b^1_j\} \in C^2$ — ребро второго типа $e^5_{2k} = \{v_i, v_j\} \in E^5_2$, причем $E^5 = E^5_1 \cup E^5_2$. Очевидно, что проверка наличия действительного короткого замыкания между проводниками из множества A будет состоять в проверке у два — графа G^5 ребер первого типа, а проверка кажущегося замыкания — в проверке наличия у два-графа G^5 ребер второго типа.

Исправный (эталонный) узел РЭА или микросборка представляется графом $G^5, (V^5, E^5)$, для которого выполняется условие $E^5_3 = E^5_2$. Информация о наличии в графе G^5 множества ребер E^5_2 служит для оптимизации процесса проверки топологии ОД.

Постановка и решение задачи контроля наличия ложных соединений проводников. Задачей диагностирования ложных соединений проводников является получение совокупности вершин v_1, \dots, v_r графа G^5 , инцидентных ребрам первого типа. Указанная задача эквивалентна задаче проверки изолированности вершин графа G^5 относительно ребер первого типа. Известен ряд методов проверки изолированности вершин графа G^5 [35, 36].

Наиболее общим методом решения указанной задачи является попарная проверка вершин по принципу «каждая вершина с каждой». Такой способ требует проведения ряда проверок: $P_{21} = k(k-1)/2$, где $k = |V^5|$. Заметим, что одно и то же количество проверок P_{21} необходимо здесь как для обнаружения факта наличия ложных соединений, так и для определения вершин графа G^5 , инцидентных ребрам первого типа ($P_{31} = P_{21}$).

Достоинством способа служит возможность применения точных схем измерений, позволяющих разграничить короткие замыкания из подмножеств C^1 и C^2 . Недостаток метода заключается в необходимости проведения большого числа проверок.

Существенное сокращение необходимого числа проверок достигается применением групповых методов контроля. Преобразуем граф G^5 в граф G^{5_i} , соединив между собой все вершины, за исключением одной (v^{5_i}). Множество вершин графа G^{5_i} обозначим $V^{5_i} = \{v^{5_1}, v^{5_2}, \dots, v^{5_{k-1}}\}$ ($V^{5_i} \subset V^5$, мощность $|V^{5_i}| = k-1$). Если в исходном графе G^5 вершина v^{5_i} была изолированной, то в графе G^{5_i} она также изолирована. Аналогичные преобразования графа G^5 можно осуществить относительно каждой его вершины. Если в преобразованном графе G^{5_i} некоторая вершина v , оказалась связанной с другими вершинами, тогда исходный граф G^5 не является нуль-графом. Проверка всех вершин графа G^5 требует k шагов. Следовательно, в этом случае число проверок P_{22} , необходимое для проверки ложных соединений в монтаже с k узловыми точками, равно k .

Еще более существенное сокращение числа проверок достигается использованием «логарифмического» группового метода контроля. Запишем номера всех вершин графа G^5 , соответствующих контрольным точкам ОД из подмножества V^1 , с помощью двоичных чисел, разрядность которых $m = \lceil \log_2 k \rceil$. Преобразуем исходный граф G^5 в граф G^{5_i} путем соединения между собой всех вершин графа G^5 с одинаковым содержимым r -го разряда номера вершины. Если в исходном графе G^5 все вершины были изолированы, то графы G^{5_i} , $i = 1, \dots, m$ всегда будут содержать два компонента связности.

Если хотя бы один из графов G^{5_i} окажется связным, тогда исходный граф G^5 не является нуль-графом. Полнота контроля при использовании описанного метода гарантируется тем, что двоичный номер любой вершины v , графа G^5 отличается от номера любой, проверяемой на наличие ложного соединения вершины v_i значением хотя бы одного разряда, и, следовательно, как минимум в одном из графов G^{5_i} вершины v_j и v_i будут принадлежать разным компонентам связности.

Общее число проверок на изолированность всех вершин графа G^5 составит в рассмотренном случае $P_{23} =]\log_2 k[= m$. Таким образом, для ОД, содержащего, например 256 проводников, количество проверок, требуемых для установления наличия ложных соединений между проводниками в соответствии с описанными методами, составит: $P_{21} = 32640$; $P_{22} = 256$; $P_{23} = 8$.

Необходимо отметить, что при очевидных преимуществах групповые методы контроля обладают и общим недостатком, заключающимся в отсутствии возможности проведения точных измерений и тем самым отсутствии возможности разграничения коротких замыканий из множеств C^1 и C^2 . Кроме того, описанные групповые методы позволяют установить только факт наличия ложных соединений проводников, оставляя нерешенной задачу локализации обнаруженных дефектов.

На языке теории графов задаче локализации дефектов соответствует задача установления множества вершин графа G^5 инцидентных ребрам первого типа из множества E^5_1 . Эта задача является классической задачей поиска некоторого объекта из конечного множества объектов.

Постановка и решение задачи локализации ложных соединений проводников. Среди известных методов поиска наиболее эффективным является метод с использованием дерева решений. Основной принцип, на котором базируется метод поиска с деревом решений, состоит в разбиении начальной задачи на некоторое число подзадач с последующим решением каждой из них.

В данном случае необходимо исходное множество вершин $V^5_i = \{v^5_1, v^5_2, \dots, v^5_{k-1}, v^5_k, \dots, v^5_{k-1}\}$ (мощность $|V^5_i| = k-1$, $v^5_i \in V^5$) разбить на подмножества таким образом, чтобы за минимальное число разбиений определить одну из вершин v^5_x , связанную с вершиной v^5_k . По аналогии с теорией вопросов [5, 37] будем называть вершины v^5_1, \dots, v^5_k событиями, а указанные разбиения — вопросами, каждый из которых может иметь положительный или отрицательный ответ. Положительный (отрицательный) ответ будет означать, что искомое событие v^5_x находится (не находится) в некотором подмножестве множества V^5_i . Таким образом, ставится задача построить оптимальный дихотомический вопросник, обладающий минимальным средним числом вопросов для идентификации одного события. Поставленную задачу можно сформулировать так: построить бинарное дерево Q с минимальной длиной обхода.

Построение оптимального дихотомического вопросника состоит в разработке плана эксперимента над множеством V^5_i , т. е. в разработке совокупности вопросов и последовательности, в которой они должны быть заданы для идентификации искомого события v^5_x в множестве V^5_i .

Для удобства дальнейшего изложения введем ряд определений. В ориентированном графе Q назовем корневую вершину вершинной степени 0, вершины всех цепей, исходящих из корня дерева, назовем вершинами степени 1 и т. д. Вершины i -й степени образуют i -й уровень графа Q . Дуги, исходящие из вершин, будем подразделять на левую и правую. Правая (левая) дуга, исходящая из вершины i -го уровня приводит к вершине, которую будем называть правой (левой) вершиной $(i+1)$ -го уровня. На каждом уровне одинаковое число правых и левых вершин, причем на изображении графа Q они чередуются. Благодаря этому требуемое число вопросов N для определения искомого события во всех случаях равно длине пути от корневой до концевой вершин дерева Q . Зависимость числа вопросов N от мощности множества V^5_i следующая: $N = P_3 =]\log_2(k-1)[$.

Необходимо также отметить, что дихотомический вопросник может быть реализован различным способом в зависимости от разбиения множества V^5_i на каждом шаге эксперимента. При равновероятных событиях множества V^5_i минимальное число шагов эксперимента потребуется при половинном разбиении множества V^5_i и его частей на каждом шаге [38]. В общем случае вероятность $p(v)$ каждого из событий множества V^5_i неодинакова и такая, что $\sum_{v \in V^5_i} p(v) = 1$; $0 < p(v) < 1$. В реальных электрических схемах это означает, что для некоторого проводника A_i наибольшая вероятность замыкания с соседними проводниками. На основе анализа топологии схемы можно для проводника A_i составить последовательность всех остальных проводников схемы в порядке возрастания (или убывания) вероятности их замыкания с проводником A_i . Указанная информация позволяет оптимизировать процедуру поиска.

Процедуре разбиения множества V^5_i на подмножества с учетом вероятностей появления каждого события соответствует оптимальное дерево бинарного поиска M [39]. В отличие от рассмотренного бинарного дерева Q дерево M является в общем случае асимметричным и позволяет определить искомое событие множества V^5_i за абсолютно минимальное число шагов. Однако оптимальные деревья бинарного поиска представляют скорее теоретический, нежели практический интерес из-за сложности их построения. Действительно, в этом случае требуется дополнительная информация о топологическом рисунке схемы: для каждого проводника необходимо иметь перечень соседних с ним проводников. При этом усложняется трудоемкость подготовки исходных данных и значительно возрастает объем информации, отображающей топологию монтажа.

Таким образом, уменьшение времени поиска ложных соединений требует значительных дополнительных затрат, что при практической реализации не является оправданным. Поэтому в дальнейшем будем рассматривать только деревья типа Q , т. е. будем применять способ половинного разбиения множества V^5_i и его частей на каждом шаге эксперимента.

Рассмотрим на примере задачу локализации ложных соединений проводников. Пусть задано множество $V^5 = \{v^5_1, v^5_2, \dots, v^5_{17}\}$, $|V^5| = 17$. Необходимо найти одну из вершин, которая связана с вершиной v_{17} графа G^5 . В ходе эксперимента над множеством V^5 получены положительные ответы на первом, третьем и четвертом уровнях и отрицательный ответ на втором уровне. Бинарное дерево поиска показано на рис. 2.9. Искомая вершина v_{12} . Рассмотренный алгоритм контроля наличия ложных соединений проводников приводит к обнаружению дефектов, приводящих к появлению $C \neq \emptyset$. Если в неисправной ГС $C^2 = \emptyset$, тогда $C^1 = C$ и обнаруженные дефекты являются действительными дефектами монтажа.

Однако в общем случае в исправном ГУ $C^2 \neq \emptyset$, и поэтому обнаруженные дефекты подлежат уточнению. Каждому элементу множества C^2 соответствует связь между парой узловых точек, которая может быть обусловлена наличием ЭРЭ (например, низкоомного резистора). Для выявления возможного дефекта между указанной парой узловых точек необходимо проведение дополнительного анализа (включение специальной измерительной схемы). Только после проведения дополнительного анализа можно установить действительные дефекты монтажа.

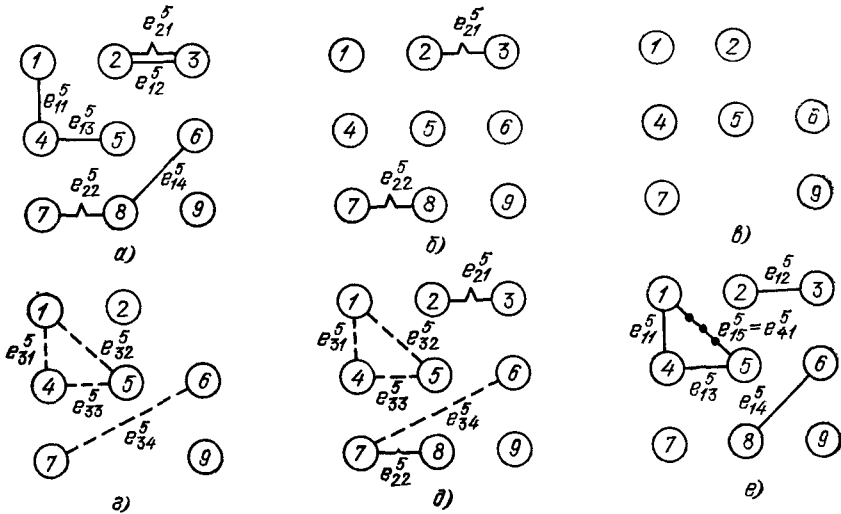


Рис. 2.8. Граф $G^5 = (V^5, E^5)$ (а) и производные от него графы: $G_3^5 = (V^5, E_3^5)$ (б); $G_1^5 = (V_1^5, E_1^5)$ (в); $G_2^5 = (V_2^5, E_2^5)$ (г); $G_4^5 = (V_4^5, E_4^5)$ (д) и $G_5^5 = (V_5, E_5 \cup E_2^5)$ (е)

Как отмечалось выше, обеспечивая высокое быстродействие при диагностировании ложных соединений проводников, групповые методы контроля вместе с тем не предоставляют возможности проведения точных измерений с целью разграничения обнаруженных коротких замыканий на действительные и кажущиеся. Наряду с этим, позволяющий осуществить указанное разграничение метод попарного контроля проводников по принципу «каждый проводник с каждым» требует проведения большого числа проверок, равного Π_{21} , в связи с чем представляет скорее теоретический, чем практический интерес.

На практике оптимальное быстродействие процесса диагностирования ложных соединений проводников с осуществлением разграничения коротких замыканий из множеств C^1 и C^2 может быть достигнуто путем определенного сочетания групповых методов контроля с точными измерениями, проводимыми по принципу «каждый проводник с каждым». При этом для ОД, содержащего кажущиеся короткие замыкания, задача диагностирования ложных соединений проводников с использованием групповых методов контроля может быть решена в два этапа:

1. Определение с использованием групповых методов контроля подмножества V_5^c связанных вершин, образующих r компонентов связности графа $G^5 = (V^5, E^5)$; $V_5^c \subset V_5$.

2. Определение с использованием ряда точных измерений подмножества $V_5^1 \subset V_5^c$ вершин графа G^5 , инцидентных ребрам первого типа.

Определенные на первом этапе r компонентов связности графа G^5 представляют совокупности проводников ОД, соединенных между собой короткими замыканиями из подмножеств C^1 и C^2 . На втором этапе осуществляется проверка каждой из r компонентов связности на наличие в ее составе ребер второго типа, соответствующих кажущимся коротким замыканиям, и исключение по-

следних из списка дефектов, сформированного на первом этапе диагностирования.

Применение точных измерений только на втором этапе диагностирования позволяет значительно сократить требуемое число проверок, поскольку попарная проверка по принципу «каждая вершина с каждой» осуществляется здесь лишь для подмножеств вершин V^5_i , $i=1, r$ каждого из r компонентов связности графа G^5 . Общее количество проверок, необходимых для выявления и локализации ложных соединений, при этом составит не более $P_{32} = (1 + |V^5_c|) \times \log_2 |V^5| \left[+r + \frac{1}{2} \sum_{i=1}^r |V^5_i| \times (|V^5_i| - 1) \right]$, где $\log_2 |V^5| + r$ — количество проверок, необходимых для контроля ОД на наличие коротких замыканий из множества $C = C^1 \cup C^2$; $|V^5_c| \times \log_2 |V^5|$ — количество проверок, необходимых для локализации обнаруженных коротких замыканий; $\frac{1}{2} \sum_{i=1}^r |V^5_i| \times (|V^5_i| - 1)$ — количество проверок, необходимых для разграничения действительных коротких замыканий от кажущихся.

Необходимо отметить, что общее число проверок P_{32} зависит не только от количества коротких замыканий на ОД, но и от их взаимного расположения. Действительно, чем большие значения принимают величины $|V^5_i|$ (т. е. чем меньше r при $|V^5_c| = \text{const}$), тем большее число проверок, организуемых по принципу «каждая вершина с каждой», необходимо выполнить для обнаружения вершин, принадлежащих подмножеству V^5_1 . Таким образом, например, для ГУ с мощностью множества $|V^5| = 256$, $|V^5_1| = 10$, $|V^5_c| = 18$ количество необходимых проверок P_{32} может находиться в пределах от 170 (при $r=9$) до 314 (при $r=1$). Напомним, что в случае точных измерений для каждой пары вершин из множества V^5 необходимое количество проверок составит $P_{31} = 32640$. Очевидно, что для любого реального случая справедливым оказывается неравенство $P_{32} \ll P_{31}$. Дальнейшее уменьшение общего числа требуемых проверок может быть достигнуто при использовании информации о множестве связанных вершин V^5_{a2} графа G^5_a , $V^5_{a2} \supset V^5$. Верно также, что результатом группового контроля всей совокупности контрольных точек множества B^1 ОД, удовлетворяющего условию $C^2 \neq \emptyset$, будет всякий раз обнаружение и локализация наряду с действительными и кажущихся коротких замыканий, наличие и местоположение которых известны до начала диагностирования из графа G^5_a .

Исключение ряда проверок, затрачиваемых на обнаружение и локализацию коротких замыканий из подмножества C^2 , может быть достигнуто следующим образом. В процессе подготовки программы диагностирования осуществляется преобразование $G^5_a \rightarrow G^5_1 = (V^5_{11}, E^5_{11})$. Множество вершин V^5_{11} графа G^5_1 включает в себя подмножество V^5_{a0} изолированных вершин графа G^5_a , а также подмножество вершин $V^5_{a,r}$, включающее в себя по одной произвольно выбранной вершине каждой из r_a компонентов связности графа G^5_a . Таким образом, выполняются условия $V^5_{11} = V^5_{a0} \cup V^5_{a,r}$; $V^5_{a0} \cap V^5_{a,r} = \emptyset$; $|V^5_{a,r}| = r_a$; $E^5_{11} = \emptyset$.

Образованный граф G^5_1 является нуль-графом и соответствует части ОД, в которой отсутствуют кажущиеся короткие замыкания и которую целесообразно контролировать на наличие ложных соединений проводников с использованием групповых методов контроля.

Процесс проверки осуществляется в два этапа.

1. С использованием логарифмического группового метода контроля и локализации дефектов производится преобразование $G^5_1 \rightarrow G^5_2 = (V^5_{23}, E^5_{23})$. Множество ребер графа G^5_2 является множеством ребер третьего типа, соответствующим множеству подозреваемых коротких замыканий, а множество вершин $V^5_{23} = V^5_{20} \cup V^5_{2c}$, где V^5_{20} — множество изолированных вершин графа G^5_2 , а множество V^5_{2c} — множество связанных вершин графа G^5_2 . По результатам первого этапа контроля формируется граф $G^5_3 = G^5_2 \cup G^5_3$ с множеством $E^5_{33} = E^5_3 \cup E^5_{23}$ ребер и множеством r_3 компонентов связности.

2. С использованием точных измерений осуществляется преобразование $G^5_3 \rightarrow G^5_4$ путем локализации и отображения ребер множества E^5_{33} графа G^5_3 в ребра множества E^5_1 . Отображение осуществляется попарной проверкой всех вершин, принадлежащих подмножествам V_i ; $i = \overline{1, r}$ каждой из r компонентов связности графа G^5_4 по принципу «каждая вершина с каждой». Результат проверки — получение списков вершин $\{v_j \dots v_k\} \in V^5_i$, $i = \overline{1, r_4}$ компонентов связности графа G^5_4 , образованных ребрами первого типа.

Таким образом, при использовании описанного метода групповому контролю подвергается лишь та часть контрольных точек ОД, между которыми отсутствуют кажущиеся короткие замыкания. При этом контроль с помощью точных измерений производят лишь над теми контрольными точками ОД, между которыми присутствуют кажущиеся либо действительные короткие замыкания. Общее число проверок P_{33} определится по формуле $P_{33} = (1 + |V^5_{23}|) \times \times] \log_2 |V^5_{i1}| [+ r + \frac{1}{2} \sum_{i=1}^r |V^5_i| \times (|V^5_i| - 1)$.

Для рассмотренного ранее примера необходимое количество проверок будет находиться в пределах $P_{33} = 102 - 250 < P_{33}$. Формирование графов G^5_3 , G^5_1 , G^5_2 , G^5_3 может осуществляться автоматически, обработкой данных, получаемых при снятии эталонов с исправного ГУ и соответствующей ему годной несмонтированной платы, а также при обработке результатов первого этапа контроля. Необходимо подчеркнуть, что вывод сообщений об обнаруженных дефектах целесообразно производить в виде списков вершин компонентов связности графа G^5_4 , образованных ребрами первого типа, но не в виде пар вершин инцидентных указанным ребрам, что, на первый взгляд, представляло бы большее удобство для ремонтного персонала. Списковый вывод сообщений лучше, поскольку множество коротких замыканий, отображаемых ребрами множества E^5_{40} графа G^5_4 , может включать в себя наряду с множеством действительных и множество транзитных коротких замыканий.

Действительным коротким замыканием между контрольными точками $b^1_i \in A_i$ и $b^1_j \in A_j$ назовем физически существующую перемычку непосредственно между парой проводников A_i и A_j . Транзитным коротким замыканием между контрольными точками $b^1_i \in A_i$ и $b^1_k \in A_k$ ОД назовем короткое замыкание, обусловленное наличием совокупности действительных коротких замыканий между парами проводников A_i , A_j и A_j , A_k . Поставим в соответствие множеству транзитных коротких замыканий C^4 множество E^5_4 ребер четвертого типа. Очевидно, что любой образованный ребрами первого типа компонент связности графа G^5_4 всегда будет дополняться до полного графа ребрами четвертого типа. Таким образом, для множества ребер E^5_{40} графа G^5_4 фактически выполняется условие $E^5_{40} = E^5_1 \cup E^5_4$, и для окончательной локализации дефектов требуется осуществить еще один этап контроля для отображения ряда ребер

множества E^{5_1} , соответствующих транзитным коротким замыканиям, в ребра множества E^{5_4} . Однако в современных СД разграничение действительных и транзитных коротких замыканий не может быть произведено применяемыми электрическими методами (ввиду малого сопротивления перемычки) и выполняется ремонтным персоналом непосредственно на стадии ремонта.

Таким образом, вывод сообщений о дефектах в виде пар вершин инцидентных ребрам первого типа графа G^5_4 является нецелесообразным, поскольку в процессе ремонта ГУ могут возникнуть дополнительные затраты времени, обусловленные поиском ремонтным персоналом перемычки между проводниками, объединенными транзитным коротким замыканием. Избранный вид вывода информации о дефектах свидетельствует об ограниченных возможностях локализации с помощью электрических методов дефектов вида «короткое замыкание» и необходимости осуществления доискывания местоположения дефектов с помощью тепловых либо визуальных методов контроля [41], либо ремонтным персоналом непосредственно на стадии ремонта дефектного ГУ.

Для ГУ, отображаемого графом G^5 (см. рис. 2.8,а), имеющего девять проводников (вершины v^5_1, \dots, v^5_9 графа G^5) с действительными короткими замыканиями между проводниками 2—3, 1—5 и 6—8 и кажущимися короткими замыканиями между проводниками 2—3 и 7—8, на рис. 2.8,б—е приведены примеры графов G^{5_3} , G^{5_1} , G^{5_2} , G^{5_3} и G^{5_4} . Как видно из рис. 2.8,г, в графе G^{5_2} ребро третьего типа $e^{5_{34}}$ объединяет вершины v^5_6 и v^5_7 , соответствующие проводникам 6 и 7, непосредственная связь между которыми в ОД отсутствует. Появление указанного ребра вызвано тем, что групповые методы контроля не позволяют разграничивать кажущиеся и действительные короткие замыкания. Таким образом, ребро $e^{5_{34}}$ на рис. 2.8 представляет собой разновидность транзитного замыкания между проводниками 6 и 7, обусловленного кажущимся замыканием между проводниками 7—8 и действительным замыканием между проводниками 8—6. Ребро $e^{5_{32}}$ графа G^{5_2} отображает наличие транзитного замыкания между проводниками 1 и 5, обусловленного действительным замыканием между парам проводников 1—4 и 4—5.

Отметим существенное различие между транзитными замыканиями, отображаемыми ребрами $e^{5_{34}}$ и $e^{5_{32}}$ графа G^{5_2} . Так, при попарной проверке вершин подграфа $G^{5_{31}} = (V^{5_{31}}, E^{5_{31}})$ графа G^{5_3} , где $V^{5_{31}} = \{v^5_6, v^5_7, v^5_8\}$ и $E^{5_{31}} = \{e^{5_{22}}, e^{5_{34}}\}$, в процессе преобразования $G^{5_3} \rightarrow G^{5_4}$ имеется возможность отображения ребра третьего типа $e^{5_{34}}$ в ребро первого типа $e^{5_{14}}$, инцидентное вершинам v^5_6, v^5_8 .

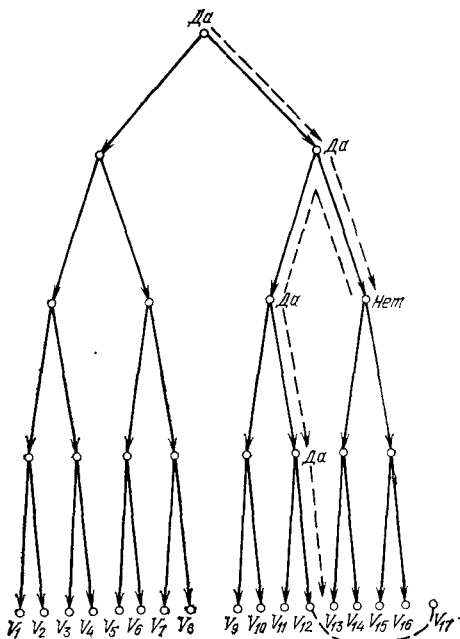


Рис. 2.9. Бинарное дерево поиска

графа G^5_4 . Такая возможность отсутствует при попарной проверке вершин подграфа $G^{5_{32}}(V^{5_{32}}, E^{5_{32}})$ графа G^5_3 , где $V^{5_{32}} = \{v^5_1, v^5_4, v^5_5\}$ и $E^{5_{32}} = \{e^{5_{31}}, e^{5_{32}}, e^{5_{33}}\}$. Таким образом, в результирующем графе G^5_4 присутствует лишнее ребро $e^{5_{15}}$, принадлежность которого к множеству ребер четвертого типа E^5_4 может быть установлена лишь на стадии ремонта. Вывод сообщений о результатах контроля для примера, иллюстрируемого рис. 2.8, д, будет иметь следующий вид: $v_1 = v_4 = v_5$; $v_2 = v_3$; $v_6 = v_8$.

Очевидно, что приведенное сообщение отражает реальную картину. В то же время вывод сообщения о дефектах в виде пар вершин, инцидентных ребрам первого типа графа G^5_4 , имел бы вид $v_1 = v_4$; $v_1 = v_5$; $v_4 = v_5$; $v_2 = v_3$; $v_6 = v_8$. При этом поиск отсутствующей перемычки между проводниками 1 и 5 мог привести к дополнительным затратам времени в процессе ремонта неисправного ГУ.

В заключение кратко сформулируем алгоритм А2.1 описанного метода диагностирования ложных соединений ГУ и микросборок.

Алгоритм А2.1.

- 1°. Получить граф $G^5_0 = (V^5, E^5_0)$, где $E^5_0 = E^5_2$; $V^5 = V^{5_{00}} \cup V^{5_{01}} \cup V^{5_{02}}$; $V^{5_{01}} \cap V^{5_{02}} = \emptyset$.
- 2°. Произвести преобразование $G^5_0 \rightarrow G^5_1 = (V^5_{11}, E^5_{11})$, где $E^5_{11} = \emptyset$; $V^5_{11} = V^{5_{00}} \cup V^{5_{01}}$.
- 3°. С помощью групповых методов контроля произвести преобразование $G^5_1 \rightarrow G^5_2 = (V^5_{23}, E^5_{23})$, где $V^5_{23} = V^5_{11} \cup V^5_{20}$.
- 4°. Образовать $G^5_3 = G^5_{11} \cup G^5_{23}$, где $G^5_3 = (V^5, E^5_3 \cup E^5_{23})$.
- 5°. С помощью точных методов контроля произвести преобразование $G^5_3 \rightarrow G^5_4 = (V^5, E^5_{40})$, где $E^5_{40} = E^5_{11} \cup E^5_{23}$.
- 6°. Вывести V^5_i , $i = \overline{1, 4}$.

2.3. АЛГОРИТМЫ ДИАГНОСТИРОВАНИЯ ПАССИВНЫХ КОМПОНЕНТОВ РЭА

Одним из основных путей сокращения сроков и повышения качества разработки систем диагностирования (СД) является применение формализованных методов их проектирования [1, 3]. Формализованное проектирование СД требует выбора определенных методологических принципов, которые позволяют достаточно эффективно осуществить процесс создания СД.

Для получения формализованного описания СД будем рассматривать ее как сложную систему. Согласно работам [4, 43] система — это целостное множество объектов, связанных между собой взаимными отношениями. Математическая модель системы представляет собой кортеж $S = (A_1, A_2, \dots, A_n, R_1, R_2, \dots, R_m)$. Компонентами кортежа S являются множества A_1, A_2, \dots, A_n , образующие систему, и определенные на этих семействах отношения R_1, R_2, \dots, R_m .

Математические модели, описывающие системы, бывают двух видов: формально-аналитические и имитационные. Формально-аналитические модели используют, как правило, только одно бинарное отношение типа «тест — дефект». Бинарным отношением R на множестве M называется подмножество R всех упорядочен-

ных пар, принадлежащее $M \times M$. Бинарное отношение может задаваться различными способами: матрицами, таблицами, графами [16]. При разработке СПД ЭРЭ наиболее оптимальным способом задания бинарного отношения «тест — дефект» является таблица дефектов ЭРЭ. Наиболее полно теоретические основы таблицы дефектов изложены в [5, 42, 44], поэтому при дальнейшем изложении будем основываться на указанных работах.

Табличное представление бинарного отношения «тест — дефект». Система диагностирования технического состояния содержит ОД и СД (рис. 2.10, а, б). Средства диагностирования реализуют некоторый алгоритм диагностирования, задающий состав и очередность, а также способ анализа результатов элементарных проверок ОД. Под элементарной проверкой π_k ($k = \overline{1, n}$) будем понимать некоторый эксперимент над ОД, характеризующийся определенным входным воздействием, подаваемым на ОД, и ответом на это воздействие, снимаемым с ОД. Для выполнения алгоритма диагностирования СД содержат источник воздействий (ИВ), измерительные устройства (ИУ), устройства связи (УС) источников воздействий и измерительных устройств с объектом (рис. 2.10, б).

Объект диагностирования может находиться в одном из технических состояний e_i из множества $e = \{e_0, \dots, e_i, \dots, e_s\}$. Элементами множества e являются исправное состояние e_0 и неисправные состояния e_i ($i = 1, \dots, S$). Для каждого типа ОД (резистор, конденсатор и т. п.) задается необходимое число его технических состояний. Задается также множество допустимых элементарных проверок $\Pi = \{\pi_1, \dots, \pi_k, \dots, \pi_n\}$.

Целью анализа результатов элементарных проверок является получение с выхода ИУ результатов диагностирования, т. е. определение технических состояний, в одном из которых фактически находится ОД. Измерительное устройство имеет f выходов, следовательно, результат диагностирования представляется f -разрядным двоичным кодом. Каждый выход ИУ может находиться в двух состояниях: единичном (возбужденном) и нулевом (невозбужденном). Если состояния j -го выхода ИУ на проверке π_k различны для множества состояний e , то такой выход назовем различающим по проверке π_k . Различающий выход на проверке π_k разбивает множество состояний e на подмножества e^1 и e^2 , такие, что $e^1 \cup e^2 = e$.

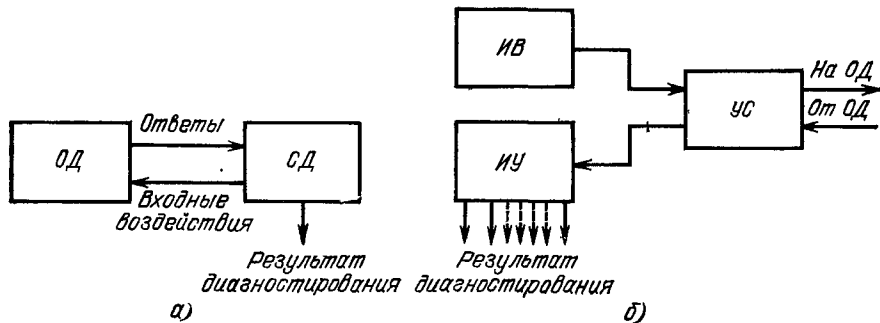


Рис. 2.10. Обобщенная функциональная схема

а — системы диагностирования технического состояния ОД; б — средств диагностирования

Очевидно, что если подмножество e^1 (или подмножество e^2) является /одноэлементным $e^1 = \{e_j\}$ (или $e^2 = \{e_{j'}\}$), то j -й выход ИУ позволяет различить состояние e_j из всех остальных состояний ОД. Отметим также, что все /состояния ОД из множества e являются такими, что на проверке λ_k только один выход ИУ может находиться в состоянии 1.

Процесс диагностирования ОД будем организовывать в два этапа [45]: на первом реализуется алгоритм проверки исправности ОД; на втором этапе, который осуществляется только после получения результата первого этапа «ОД неисправен», реализуется алгоритм поиска дефекта. Таким образом, на первом этапе выделяется только одно состояние $e_0 \in e$, и на втором этапе различается каждая пара (e_i, e_j) технических состояний e_i и e_j ($i \neq j$; $e_i, e_j \in e$; $i=1, \dots, S$). В общем случае на первом этапе, помимо выделения состояния e_0 , могут также быть выделены некоторые технические состояния e_i ($i=1, \dots, S$).

Таблица дефектов ЭРЭ. Построим прямоугольную таблицу следующим образом. Столбцам таблицы поставим в соответствие технические состояния ОД из множества e . Строки таблицы разобьем на n групп. Каждой группе строк поставим в соответствие одну элементарную проверку λ_k из множества Π ($k=1, \dots, n$). Каждая группа строк состоит из f строк, причем каждая строка соответствует одному выходу ИУ. Таким образом, строкам таблицы каждой группы поставлены в соответствие состояния СД из множества выходов ИУ $Q' = \{q'_1, \dots, q'_f, \dots, q'_i\}$.

На пересечении столбца и j -й строки в k -й группе проставим значения двоичной переменной a^{kj} , определяемые по правилу:

$$a^{kj} = \begin{cases} 1, & \text{если на проверке } \lambda_k \text{ выход } q_j \text{ находится в единичном состоянии;} \\ 0 & \text{— в противном случае.} \end{cases}$$

Первый столбец в таблице (значение индекса $i=0$) будем относить к столбцу исправного состояния e_0 ОД, а остальные столбцы — неисправным состоянием e_i ОД ($i=1, \dots, n$; $e_0, e_i \in e$).

Пусть таблица дефектов резистора содержит 12 состояний, соответствующих следующим ситуациям: $R=R_n$ — установлен исправный резистор заданного сопротивления; $R <$ — установлен резистор меньшего сопротивления; $R >$ — установлен резистор большего сопротивления; $R \ll$ — установлен резистор очень малого сопротивления; $R \gg$ — установлен резистор очень большого сопротивления; $R=0$ — установлен резистор с дефектом «к. з.»; $R=\infty$ — не установлен резистор; $R=L$ — вместо резистора установлена индуктивность; $R=C$ — вместо резистора установлен конденсатор;

$R = \overrightarrow{VD}$, $R = \overleftarrow{VD}$ — вместо резистора установлен диод; $R = \overleftrightarrow{VD}$ — вместо резистора установлен диод при наличии параллельного диода.

Средства диагностирования содержат пять состояний, обозначающих следующее: H — нахождение параметра ОД (сопротивления резистора) в заданных пределах; $H >$ — нахождение параметра ОД (сопротивления резистора) в диапазоне выше заданного верхнего допустимого предела, но ниже верхнего предела диапазона измерения; $H <$ — нахождение параметра ОД (сопротивления резистора) в диапазоне ниже заданного нижнего допустимого предела, но выше нижнего предела диапазона измерения; \emptyset — нахождение параметра ОД (сопротивления резистора) в любом диапазоне ниже заданного нижнего значения диапазона измерения; ∞ — нахождение параметра ОД (сопротивления

резистора) в любом диапазоне выше заданного верхнего значения диапазона измерения.

В процессе диагностирования резистора производятся следующие элементарные проверки: π_1 — тестовое воздействие на постоянном токе с амплитудой напряжения $U=0,1$ В и включением заданного диапазона измерения резисторов; π_2 — тестовое воздействие на постоянном токе с амплитудой напряжения $U=0,1$ В и включением максимального диапазона измерения резисторов; π_3 — тестовое воздействие на постоянном токе с амплитудой напряжения $U=0,1$ В и включением минимального диапазона измерения резисторов; π_4 — тестовое воздействие на постоянном токе с амплитудой напряжения $U=+1$ В и включением диапазона измерения резисторов 100 Ом; π_5 — тестовое воздействие на постоянном токе с амплитудой напряжения $U=-1$ В и включением диапазона измерения резисторов до 100 Ом; π_6 — тестовое воздействие на переменном токе с амплитудой напряжения $U=0,1$ В и последовательным включением всех диапазонов измерения резисторов, начиная с наименьшего.

После устранения всех нулевых строк составляют таблицу дефектов резистора (табл. 2.1). Как видно из таблицы, исправное состояние резистора выделяется на проверке π_1 . На этой же проверке π_1 одновременно выделяется два состояния $\{R>\}$ и $\{R<\}$. Следовательно, на этапе поиска дефекта достаточно анализировать только оставшиеся девять состояний резистора.

Для табл. 2.1 указанное минимальное число элементарных проверок равно 4: $\pi_2, \pi_4, \pi_5, \pi_6$. Физическая интерпретация полученного результата заключается в том, что, анализируя h ($h=2$) выходов ИУ после подачи элементарных проверок π_2, π_4, π_5 и π_6 , можно различить все неисправные состояния резистора. Таким образом, анализируя только два выхода ИУ (\emptyset, ∞) на четырех элементарных проверках ($\pi_2, \pi_4, \pi_5, \pi_6$), можно различить все неисправные состояния резистора.

Словарь дефектов ЭРЭ. Для технической реализации алгоритмов диагностирования ЭРЭ необходимо разработать словарь дефектов ЭРЭ, который описывает соответствие между полученными результатами диагностирования и дефектами. Правильный выбор типа словаря дефектов может в значительной степени повысить эффективность процесса диагностирования. Основными показателями при оценке словаря дефектов являются точность, время идентификации дефектов и разрешающая способность [47].

Наиболее простым типом словаря дефектов является словарь точного соответствия. Полное совпадение возможных технических состояний ОД и приведенных в словаре технических состояний позволяет точно определить обнаруженные дефекты. Достоинством такого типа словаря являются простота его аппаратной реализации и точность идентификации дефекта. Так как для сложных ОД размерность словаря точного соответствия резко возрастает, применяют другие типы словарей: фазовые, гнездовые и т. д. Суть указанных словарей состоит в использовании понятия близости между результатами диагностирования и предварительно построенной таблицей дефектов. Поэтому фазовые и гнездовые словари могут быть использованы только совместно со словарем точного соответствия для первичного поиска группы дефектов.

Поскольку при диагностировании ЭРЭ рассматривается ограниченное число дефектов и элементарных проверок, поэтому объем словаря точного соответствия является небольшим и его использование вполне оправдано и наиболее

Таблица 2.1. Приведенная таблица дефектов резистора

Элементарные проверки	Состояние СД	Состояние ОД											
		$R=R_H$	$R <$	$R >$	$R \ll$	$R \gg$	$R=0$	$R=\infty$	$R=L$	$R=C$	$R=VD \rightarrow$	$R=VD \leftarrow$	$R=VD \updownarrow$
π_1	H	1	1	1	0	0	0	0	0	0	0	0	0
	\emptyset	0	0	0	1	0	1	0	1	0	0	0	0
	∞	0	0	0	0	1	0	1	0	1	1	1	1
π_2	H		0	0	0	1	0	0		0	0	0	0
	\emptyset		1	1	1	0	1	0	1	0	0	0	0
	∞		0	0	0	0	0	0	0	1	1	1	1
π_3	H		0	0	1	0	0	0	0	0	0	0	0
	\emptyset		0	0	0	0	1	0	1	0	0	0	0
	∞		1	1	0	1	0	1	0	1	1	1	1
π_4	H		0	0	0	0	0	0	0	0	0	1	1
	\emptyset		0	0	1	0	1	0	1	0	0	0	0
	∞		1	1	0	1	0	1	0	1	1	0	0
π_5	H		0	0	0	0	0	0	0	0	1	0	1
	\emptyset		0	0	1	0	1	0	1	0	0	0	0
	∞		1	1	0	1	0	1	0	1	0	1	0
π_6	H		0	0	0	0	0	0	1	1	0	0	0
	\emptyset		0	0	0	0	1	0	0	0	0	0	0
	∞		1	1	1	1	0	1	0	0	1	1	1

более целесообразно. К числу важнейших требований при создании словарей дефектов принадлежит также требование удобства его использования при поиске дефектов. Наиболее естественной формой представления информации о дефектах, удобной для человеческого восприятия, является мнемоническое представление.

При поиске дефектов ЭРЭ нет необходимости в точном указании измеряемого параметра ЭРЭ (например, сопротивления резистора). Достаточно лишь указания о характере дефекта (например, выход параметра ЭРЭ за пределы допуска). В этом случае можно не только идентифицировать дефекты, но и давать рекомендации оператору по их устранению. Указанные рекомендации весьма эффективны для такого распространенного вида дефектов, как перепу-

Таблица 2.2. Словарь дефектов 1

Технические состояния	Элементарные проверки				
	π_1				
	$H>$	$H<$	H	\emptyset	∞
$R=R_H$	0	0	1	0	0
$R<$	0	1	0	0	0
$R>$	1	0	0	0	0
$R=0, R=L,$					
$R\ll$	0	0	0	1	0
$R\gg, R=\infty,$					
$R=C,$					
$R=\overrightarrow{VD},$					
$R=\overleftarrow{VD},$					
$R=\overleftrightarrow{VD},$					
$R=VD$	0	0	0	0	1

Таблица 2.3. Словарь дефектов 2

Технические состояния	Элементарные проверки							
	π_2		π_4		π_6		π_8	
	\emptyset	∞	\emptyset	∞	\emptyset	∞	\emptyset	∞
$R=0$	1	0	1	0	1	0	1	0
$R=L$	1	0	1	0	1	0	0	0
$R\ll$	1	0	1	0	1	0	0	1
$R\gg$	0	0	0	1	0	1	0	1
$R=\infty$	0	1	0	1	0	1	0	1
$R=C$	0	1	0	1	0	1	0	0
$R=\overrightarrow{VD}$	0	1	0	1	0	0	0	1
$R=\overleftarrow{VD}$	0	1	0	0	0	1	0	1
$R=\overleftrightarrow{VD}$	0	1	0	0	0	0	0	1

тывание различных типов ЭРЭ или нескольких ЭРЭ одного типа, но с разными параметрами. В подобных случаях рекомендации по устранению дефектов будут эффективны только тогда, когда не требуется производить никаких специальных вычислений с полученной информацией о дефекте. Это условие полностью выполняется при мнемоническом обозначении дефектов ЭРЭ.

В качестве примера рассмотрим словарь дефектов резистора. Как было ранее установлено, для различения исправного состояния резистора от его неисправных состояний достаточно одной проверки π_1 , что имеет отражение в словаре дефектов 1 (табл. 2.2). Для различения всех неисправных состояний резистора достаточно анализировать два выхода ИУ на четырех элементарных проверках, что нашло свое отражение в словаре дефектов 2 (табл. 2.3).

Алгоритмы диагностирования ЭРЭ. Алгоритм диагностирования задает совокупность элементарных проверок, последовательность их реализации и правила обработки результатов реализуемых элементарных проверок с целью получения результатов диагностирования. Исходной информацией для построения алгоритма диагностирования служит таблица дефектов ЭРЭ. Минимизация таблицы дефектов ЭРЭ приводит к получению минимальных алгоритмов диагностирования. Минимальную совокупность входящих в алгоритм диагностирования элементарных проверок обозначим символом T^d .

Как и в [1], будем представлять алгоритмы диагностирования в виде ориентированных графов (для упрощения изображения направления дуг не будем показывать). Начальной и внутренним вершинам дерева сопоставим элементарные проверки множества T^d . Дугам дерева, исходящим из некоторой начальной и внутренней его вершины, сопоставим возможные результаты проверки, представляемой этой вершиной. Начальной вершине дерева поставим в соответствие множество ϵ возможных технических состояний ОД, а внутренним и висячим вершинам — подмножество технических состояний, получаемых как классы разбиений по результатам соответствующих элементарных проверок.

Алгоритмы диагностирования могут быть безусловными и условными. Рассмотрим различные типы алгоритмов на примере построения алгоритмов диагностирования резистора. Как было отмечено ранее, на первом этапе диагностирования резистора осуществляется алгоритм проверки исправности резистора. Указанный алгоритм должен содержать минимальную совокупность проверок, которые отличают исправное состояние резистора от всех его неисправных состояний. Как видно из табл. 2.2, с помощью только одной элементарной проверки π_1 можно выделить исправное состояние $\{R=R_n\}$. С помощью проверки π_1 множество всех неисправных состояний резистора разбивается на четыре подмножества, два из которых одноэлементные подмножества. Следовательно, алгоритм проверки исправности резистора содержит пять висячих вершин, соединенных дугами с начальной вершиной (рис. 2.11).

Алгоритм поиска дефектов резистора должен содержать минимальную совокупность элементарных проверок, которая различает каждое неисправное состояние резистора. Поскольку на первом этапе диагностирования резистора было выделено два подмножества неразличаемых неисправных состояний ($e^1 = \{R=0, R=L, R \ll\}$ и $e^2 = \{R \gg, R=\infty, R=C, R=\overleftarrow{VD}, R=\overrightarrow{VD}, R=\overleftarrow{\overleftarrow{VD}}\}$), то указанные алгоритмы будем строить для этих подмножеств.

Наиболее простым типом алгоритма поиска дефектов является безусловный алгоритм, задающий фиксированную (жесткую) последовательность реализации элементарных проверок из множества T^d вне зависимости от фактического технического состояния резистора. В нашем случае указанная последовательность реализации элементарных проверок может быть следующей: $\pi_2, \pi_4, \pi_5, \pi_6$.

Если выдача результатов диагностирования предусмотрена только после реализации всех элементарных проверок алгоритма, то последний является алгоритмом с безусловной остановкой. Как было ранее показано, для однозначного определения любого состояния резистора достаточно анализировать только два выхода ИУ; выход « \emptyset » и выход « ∞ ». Для удобства будем использовать двоичную запись значений этих выходов. Таким образом, двухразрядный двоичный код будет определять состояние СД при реализации одной элементарной проверки.

Более сложным типом алгоритма поиска дефектов является условный алгоритм, в котором выбор элементарных проверок производится с учетом результатов предыдущих элементарных проверок. На рис. 2.12 изображен условный алгоритм поиска дефектов резистора.

Достоинством безусловных алгоритмов является необходимость хранения лишь единственной последовательности реализации элементарных проверок. В нашем примере необходимо хранить последовательность $\pi_2, \pi_4, \pi_5, \pi_6$. В безуслов-

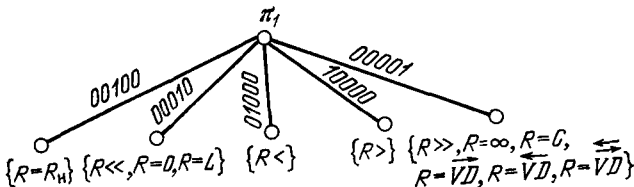


Рис. 2.11. Алгоритм проверки исправности резистора

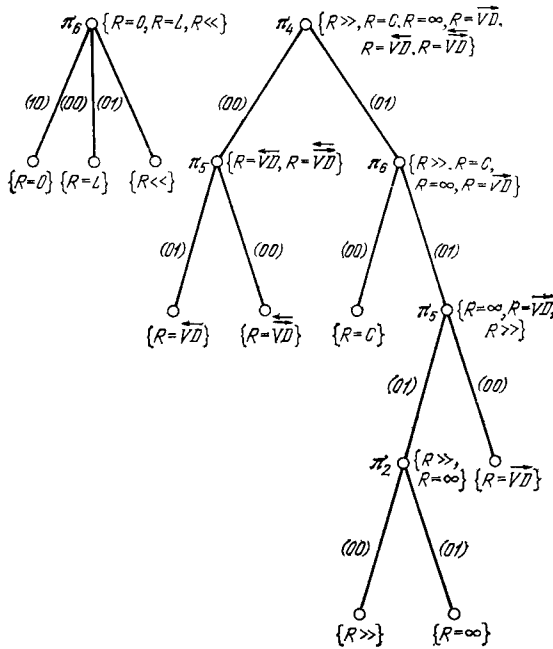


Рис. 2.12. Условный алгоритм поиска дефектов резистора

ловных алгоритмах каждому неисправному состоянию соответствует равная длина кода результата.

Для условных алгоритмов диагностирования необходимо хранить несколько последовательностей элементарных проверок и все признаки переходов от одной элементарной проверки к другой. В нашем примере имеется несколько последовательностей элементарных проверок ($\pi_6, \pi_4\pi_6, \pi_4\pi_5, \pi_4\pi_6\pi_5, \pi_4\pi_6\pi_5\pi_2$). Поэтому аппаратная реализация условных алгоритмов сложнее реализации безусловных алгоритмов. Достоинством условных алгоритмов является возможность получать более экономичные процедуры диагностирования благодаря уменьшению времени диагностирования. Например, если резистор находится в одном из состояний подмножества ε^1 , то результат проверки $\pi_6(00)$ однозначно определяет состояние $\{R=L\}$.

При построении СД технического состояния ЭРЭ важнейшим параметром является быстрдействие процесса диагностирования при заданной глубине поиска дефекта. Наибольшее быстрдействие при максимальных аппаратурных затратах может быть достигнуто при использовании условных алгоритмов. Максимальное время диагностирования при минимальных аппаратурных затратах будет при использовании безусловных алгоритмов диагностирования с безусловной остановкой. Безусловные алгоритмы диагностирования с условной остановкой по быстрдействию и аппаратурным затратам занимают промежуточное положение между условными алгоритмами и безусловными алгоритмами с безусловной остановкой. Таким образом, достижение максимального быстрдействия при использовании условных алгоритмов диагностирования требует

дополнительных аппаратурных затрат. Усложнение СД может быть оправдано только при небольшом числе элементарных проверок. Поскольку множество элементарных проверок Π является ограниченным, то в данном случае целесообразно применять условные алгоритмы диагностирования.

2.4. АЛГОРИТМЫ ДИАГНОСТИРОВАНИЯ ТРАНЗИСТОРОВ И СТАБИЛИТРОНОВ

При синтезе алгоритмов диагностирования транзисторов необходимо учитывать, что в зависимости от конструктивного исполнения корпусов транзисторов у них преобладают те или иные дефекты при монтаже. Например, для транзисторов КТ315, КТ361 характерным дефектом являются неправильная ориентация корпуса при установке на узел РЭА, т. е. ориентация выводов базы и эмиттера, а также ошибочная установка транзистора другого типа проводимости. Для транзисторов с гибкими выводами возможно перепутывание при монтаже любых выводов. Вышеназванные дефекты легко устранимы, если ремонтный персонал получает полную и однозначную информацию о дефекте, так как эта информация может служить указанием того, какую операцию необходимо выполнить при ремонте узла РЭА. Например, при выводе сообщения о том, что вместо $n-p-n$ транзистора установлен $p-n-p$, а вместо $p-n-p$ транзистора установлен $n-p-n$ транзистор, напрашивается вывод, что при монтаже транзисторы перепутаны местами.

К другим возможным дефектам следует отнести некачественную пайку выводов транзистора или обрывы его переходов. В данной ситуации также желательно точно указать, какой из переходов неисправен. В дальнейшем будем полагать, что дефекты типа с выявлены и устранены на этапе проверки топологии узла РЭА.

В процессе диагностирования транзистора рассмотрим следующие возможные ситуации: $\{VT=P\}$ — установлен работоспособный транзистор; $\{B \rightleftharpoons \mathcal{E}\}$ — перепутаны выводы базы и эмиттера; $\{B \rightleftharpoons K\}$ — перепутаны выводы базы и коллектора; $\{K \rightleftharpoons \mathcal{E}\}$ — перепутаны выводы коллектора и эмиттера; $\{N \rightleftharpoons P\}$ — установлен транзистор другого типа проводимости; $\{\mathcal{E} \infty B \infty K\}$ — не припаян вывод базы; $\{\mathcal{E} \infty B\}$ — не припаян вывод эмиттера или обрыв перехода база — эмиттер; $\{K \infty B\}$ — не припаян вывод коллектора или обрыв перехода база — коллектор.

Примем следующие обозначения элементарных проверок при диагностировании транзистора: π_1 — тест проверки работоспособности транзистора; π_2 — проверка падения напряжения на переходе база — эмиттер при напряжении смещения, приложенном в прямом направлении; π_3 — проверка падения напряжения на переходе база — эмиттер при напряжении смещения, приложенном в обратном направлении; π_4 — проверка падения напряжения на переходе база — коллектор при напряжении смещения, приложен-

ном в обратном направлении; π_5 — проверка падения напряжения на переходе база — коллектор при напряжении смещения, приложенном в обратном направлении.

Проверкой π_1 при включении транзистора в специальную схему определяется исправное состояние транзистора или факт неработоспособности. Последующие проверки осуществляются для организации оперативного ремонта. Конкретные схемные решения ИУ, реализующие вышеперечисленные элементарные проверки, будут приведены в гл. 3. Можно лишь отметить, что например, проверка π_1 может быть реализована подачей в базу диагностируемого транзистора фиксированного тока и снятием соответствующего отклика. Данный ток программируется в зависимости от номиналов элементов, подключенных к диагностируемому транзистору в ГУ. С точки зрения логической организации процесса диагностирования последовательность проверок π_2 — π_5 может быть произвольной. Для определенности будем считать, что диагностика начинается с проверки π_2 при напряжении смещения перехода база — эмиттер транзистора, приложенного в прямом направлении.

Для наглядности и с целью упрощения изложения представим *n-p-n* транзистор, а также варианты его неправильной установки в виде диагностической модели (рис. 2.13, а—ж), на которой переходы база — эмиттер и база — коллектор изображены в виде *p-n* переходов. Символы б, к, э обозначают выводы диагностируемого транзистора; символы Б, К, Э — точки подключения к ИУ для диагностирования транзисторов.

Как видно из рис. 2.13, рассматриваемые дефекты легко обнаруживаются путем смещения *p-n* переходов транзистора в пря-

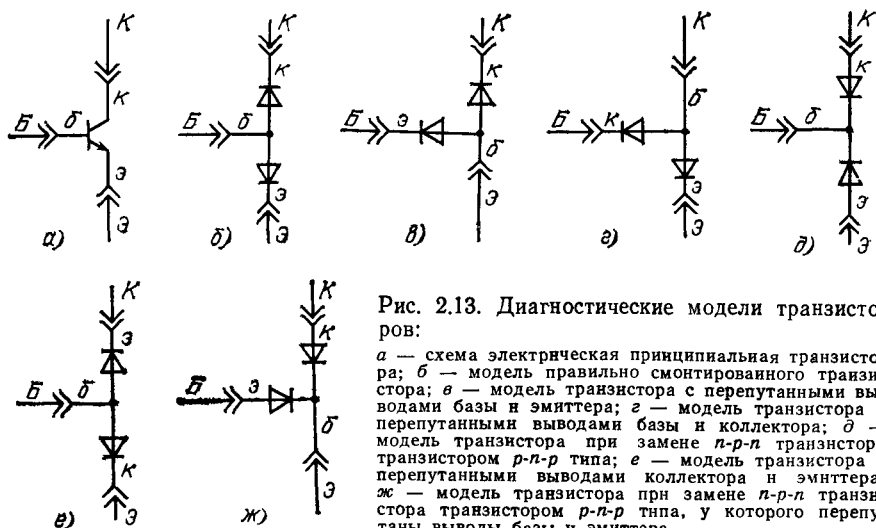


Рис. 2.13. Диагностические модели транзисторов:

а — схема электрическая принципиальная транзистора; б — модель правильно смонтированного транзистора; в — модель транзистора с перепутанными выводами базы и эмиттера; г — модель транзистора с перепутанными выводами базы и коллектора; д — модель транзистора при замене *n-p-n* транзистора транзистором *p-n-p* типа; е — модель транзистора с перепутанными выводами коллектора и эмиттера; ж — модель транзистора при замене *n-p-n* транзистора транзистором *p-n-p* типа, у которого перепутаны выводы базы и эмиттера

мом и обратном направлениях, т. е. подачей в определенной последовательности проверки π_2 — π_5 и анализом состояния выходов ИУ после реализации каждой проверки. Модели, представленные на рис. 2.13, б, е, имеют одинаковую ориентацию p - n переходов. Однако факт неработоспособности (перепутаны выводы коллектора и эмиттера) выявляется после реализации проверки π_1 , а техническое состояние, в котором находится транзистор, — после последующей проверки ориентации переходов база — эмиттер и база — коллектор.

Определим количество выходов ИУ, подлежащих анализу, при определении технического состояния диагностируемого транзистора. Как было ранее отмечено, для различения исправного состояния транзистора достаточно реализации проверки π_1 и анализа результата этой проверки на соответствующем выходе ИУ, например на выходе P (работоспособность). Это имеет свое отражение в словаре дефектов 1 (табл. 2.4).

При дальнейших проверках (π_2 — π_5) в качестве параметра, подлежащего контролю, выбирается прямое падение напряжения на p - n переходе, которое для кремниевого перехода находится в пределах 0,7 В. Если же переход закрыт, то это напряжение значительно больше 0,7 В. Таким образом, достаточно анализировать другой выход ИУ, например выход Π (переполнение), чтобы различить все неисправные состояния транзистора на четырех элементарных проверках π_2 — π_5 , что отражено в словаре дефектов 2 (табл. 2.5).

Для удобства будем использовать двоичную запись значений этого выхода, т. е. одноразрядный двоичный код будет определять состояние выхода Π ИУ при реализации одной элементарной проверки: 1 — p - n переход закрыт; 0 — p - n переход открыт.

На рис. 2.14 представлен алгоритм диагностирования транзистора с безусловной остановкой. Более сложным типом алгоритма поиска дефектов является условный алгоритм. Как и при диагностировании резистора, в таком алгоритме выбор элементарных проверок производится с учетом результатов предыдущих элементарных проверок, т. е. для подмножества неисправных состояний

Таблица 2.4. Словарь дефектов 1

Технические состояния	Элементарная проверка π_1
	P
$VT=P$	1
$B \neq \mathcal{E}, B \neq K,$ $K \neq \mathcal{E}, N \neq P,$ $\mathcal{E} \infty B \infty K, \mathcal{E} \infty B,$ $K \infty B$	0

Таблица 2.5. Словарь дефектов 2

Технические состояния	Элементарные проверки на выходе Π			
	π_2	π_3	π_4	π_5
$B \neq \mathcal{E}$	1	1	0	1
$B \neq K$	1	1	1	0
$K \neq \mathcal{E}$	0	1	0	1
$N \neq P$	1	0	1	0
$\mathcal{E} \infty B \infty K$	1	1	1	1
$\mathcal{E} \infty B$	1	1	0	1
$B \infty K$	0	1	1	1

необходимо выбрать такую элементарную проверку, которая различит хотя бы одно состояние из множества неисправных. Обращаясь к алгоритму на рис. 2.14, нетрудно заметить, что для выделения состояний $\{B \infty K\}$, $\{K \rightleftharpoons \exists\}$ достаточна следующая последовательность реализации элементарных проверок π_2, π_4 ; для выделения состояния $\{B \infty \exists\}$ — π_2, π_3, π_4 ; для выделения состояний $\{N \rightleftharpoons P\}$; $\{B \rightleftharpoons \exists\}$ — π_2, π_3, π_5 .

Достоинством условных алгоритмов, как было отмечено ранее, является повышение быстродействия СД за счет уменьшения времени диагностирования. Однако их применение требует дополнительных аппаратных затрат. В данном примере (принимая затраты времени на реализацию любой элементарной проверки π_2 — π_5 одинаковыми) в зависимости от характера дефекта условный алгоритм диагностирования дает возможность сократить затраты времени на процедуру поиска дефекта от 25 до 50%. Оговорим, что при подсчетах не принимались во внимание затраты времени на реализацию элементарной проверки π_1 , которые могут быть соизмеримы с затратами времени на реализацию любой из последующих проверок или превышать их.

Приведенное в качестве примера множество неисправных состояний транзистора не охватывает всех возможных технических состояний. Возможна, например, ситуация, когда вместо транзистора $n-p-n$ типа установлен транзистор структуры $p-n-p$, у которого к тому же перепутаны выводы базы и эмиттера (см. рис. 2.13,ж). Анализируя рис. 2.13,б, ж, а также алгоритм диагностирования (рис. 2.14) приходим к выводу, что такое включение транзистора эквивалентно техническому состоянию $\{K \infty B\}$, что неверно. Однако введя дополнительные элементарные проверки, обес-

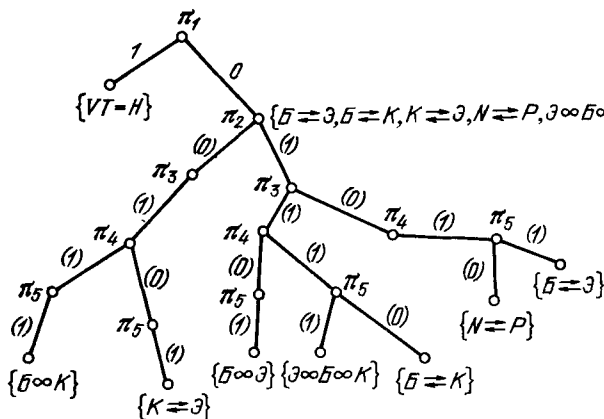


Рис. 2.14

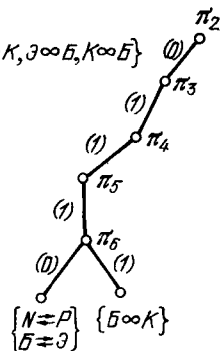


Рис. 2.15

Рис. 2.14. Алгоритм диагностирования транзистора с безусловной остановкой

Рис. 2.15. Фрагмент алгоритма с безусловной остановкой, обеспечивающей выделения состояния $\left\{ \begin{matrix} N \rightleftharpoons P \\ B \rightleftharpoons \exists \end{matrix} \right\}$

печивающие проверку наличия перехода между коллектором и эмиттером диагностируемого транзистора, можно решить и эту задачу. На рис. 2.15 представлен фрагмент алгоритма, позволяющего локализовать данное техническое состояние. Для этого введена проверка π_6 , обеспечивающая проверку прямого падения напряжения на $p-n$ переходе между точками $K, Э$ (рис. 2.13,ж). Наличие перехода с напряжением смещения, приложенным в прямом направлении после подачи проверки π_6 между точками $K, Э$ позволяет различать технические состояния $\{K \infty B\}$ и $\{N \rightleftharpoons P\}$, $\{B \rightleftharpoons Э\}$.

Алгоритмы диагностирования стабилитронов. Согласно статистическим данным к наиболее распространенным дефектам, возникающим при монтаже стабилитронов в узлах РЭА следует отнести следующие: неправильная полярность включения; установка стабилитронов с другим напряжением стабилизации. Причина возникновения вышеназванных дефектов объясняется тем, что по конструктивному исполнению многие типы стабилитронов не различимы по внешнему виду, например Д814, КС156 и др., либо имеют довольно большое сходство, а маркировка на корпусе затруднена для визуального восприятия. Вероятность ошибки особенно велика, если на печатный узел монтируется несколько стабилитронов с различным напряжением стабилизации.

Среди прочих дефектов можно выделить такие, как некачественная пайка выводов, установка вместо стабилитронов полупроводниковых диодов или резисторов, технологические дефекты изготовления. Для облегчения ремонта информация о дефекте должна носить конкретный характер.

Необходимо отметить, что диагностирование стабилитронов имеет некоторые особенности. Обязательным условием перед началом диагностирования является устранение на проверяемом узле РЭА неисправностей типа c, p, u . Это обусловлено тем, что проверка основного параметра стабилитрона — напряжения стабилизации $U_{ст}$ связана с подачей на стабилитрон, а следовательно и в ОД, значительных напряжений. Таким образом, при синтезе алгоритма диагностирования стабилитрона необходимо в качестве первичной включить проверку его ориентации.

При диагностировании стабилитрона возможны следующие технические состояния: $\{U_{ст} = H\}$ — $U_{ст}$ соответствует номинальному значению; $\{\leftrightarrow\}$ — правильная полярность включения стабилитрона; $\{=\infty\}$ — обрыв перехода стабилитрона, либо некачественная пайка одного из выводов; $\{=R < 100 \text{ Ом}\}$ — вместо стабилитрона установлен резистор сопротивлением менее 100 Ом; $\{=R > 100 \text{ Ом}\}$ — вместо стабилитрона установлен резистор сопротивлением более 100 Ом; $\{ТИП\}$ — установлен стабилитрон другого типа (с другим $U_{ст}$); $\{U_{ст} >\}$ — $U_{ст}$ выше нормы; $\{U_{ст} <\}$ — $U_{ст}$ ниже нормы; $\{=VD\}$ — вместо стабилитрона установлен диод. Состояния $\{U_{ст} >\}$, $\{U_{ст} <\}$ возникают, как правило, если на ГУ монтируются несколько стабилитронов, $U_{ст}$ которых близки по значениям.

В процессе диагностирования стабилитрона подаются следующие элементарные проверки: π_1 — проверка падения напряжения на $p-n$ переходе при напряжении смещения, приложенном в прямом направлении; π_2 — проверка падения напряжения на $p-n$ переходе при напряжении смещения, приложенном в обратном направлении; π_3 — тестовое воздействие на постоянном токе с

амплитудой напряжения $U=0,1$ В и включением максимального диапазона измерения резистора; π_4 — измерение номинального значения $U_{ст}$; π_5 — измерение напряжения $U_{ст}$ в минимальном диапазоне (не более 1 В).

Для различения технических состояний стабилитрона необходимо анализировать следующие выходы ИУ: H — выход ИУ, свидетельствующий о нахождении параметра ОД в заданных пределах; $H >$ — выход ИУ, свидетельствующий о нахождении параметра ОД выше заданного верхнего допустимого предела, но ниже верхнего предела заданного диапазона; $H <$ — выход ИУ, свидетельствующий о нахождении параметра ОД ниже заданного нижнего допустимого предела, но выше нижнего предела заданного диапазона; \emptyset — выход ИУ, свидетельствующий о нахождении параметра ОД в любом диапазоне ниже заданного, либо отсутствии $U_{ст}$; ∞ — выход ИУ, свидетельствующий о нахождении параметра ОД в любом диапазоне выше заданного.

Рассмотрим алгоритм диагностирования на примере стабилитрона Д814В ($U_{ст}=9-10,5$ В) (рис. 2.16). По этому алгоритму осуществляется поиск следующих видов дефектов: неправильная ориентация, установка ЭРЭ другого типа, обрыв перехода или некачественная пайка выводов. Техническое состояние ТИП, выделяемое после реализации проверки π_3 , возможно, если вместо проверяемого установлен, например термокомпенсированный стабилитрон Д818. Технические состояния, выделяемые после реализации проверки π_4 могут соответствовать, например, следующим ситуациям: $\{U_{ст} >\}$ — установлен стабилитрон Д814Д ($U_{ст}=11,5-14$ В); $\{U_{ст} <\}$ — установлен стабилитрон Д814А ($U_{ст}=7-8,5$ В); ТИП — установлен стабилитрон КС522А ($U_{ст}=19,8-24,2$ В). Техническое состояние ТИП, выделяемое после реализации проверки π_5 , может

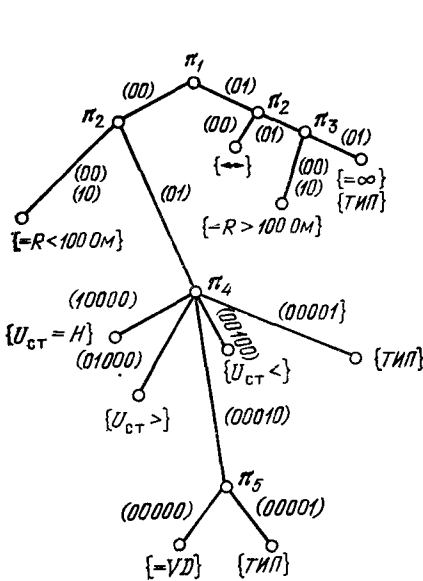


Рис. 2.16

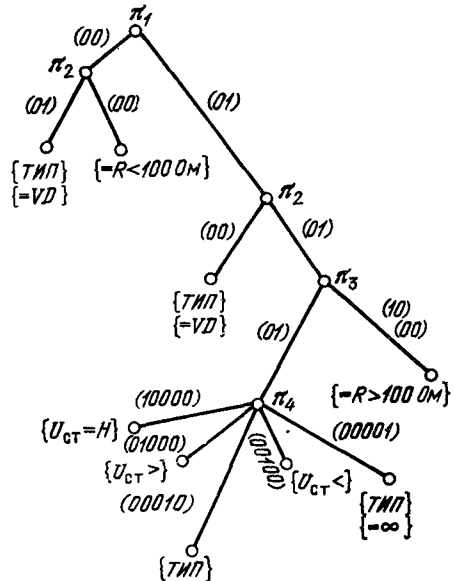


Рис. 2.17

Рис. 2.16. Алгоритм диагностирования стабилитронов

Рис. 2.17. Алгоритм диагностирования термокомпенсированного стабилитрона

где $A_{01}, A_{02}, \dots, A_{0n}$ — независимые переменные (напряжения на парах полюсов или токи контуров); $A_{x1}, A_{x2}, \dots, A_{xn}$ — зависимые переменные (токи контуров или напряжения на парах полюсов) соответственно; $\Pi_{11}, \dots, \Pi_{nn}$ — пассивные параметры элементов электрической цепи, имеющие размерность проводимости \mathcal{Y} (сопротивления z).

Для определения параметров элементов электрической цепи следует решить приведенную систему уравнений. Для этого необходима измерительная информация об активных или пассивных величинах. Такая информация может быть получена на основе измерения входных сопротивлений и проводимостей токов, втекающих в полюса, и потенциалов некоторых полюсов, а также путем сравнения параметров электрической цепи с соответствующими параметрами ее модели.

В первом случае определение параметров электрической цепи связано с вычислительными операциями. Во втором прибегают к помощи многомерных измерительных устройств, которые, как правило, требуют сложных алгоритмов уравнивания. Упростить задачу определения параметров электрической цепи можно путем использования искусственного приема — разделения сложной электрической цепи на двухполюсные. При этом система уравнений сводится к набору простых уравнений, каждое из которых содержит одно неизвестное (Π_i):

$$A_{x1} = \Pi_1 A_{01};$$

$$A_{x2} = \Pi_2 A_{02};$$

$$\dots \dots \dots$$

$$A_{xm} = \Pi_m A_{0m},$$

где A_{01}, \dots, A_{0m} — опорные активные величины; A_{x1}, \dots, A_{xm} — активные величины, определяющие реакцию контролируемого двухполюсника на опорное воздействие.

Проиллюстрируем метод получения информации о параметрах электрической цепи на примере электрической цепи типа треугольник (рис. 3.1). Измерив сопротивление $z_{вх1}$ между полюсами 1 и 2 при замкнутых между собой полюсах 2 и 3, $z_{вх2}$ между полюсами 2 и 3 при замкнутых между собой полюсах 1 и 2; $z_{вх3}$ между полюсами 1 и 2 при разомкнутых полюсах 2 и 3, имеем систему уравнений:

$$\left. \begin{aligned} z_{вх1} &= z_1 z_2 / (z_1 + z_2); \\ z_{вх2} &= z_1 z_3 / (z_1 + z_3); \\ z_{вх3} &= z_2 (z_1 + z_3) / (z_1 + z_2 + z_3). \end{aligned} \right\}$$

Решая ее методом последовательных исключений, получаем следующее уравнение для определения $z_1: z_1(z_{вх3} - z_{вх1}) - z_{вх1} z_{вх2} z_{вх3} = 0$. Остальные параметры определяются как:

$$z_2 = z_{вх1} z_1 / (z_1 - z_{вх1});$$

$$z_3 = z_{вх2} z_1 / (z_1 - z_{вх2}).$$

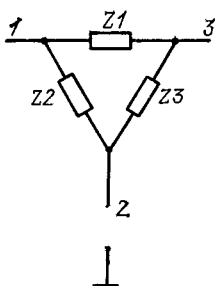


Рис. 3.1

Рис. 3.1. Электрическая цепь типа треугольник

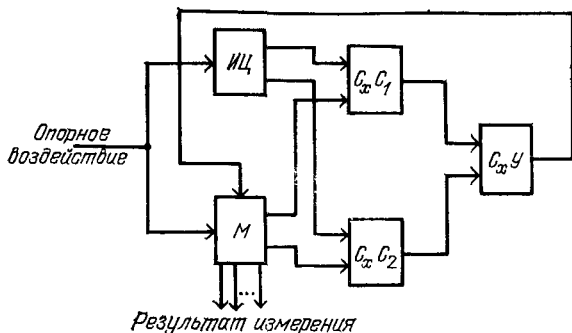


Рис. 3.2

Рис. 3.2. Многомерная измерительная схема

Как показано в [27], метод может быть применен и для определения параметров электрической цепи неизвестной структуры. Он относительно прост, но решение системы уравнений требует достаточно больших затрат времени, которые резко возрастают с усложнением структуры электрической цепи.

При использовании многомерных измерительных схем (рис. 3.2) на исследуемую электрическую цепь и ее модель сначала подают одинаковое опорное воздействие, а затем изменяют параметры модели по сигналу с устройства $C_x У$ до получения определенных, наперед заданных соотношений в измерительной схеме, фиксируемых схемами сравнения $C_x C_1$, $C_x C_2$. По полученным таким образом параметрам модели судят о параметрах исследуемой цепи. Рассмотрим метод получения информации о параметрах электрической цепи, основанный на электрическом разделении.

Сложные электрические цепи обычно представляют собой замкнутые структуры, в которых оба полюса каждого элемента в основном связаны с другими полюсами электрической цепи. При замыкании накоротко этих полюсов сложная электрическая цепь преобразуется в цепь типа треугольник, в котором одна ветвь — исследуемый двухполюсник, а остальные — две шунтирующие ветви. Информация о параметре контролируемого двухполюсника может быть получена двумя методами. В одном из них известный ток пропускают через контролируемый двухполюсник и измеряют падение напряжения на нем, в другом — к контролируемому двухполюснику подключается известное напряжение, и измеряется ток, протекающий через него. Электрическое разделение контролируемого элемента от шунтирующих его ветвей достигается путем включения электрической цепи типа треугольник в некоторую схему преобразователя.

В [27] рассмотрены преобразователи, построенные на основе активных элементов — повторителей напряжения и усилителей напряжения, в качестве которых можно использовать операционные

усилители (ОУ). За счет своих свойств активные элементы выполняют две функции: создание режимов, обеспечивающих электрическое разделение, и собственно преобразование параметров ПЛД в унифицированный сигнал. Так как принципиального различия в применении преобразователей на основе повторителей либо усилителей напряжения нет, рассмотрим особенности одного из них. На рис. 3.3 представлена структурная схема подключения электрической цепи типа треугольник к ОУ. Такое подключение позволяет электрически разделить контролируемый двухполюсник z_x от шунтирующих его элементов $z1$ и $z2$, так как на инвертирующем входе ОУ образуется виртуальный ноль, в результате к элементу приложено нулевое напряжение, и ток через него не течет.

Выходное напряжение ОУ в первом и во втором случаях определяется соответственно выражениями:

$$\dot{U}_{\text{вых}} = -\dot{U}_0 R_0 / z_x; \quad (3.1)$$

$$U_{\text{вых}} = -\dot{U}_0 z_x / R_0, \quad (3.2)$$

где U_0 — образцовое напряжение; R_0 — образцовый резистор; z_x — неизвестный параметр.

Однако эти выражения справедливы лишь в случае применения ОУ с идеальными характеристиками. Реально же выходные напряжения ОУ для схем на рис. 3.3, а, б соответственно определяются:

$$\dot{U}_{\text{вых}} = -\frac{U_0 R_0}{z_x} \frac{1}{1 + (1 + R_0/z_x + R_0/r_{\text{вх}})/K}; \quad (3.3)$$

$$\dot{U}_{\text{вых}} = -\frac{\dot{U}_0 z_x}{R_0} \frac{1}{1 + (1 + z_x/R_0 + z_x/r_{\text{вх}})/K}, \quad (3.4)$$

где K — коэффициент усиления ОУ без ОС; $r_{\text{вх}}$ — входное сопротивление ОУ. Так как шунтирующий элемент $z1$ подключен параллельно входному сопротивлению ОУ, а значение $r_{\text{вх}}$ реальных ОУ довольно велико, то выражения (3.3), (3.4) можно представить в виде:

$$\dot{U}_{\text{вых}} = -\frac{\dot{U}_0 R_0}{z_x} \frac{1}{1 + (1 + R_0/z_x + R_0/r_{\text{вх}})/K} = -\frac{\dot{U}_0 R_0}{z_x} M_U; \quad (3.5)$$

$$U_{\text{вых}} = -\frac{U_0 z_x}{R_0} \frac{1}{1 + (1 + z_x/R_0 + z_x/r_{\text{вх}})/K} = -\frac{U_0 z_x}{R_0} M_I. \quad (3.6)$$

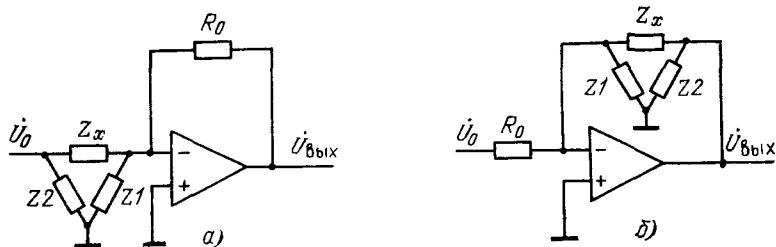


Рис. 3.3 Схема преобразователя параметров ПЛД:

а — методом заданного напряжения (типа RU , LU , CU); б — методом заданного тока (типа RI , CI)

Множители M_U и M_I определяют погрешность выходного напряжения ОУ. Относительные погрешности определяются следующими формулами:

$$\epsilon_U = M_U - 1; \quad (3.7)$$

$$\epsilon_I = M_I - 1. \quad (3.8)$$

Кроме того, на выходе ОУ присутствует паразитная составляющая напряжения, которую для схем на рис. 3.3,а,б можно найти с помощью выражений:

$$U_{\text{п}} = e_{\text{см}} R_o / z_1; \quad (3.9)$$

$$U_{\text{п}} = -e_{\text{см}} z_1 / z_1, \quad (3.10)$$

где $e_{\text{см}}$ — ЭДС смещения ОУ.

Отсюда видно, что для достижения требуемой точности преобразования необходимо выбирать ОУ с достаточно большим коэффициентом усиления без ОС и малым значением $e_{\text{см}}$. Таким требованиям удовлетворяют ОУ первого класса [51].

Подключение двухполюсников в цепь преобразования параметров ПЛД производится при помощи коммутирующего устройства, обладающего хоть и малым, но все же конечным значением сопротивления контактов. В реальных СПД сопротивления контактов достигают 5 Ом, что значительно ограничивает точность преобразования низкоомных резисторов. Устранить этот недостаток можно, применив четырехпроводную схему преобразования (рис. 3.4,а,б).

Для схемы на рис. 3.4,а влияние на результат преобразования сопротивления контактов $r_{к1}$ и $r_{к2}$ устраняется включением их в цепь ООС ОУ, работающего в режиме повторителя. За счет свойств ОУ (малый входной ток и большой коэффициент усиления) такое подключение позволяет приложить к двухполюснику Z_x опорное напряжение U_o без учета сопротивления контактов $r_{к1}$ и $r_{к2}$. Сопротивление контакта $r_{к4}$ не влияет на результат преобразования, так как ток, протекающий через него, равен входному току ОУ и пренебрежимо мал. Влияние на результат преобразования сопротивления контакта $r_{к3}$ устраняется путем измерения падения напряжения непосредственно на образцовом резисторе R_o .

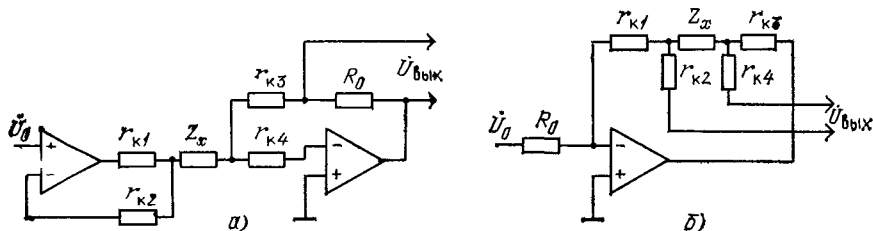


Рис. 3.4. Четырехпроводная схема преобразователя параметров ПЛД:

а — методом заданного напряжения (типа RUM, LUM, SUM); б — методом заданного тока (типа RIM, CIM)

Для схемы на рис. 3.4,б влияние на результат измерения сопротивления контактов $r_{к1}, \dots, r_{к4}$ устраняется путем непосредственного измерения падения напряжения на контролируемом двухполюснике z_x . Если контролируемый двухполюсник входит в состав сложной электрической цепи, то все элементы, шунтирующие его, как отмечалось выше, заземляются, образуя при этом пятипроводную схему преобразования параметров ПЛД (рис. 3.5,а,б). Однако при определенных соотношениях z_x и шунтирующих его элементов $z1, z2$ измерения пятипроводным методом производятся со значительными погрешностями. Это происходит от того, что шунтирующий элемент $z2$ и сопротивление контакта $r_{к5}$ образуют делитель напряжения. В точке S возникает определенный потенциал, задающий ток погрешности через шунтирующий элемент $z1$. Погрешность можно оценить из выражения:

$$I_{z1}/I_{z2} = r_{к5}z_x / (z_2r_{к5} + z_1r_{к5} + z_1z_2). \quad (3.11)$$

Например, если $z_x = 10$ кОм, $z1 = z2 = 50$ Ом и $r_{к5} = 1$ Ом, то отношение токов $I_{z1}/I_{z2} = 4$, что соответствует погрешности преобразования 400%. Устранить эти погрешности можно, применив шестипроводную схему преобразования параметров ПЛД.

Рисунок 3.6,а,б иллюстрирует шестипроводную схему преобразования параметров ПЛД [52]. В этом случае неинвертирующий вход ОУ через сопротивление контакта $r_{к6}$ подключается к точке S , значительно уменьшая ток погрешности I_{z1} . Однако применение такой схемы преобразования вносит погрешность за счет уменьшения напряжения, приложенного к контролируемому двухполюснику z_x , на значение потенциала в точке S . При довольно малых z_2 эта погрешность может достигать большого значения. Например, если $z_2 = 9$ Ом, а $z_{к5} = 1$ Ом, то напряжение, приложенное к z_x , уменьшится на 10%.

На рис. 3.7,а,б представлены шестипроводные схемы преобразования параметров ПЛД, лишённые вышеуказанного недостатка. В этом случае к шунтирующим элементам $z1, z2$ приложен

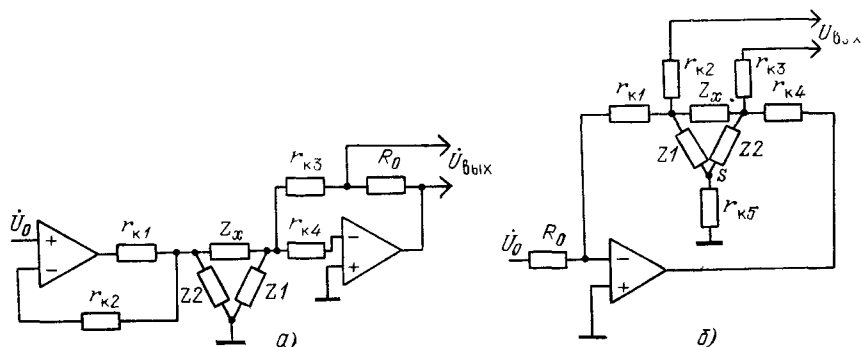


Рис 3.5. Пятипроводная схема преобразователя параметров ПЛД:
а — методом заданного напряжения; б — методом заданного тока

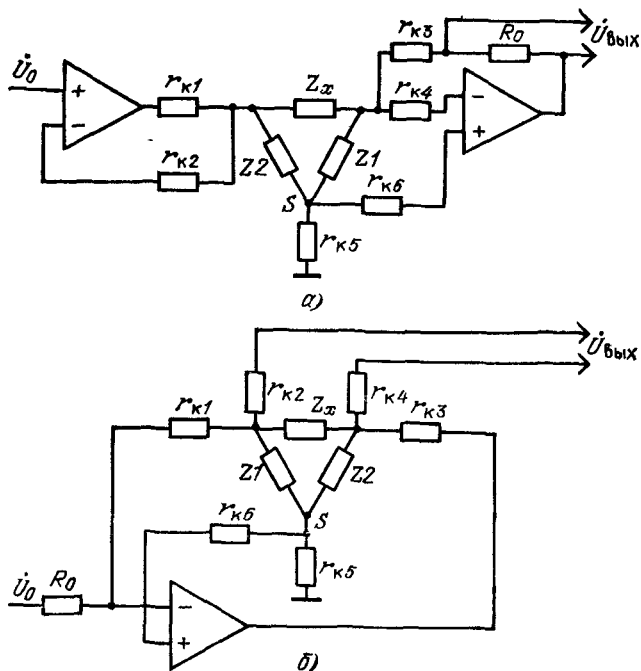


Рис. 3.6. Шестипроводная схема преобразователя параметров ПЛД:
 а — методом заданного напряжения, б — методом заданного тока

нулевой потенциал при помощи повторителя напряжения, в цепь ООС которого включены сопротивления контактов $r_{к5}$, $r_{к6}$.

Как видно, в описанных выше схемах преобразования пассивный двухполюсник включается либо на вход, либо в цепь ООС ОУ. В дальнейшем эти две схемы будем обозначать соответственно терминами «схема U » и «схема I ». На первый взгляд кажется, что применение той или иной схемы не составляет существенной разницы. Тем не менее обе имеют свои недостатки и свои преимущества. Основными критериями выбора схем преобразования параметров ПЛД являются [53]: достижение требуемой точности преобразования, быстродействие, неповреждающий характер проведения преобразования, стабильность временных характеристик при воздействии внешних факторов, удобство представления измерительной информации (линейная зависимость между преобразуемым параметром ПЛД и полученным информационным параметром).

С учетом выработанных критериев произведем анализ этих схем. Одним из основных недостатков преобразователя параметров ПЛД по схеме I является то, что контролируемый пассивный двухполюсник включается в цепь ООС ОУ и совместно с шунтирующими его элементами $z1$, $z2$, которые в общем случае несут

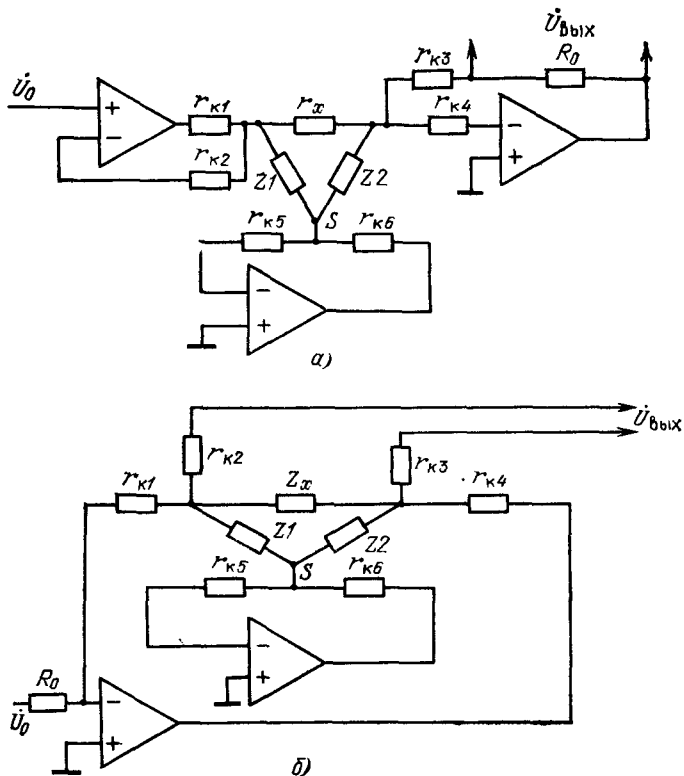


Рис. 3.7. Шестипроводная схема преобразователя параметров ПЛД с повторителем земли:

а — методом заданного напряжения; б — методом заданного тока

комплексный характер, может создать достаточный для возбуждения ОУ сдвиг фаз, в то время как схема U более устойчива [54].

Второй недостаток схемы I проявляется в случаях, когда в цепи ООС ОУ возможно отсутствие контролируемого двухполюсника (т. е. двухполюсник при сборке печатного узла не установлен) или параметр установленного двухполюсника, например сопротивление резистора R_x , значительно больше номинального значения по спецификации. Это приводит к насыщению ОУ, а следовательно, и к появлению высокого напряжения на ОД, что противоречит требованию неповреждающего контроля. Кроме того, могут быть случаи, когда контролируемый двухполюсник подключен в печатном узле параллельно $p-n$ переходу. Если при этом $p-n$ переход открыт, то в измерительную цепь течет ток, вносящий погрешность преобразования.

Исходя из этого, в СПД падение напряжения на контролируемом двухполюснике должно быть ограничено до 200 мВ. Вклю-

чение ограничителя напряжения в цепь ООС ОУ устраняет этот недостаток, но это увеличивает погрешность преобразования при контроле высокоомных резисторов ($R_x > 100$ кОм). В случае применения преобразователя параметров ПЛД по схеме U падение напряжения на контролируемом двухполюснике не превышает тестового воздействия U_0 .

Недостатком применения схемы I является также погрешность преобразования, вносимая термо-ЭДС реле коммутирующего устройства. Это обусловлено тем, что падение напряжения на двухполюснике z_x ограничено до 200 мВ. На нижней границе диапазона преобразования оно (например, при декадном построении диапазонов) уменьшается в 10 раз. В связи с этим составляющая выходного напряжения ОУ за счет термо-ЭДС реле изменяется в рамках диапазона в 10 раз, увеличивая тем самым погрешность преобразования. При использовании схемы U эта составляющая постоянна и ее в конечном счете можно учесть [52].

Если контролируемый двухполюсник представляет собой параллельную $R_x C_x$ -цепь, то контроль сопротивления R_x , как и в случае контроля сопротивления отдельно взятого резистора, производят на постоянном токе. Погрешность преобразования в этом случае определяется выражениями (3.7) и (3.8). Однако измерение выходного напряжения ОУ при этом необходимо осуществлять по окончании переходного процесса заряда конденсатора C_x . При определенных соотношениях R_x и C_x этот процесс может быть довольно длительным, если преобразование производить по схеме I . Применяв схему U , это время можно уменьшить на порядок, так как в момент подачи тестового воздействия конденсатор C_x замкнут, ОУ входит в насыщение, заряжая тем самым конденсатор C_x бóльшим током.

3.2. МЕТОДИЧЕСКИЕ ПОГРЕШНОСТИ ИЗМЕРЕНИЯ ПАРАМЕТРОВ ПАССИВНЫХ ЛИНЕЙНЫХ ДВУХПОЛЮСНИКОВ

Вследствие того, что в печатных узлах РЭА встречаются параллельные цепи, исключить взаимное влияние которых не удастся, появляются методические погрешности, обусловленные шунтированием.

Рассмотрим эти погрешности. Если контролируемый двухполюсник включен на входе ОУ, то в результате измерений определяют параметры проводимости $y_x = 1/z_x$. Параметры сопротивления z_x получают, когда контролируемый двухполюсник включен в цепь ООС ОУ (см. рис. 3.3,б). В общем виде измеряемый двухполюсник можно представить схемой, показанной на рис. 3.8. Проводимость двухполюсника равна

$$y = 1/R + j\omega C + 1/(r + j\omega L). \quad (3.12)$$

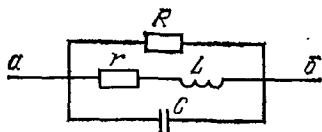


Рис. 3.8. Схема двухполюсника

Активную и реактивную составляющие проводимости получают, измеряя соответственно синфазную и квадратурную по отношению к \dot{U}_0 составляющие напряжения $U_{вмх}$. Выделим из (3.12) активную G и реактивную B составляющие и преобразуем выражение к виду, удобному для определения того или иного параметра (при этом будем присваивать обозначению проводимости соответствующий индекс):

$$G_R = 1/R[1+S/(1+Q^2)] = 1/RM_R; \quad (3.13)$$

$$B_C = \omega C[1 - \omega^2/\omega_0^2 Q^2/(1+Q^2)] = \omega CM_C; \quad (3.14)$$

$$B_L = 1/\omega L[Q^2/(1+Q^2 - \omega^2/\omega_0^2)] = -1/\omega LM_L, \quad (3.15)$$

где $Q = \omega L/r$ — добротность индуктивности на частоте ω ; $S = R/r$ — коэффициент шунтирования; $\omega_0 = 1/\sqrt{LC}$ — резонансная частота контура. Множители M_R , M_C , M_L определяют погрешность измерения соответствующих параметров. Относительные погрешности определяются следующими формулами:

$$\varepsilon_R = 1/M_R - 1; \quad (3.16)$$

$$\varepsilon_C = M_C - 1; \quad (3.17)$$

$$\varepsilon_L = 1/M_L - 1. \quad (3.18)$$

Сопротивление двухполюсника (см. рис. 3.8) равно $z_x = 1/y_x = 1/R + j\omega C + \frac{1}{r + j\omega L}$. Выделив вещественную и мнимую составляющие z_x , используя обозначения, принятые в (3.13)—(3.15), получаем формулы для нахождения параметра R , L , C :

$$R_R = R \frac{1 + S + Q^2}{\left[1 + S \left(1 - \frac{\omega^2}{\omega_0^2}\right)\right]^2 + \left(Q + \frac{\omega^2}{\omega_0^2} \frac{S}{Q}\right)^2} = RP_R; \quad (3.19)$$

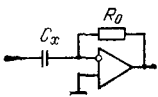
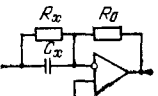
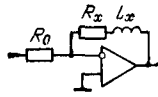
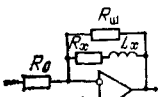
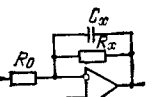
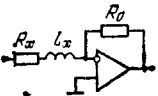
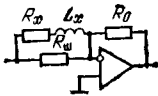
$$X = \omega L \frac{1 - \frac{\omega^2}{\omega_0^2} (1 - 1/Q^2)}{\left(\frac{1}{S} + 1\right)^2 + \left(1 - \frac{\omega^2}{\omega_0^2}\right)^2 + \frac{Q^2}{S^2} - \frac{1}{Q^2} \frac{\omega^4}{\omega_0^4} - 1} = \omega LP_L; \quad (3.20)$$

$$X_C = \frac{1}{\omega C} \frac{1 - \frac{\omega_0^2}{\omega^2} \frac{Q^2}{1 + Q^2}}{1 - \frac{\omega_0^2}{\omega^2} \frac{Q^2}{1 + Q^2} + Q^2 \frac{\omega_0^4}{\omega^4} \left(\frac{1}{S} + \frac{1}{1 + Q^2}\right)^2} = \frac{1}{\omega C} P_C, \quad (3.21)$$

где через P_R , P_L , P_C обозначены дробные части выражений (3.19)—(3.21), определяющие методические погрешности. Относительные погрешности определяются следующими формулами: $\varepsilon_R = P_R - 1$; $\varepsilon_L = P_L - 1$; $\varepsilon_C = P_C - 1$. Рассмотрим более подробно возможные случаи шунтирования и возникающие при этом погрешности.

Измерение сопротивления R . При измерении сопротивления по схеме U влияние емкости исключается при выделении синфазной составляющей выходного напряжения OU . Как видно из (3.13), погрешность определяется шунтирующим действием индуктивности. На рис. 3.9 приведены графики зависимос-

Таблица 3.1. Коэффициенты передачи усилителей для различных

Схема измерения	Действительная составляющая КУ	
	Идеальный	Реальный
	—	$K_0 (\omega C_x R_0)^2$ $K_0 + \frac{\omega^2}{\omega \Phi} C_x R_0^2 + (\omega C_x R_x)^2$
	$-R_0/R_x$	$-R_0 K_0 \frac{A - \omega C_x R_x B}{A^2 + B^2}$
	$-R_x/R_0$	$-K_0 \frac{R_x A - \omega L_x B}{A^2 + B^2}$
	$-R_m \frac{R_x R_0 (R_m + R_x) + \omega^2 L_x^2 R_0}{R_0^2 (R_m + R_x)^2 + (\omega L_x R_0)^2}$	$-K_0 R_m \frac{R_x A - \omega L_x B}{A^2 + B^2}$
	$-\frac{R_x R_0}{R_0^2 + (\omega C_x R_x R_0)^2}$	$\frac{K_0 R_x A}{A^2 + B^2}$
	$-\frac{R_0 R_x}{R_x^2 + (\omega L_x)^2}$	$-K_0 R_0 \frac{A}{A^2 + B^2}$
	$-R_m R_0 \frac{(R_m + R_x) R_x + (\omega L_x)^2}{(R_m R_x)^2 + (\omega L_x R_m)^2}$	$K_0 R_0 \frac{(R_m + R_x) A + \omega L_x B}{A^2 + B^2}$

функциональных схем

Мнимая составляющая КУ		Примечание
Идеальный	Реальный	
$-j \omega C_x R_0$	$-j \frac{K_0 \omega C_x R_0 \times}{\left(K_0 + \frac{\omega^2}{\omega_c} C_x R_0\right)^2 + \left(K_0 + \frac{\omega^2}{\omega_c} C_x R_0\right)^2 + (\omega R_0 C_x)^2}$	—
$-j \omega C_x R_0$	$-K_0 R_0 \frac{B + \omega C_x R_x A}{A^2 + B^2}$	$A = K_0 R_0 - R_0 + R_0 \frac{\omega^2}{\omega_c} \times C_x R_x$ $B = \left(\omega C_x R_x + \frac{\omega}{\omega_c}\right) R_0$
$-j \frac{\omega L_x}{R_0}$	$-j K_0 \frac{\omega L_x A + R_x B}{A^2 + B^2}$	$A = K_0 R_0 - R_x + \frac{\omega^2}{\omega_c} L_x$ $B = \omega L_x + \frac{\omega}{\omega_c} R_x$
$-j R_{III} \frac{\omega L_x R_0 (R_{III} + R_x) - \omega L_x R_0 R_x}{R_0^2 (R_{III} + R_x)^2 + (\omega L_x R_0)^2}$	$-j K_0 R_{III} \frac{\omega L_x A + R_x B}{A^2 + B^2}$	$A = K_0 R_0 (R_x + R_{III} - R_{III} \times \left(R_x - \frac{\omega^2}{\omega_c} L_x\right))$ $B = R_{III} \left(\frac{\omega}{\omega_c} R_x + \omega L_x\right) - K_0 R_0 \omega L_x$
$j \frac{\omega C_x R_x^2 R_0}{R_0^2 + (\omega C_x R_x R_0)^2}$	$\frac{K_0 R_x B}{A^2 + B^2}$	$A = K_0 R_0 - R_x$ $B = K_0 R_0 \omega C_x R_x - \frac{\omega}{\omega_c} R_x$
$j \frac{\omega L_x R_0}{R_x^2 + (\omega L_x)^2}$	$j \frac{K_0 R_0 B}{A^2 + B^2}$	$A = K_0 R_0 - R_0$ $B = K_0 \omega L_x - \frac{\omega}{\omega_c} R_0$
$-j R_{III} R_0 \frac{\omega L_x R_0 - \omega L_x (R_{III} + R_x)}{(R_{III} R_x)^2 + (\omega L_x R_{III})^2}$	$\times \frac{j K_0 R_0 \times \omega L_x A - B (R_{III} + R_x)}{A^2 + B^2}$	$A = R_0 (R_{III} + R_x) - R_0 \frac{\omega}{\omega_c} L_x - K_0 R_{III} R_x$ $B = R_0 \left(\omega L_x + \frac{\omega}{\omega_c} (R_{III} + R_x)\right) - K_0 R_{III} \omega L_x$

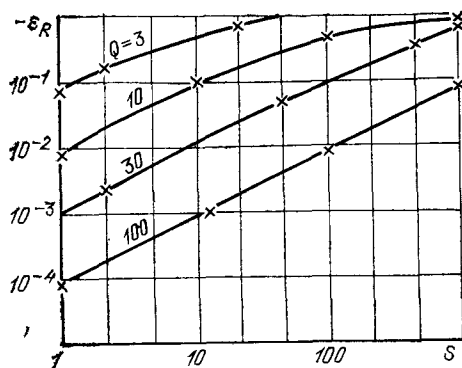


Рис. 3.9

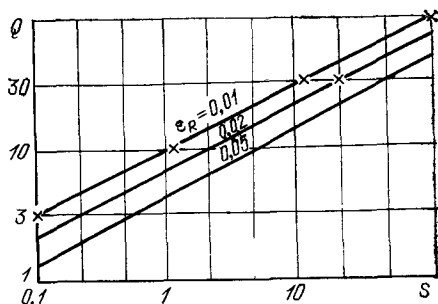


Рис. 3.10

Рис. 3.9. Графики погрешностей измерения R по схеме U

Рис. 3.10. Зависимости Q от S для заданных значений ϵ_R (схема U)

ти ϵ_R от добротности Q и коэффициента шунтирования S . На рис. 3.10 приведены зависимости между S и Q для заданных значений ϵ_R . Область с меньшими погрешностями находится сверху от соответствующего графика. Следует отметить, что случай с $S < 1$ на практике встречается сравнительно редко.

При измерении z_x по схеме I , как следует из (3.19), погрешность зависит от относительной частоты ω/ω_0 . Отметим, что резонансный контур может быть образован индуктивностью и паразитными емкостями. Как следует из рис. 3.11, зависимость ϵ_R от ω/ω_0 для $\omega/\omega_0 < \sqrt{0,1}$ весьма слабая. На частоте $\omega/\omega_0 \approx 1$ погрешность может изменяться на порядок в ту или другую сторону в зависимости от добротности Q .

На рис. 3.12 приведены графики погрешности ϵ_R для двух значений ω/ω_0 . Зависимость Q от S для заданных значений ϵ_R приведена на рис. 3.13. Анализируя графики, представленные на рис. 3.10—3.13, можно заключить следующее. При небольших значениях добротности ($Q < 1$) обе схемы равноценны в отношении погрешностей. При $Q > 1$ область значений для заданных допустимых погрешностей при измерении по схеме U несколько шире, чем по схеме I . Например, для первой схемы при $Q=30$, $S=10$ получаем $\epsilon_R=1\%$, а для второй при тех же значениях Q и S $-\epsilon_R > 5\%$. Схема U более предпочи-

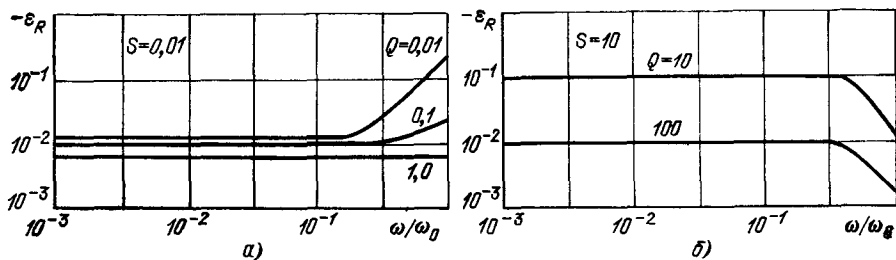


Рис. 3.11. Графики погрешностей измерения R по схеме I :

а — при $S=0,01$; б — при $S=10$

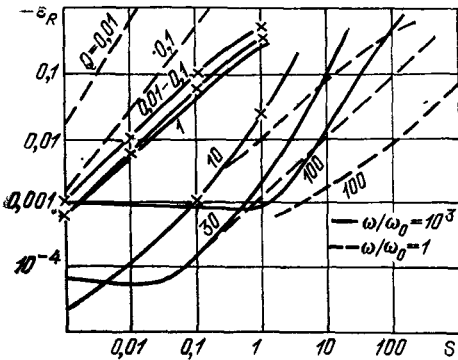


Рис. 3.12

Рис. 3.12. Погрешности измерения R по схеме I

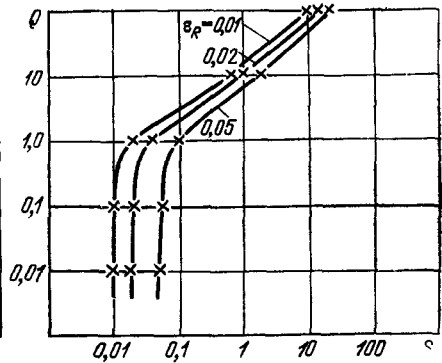


Рис. 3.13

Рис. 3.13. Зависимости Q от S для заданных значений ϵ_R и $\omega/\omega_0 < \sqrt{0,1}$ (схема I).

тельна на ω/ω_0 близких к единице, так как при этом исключается влияние емкости на погрешность.

В целом измерять сопротивление резисторов, шунтированных катушками с погрешностями, составляющими единицы процентов, можно при относительно больших добротностях ($Q > 3$) и небольших коэффициентах шунтирования ($S < 100$).

Измерение индуктивности L . При измерении индуктивности по схеме U погрешность определяется добротностью Q и относительной частотой ω/ω_0 . На рис. 3.14 показаны графики погрешностей ϵ_L . Из графиков следует, что эффективно измерять индуктивность данным методом можно при $Q > 5$ и $\omega/\omega_0 < 0,1$.

Следует отметить, что погрешность, обусловленная потерями в контуре и паразитными емкостями, для катушки определенной конструкции носит систематический характер и может быть учтена при задании допусков. Ввиду того, что потери и собственная резонансная частота известны, как правило, с погрешностью порядка 10%, учет систематической составляющей погрешности

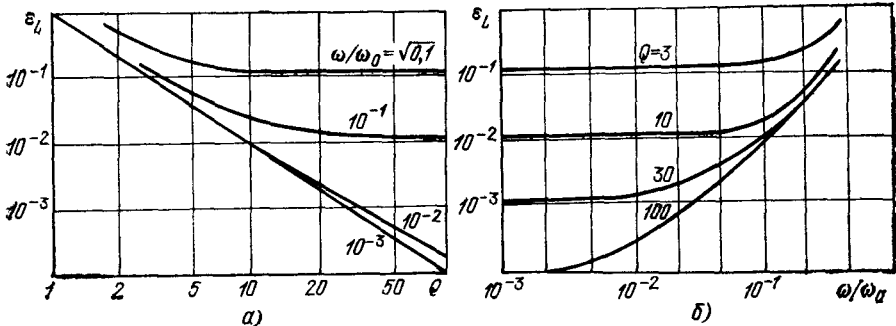


Рис. 3.14. Графики погрешностей измерения L по схеме U :
 а — при изменении Q ; б — при изменении ω/ω_0

позволяет уменьшить ее в 3—5 раз. Погрешность измерения индуктивности по схеме I определяется значительно более сложным выражением (3.18), включающим также зависимость от коэффициента шунтирования S . Рассмотрим более упрощенные случаи.

Пусть $C \rightarrow 0$, тогда $\omega/\omega_0 \rightarrow 0$ и получим

$$\varepsilon_L = 1 / [(1/S + 1)^2 + Q^2/S^2] - 1. \quad (3.22)$$

Графики погрешностей ε_L , рассчитанных по (3.22), приведены на рис. 3.15. На рис. 3.16 показаны зависимости между S и Q для значений ε_L . Область измеряемых с погрешностью 2—3% индуктивностей ограничивается значениями $S > 100$ и $Q < 20-30$. Сопоставляя эти графики с рис. 3.14, можно заключить, что рассматриваемые две схемы измерения охватывают весь диапазон измерения добротностей при $S > 100$. При $S < 100$ и $Q < 3$ погрешность превышает 5—10%.

Рассмотрим случай слабо шунтированного контура, когда $S \rightarrow \infty$, тогда

$$\varepsilon_L = \frac{1 - (\omega^2/\omega_0^2)(1 + 1/Q^2)}{(1 - \omega^2/\omega_0^2)^2 + (1/Q^2)(\omega^4/\omega_0^4)} - 1. \quad (3.23)$$

Зависимость ε_L от относительной частоты носит сложный характер, определяемый добротностью Q . Для $Q < 1$ возрастает роль членов $(\omega^2/\omega_0^2)(1 + 1/Q^2)$ и $(1/Q^2)(\omega^4/\omega_0^4)$, обуславливающих возрастание отрицательной составляющей погрешности, причем влияние второго проявляется при $\omega/\omega_0 \rightarrow 1$. Напротив, при $Q > 1$ влияние этих членов снижается, и характер зависимости определяется выражением $1 - \omega^2/\omega_0^2$, дающим положительные приращения погрешности с возрастанием относительной частоты. Графики погрешностей ε_L для добротностей $Q < 1$ показаны на рис. 3.17. Из рисунка следует, что даже при незначительной паразитной емкости, когда относительная частота $\omega/\omega_0 \leq 1$, и при добротностях $Q < 0,3$ может наблюдаться значительное повышение методической погрешности. Например, при $Q = 0,01$ и $\omega/\omega_0 > 0,01$ погрешность может превышать 100%. Это подтверждается графиками, изображенными на рис. 3.18 и рассчитанными в соответствии с формулой (3.20) при $\omega/\omega_0 = 10^{-3}$.

Измерение емкости C_x . Как следует из (3.14) и (3.21), погрешность измерения емкости определяется относительной частотой и для частот меньших

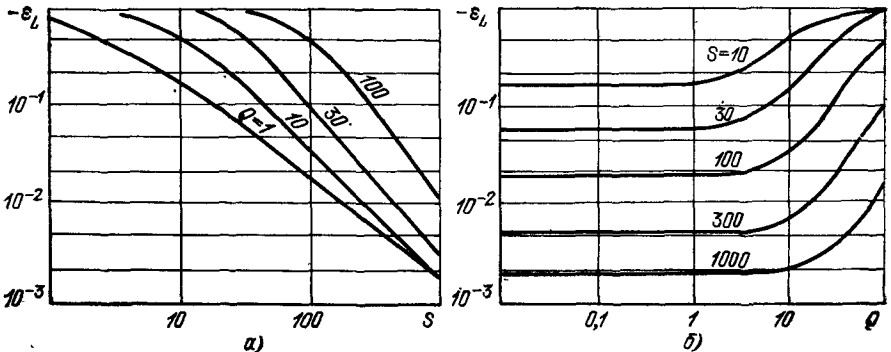


Рис. 3.15. Графики погрешностей измерения L по схеме I при $C=0$:

а — при изменении S ; б — при изменении Q

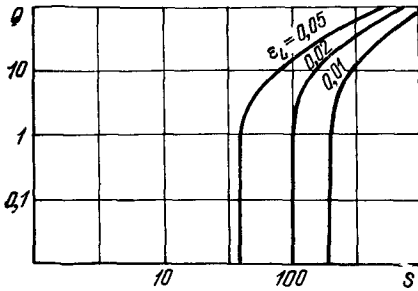


Рис. 3.16

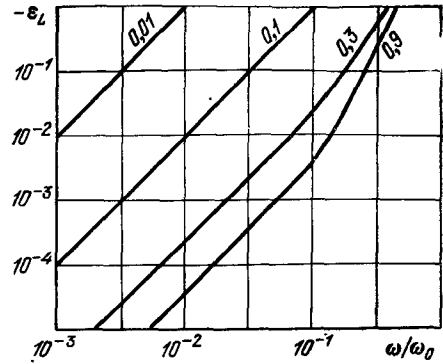


Рис. 3.17

Рис. 3.16. Зависимость между Q и S для заданных значений при $C=0$ (схема I)

Рис. 3.17. Графики погрешностей измерения L при $S \rightarrow \infty$ (схема I)

резонансной ($\omega/\omega_0 < 1$) очень быстро возрастает даже при малых значениях добротности. Так, при $Q=0,03$, $\omega/\omega_0=0,1$ погрешность для схемы U составляет 9%. Таким образом, измерять емкости, шунтированные индуктивностями, на низких частотах практически невозможно из-за сильного влияния шунтирования.

Эквивалентная схема измерения емкости C_x показана на рис. 3.19. Здесь R_x и $R_{ш}$ — элементы схемы, шунтирующие измеряемый конденсатор, R_0 — образцовый резистор. Можно показать, что коэффициент передачи измерительного преобразователя равен

$$K(j\omega) = -(R_0/R_x + j\omega R_0 C_x) / \left[\frac{K+1}{K} + \frac{1}{K} \left(\frac{R_0}{R_{ш}} + \frac{R_0}{R_x} + j\omega R_0 C_x \right) \right]. \quad (3.24)$$

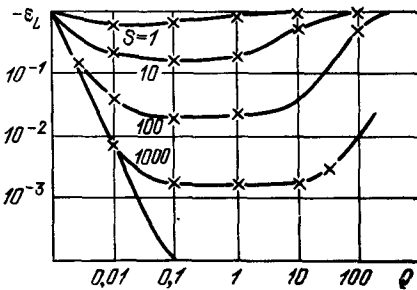


Рис. 3.18

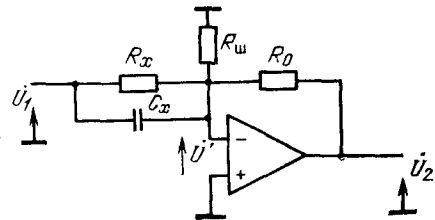


Рис. 3.19

Рис. 3.18. Графики погрешностей измерения L при $\omega/\omega_0=10^{-3}$ (схема I)

Рис. 3.19. Эквивалентная схема при измерении емкости конденсаторов

Выражение (3.24) запишем в следующем виде:

$K(j\omega) = (R_0/R_x + j\omega R_0 C_x)/(1 + \xi)$, где $\xi = \frac{1}{K} \left(\frac{R_0}{R_{\text{ш}}} + \frac{R_0}{R_x} + j\omega R_0 C_x \right)$. Так как $|\xi| \ll 1$, то можно записать $K(j\omega) = -(R_0/R_x + j\omega R_0 C_x)(1 - \xi)$. Подставив ξ , проведем тождественные преобразования, получим:

$$\operatorname{Re}[K(j\omega)] = \frac{R_0}{R_x} \left[1 - \frac{1}{K} \left(\frac{R_0}{R_{\text{ш}}} + \frac{R_0}{R_x} + \omega^2 R_0^2 C_x^2 \right) \right]; \quad (3.25)$$

$$\operatorname{Im}[K(j\omega)] = \omega C_x R_0 \left[1 - \frac{1}{K} \left(\frac{R_0}{R_{\text{ш}}} + \frac{2R_0}{R_x} \right) \right]. \quad (3.26)$$

Составляющая

$$\varepsilon = \frac{1}{K} \left(\frac{R_0}{R_{\text{ш}}} + \frac{2R_0}{R_x} \right) \quad (3.27)$$

представляет собой относительную погрешность измерения емкости, обусловленную шунтированием.

Пример 1. При $\omega R_0 C_x = 10$; $R_0/R_x < 10^3$; $R_0/R_{\text{ш}} < 10^4$; $\varepsilon \leq 10^{-2}$ из (3.27) получаем $K = 1,2 \cdot 10^4 / 10^{-2} = 1,2 \cdot 10^6$.

Погрешности измерения квадратурных составляющих, обусловленные временными задержками. Пусть на вход преобразователя подано напряжение $U_1(\psi) = U_0 \sin \omega_0 t$. Напряжение на выходе преобразователя находим, используя преобразование Лапласа. Изображение по Лапласу входного сигнала $U_1 = U_0 \omega_0 / (p^2 + \omega_0^2)$. Операторный коэффициент передачи преобразователя $K(p) = -(pR_0 C_x + R_0/R_x)$, тогда

$$U_2 = U_1 K(p) = -U \left(R_0 C_x \omega_0 \frac{p}{p^2 + \omega_0^2} + U_0 \frac{R_0}{R_x} \omega_0 \frac{1}{p^2 + \omega_0^2} \right).$$

Переходя к оригиналу, получаем

$$U_2(t) = -U_0 [R_0 C_x \omega_0 \cos \omega_0 t + (R_0/R_x) \sin \omega_0 t]. \quad (3.28)$$

Принтегрируем (3.28) за полпериода

$$I = \int_{t_1}^{t_1+T/2} U_2(t) dt = U_0 R_0 C_x \sin \omega_0 t \Big|_{t_1}^{t_1+T/2} + U_0 \frac{R_0}{\omega_0 R_x} \cos \omega_0 t \Big|_{t_1}^{t_1+T/2}.$$

Подставляя пределы и проведя тождественные преобразования, имеем

$$I = 2U_0 [R_0 C_x \sin \varphi_1 - (R_0/\omega_0 R_x) \cos \varphi_1], \quad (3.29)$$

где $\varphi_1 = \omega_0 t_1$ — фаза, соответствующая началу интегрирования. Первое слагаемое в (3.29) зависит только от C_x , а второе от $1/R_x$. При определенном выборе φ_1 можно приравнять любую из составляющих к нулю.

Положим $\varphi_1 = \pi/2 + \Delta\varphi$, где $\Delta\varphi$ — ошибка, обусловленная, например, задержками устройства управления. Тогда $I = 2U_0 (R_0 C_x \cos \Delta\varphi - \frac{R_0}{\omega_0 R_x} \sin \Delta\varphi)$. Учитывая, что $\sin \Delta\varphi \approx \Delta\varphi$; $\cos \Delta\varphi = 1 - \Delta\varphi^2/2$, получаем

$$I = 2U_0 R_0 C_x - 2U_0 \left(\frac{R_0}{R_x} \frac{\Delta\varphi}{\omega_0} + \frac{R_0 C_x}{2} \Delta\varphi^2 \right). \quad (3.30)$$

Второе слагаемое в (3.30) представляет собой погрешность, обусловленную сдвигом интервала интегрирования на $\Delta t = \Delta x / \omega_0$. Относительная погрешность

$$\delta = (\Delta y / \omega_0 R_x C_x) + \Delta \varphi^2 / 2. \quad (3.31)$$

Выражая $\Delta \varphi$ через задержку Δt , имеем

$$\delta = (\Delta t / R_x C_x) + \Delta t^2 \Delta \omega^2 / 2. \quad (3.32)$$

Как следует из (3.31) и (3.32) первая составляющая погрешности не зависит от частоты измерения и определяется только задержкой Δt и постоянной времени измеряемой цепи. Вторая составляющая уже при $\Delta \varphi = 0,1$ становится меньше 0,5%. На рис. 3.20 показаны зависимости погрешности, обусловленные сдвигом интервала интегрирования на 10^{-6} с. Такой сдвиг дают, например, ключи на МОП-структурах. При допустимой погрешности 1% и емкости $C_x = 10^{-6}$ Ф шунтирующее сопротивление должно быть не меньше 100 Ом.

Наличие синфазной составляющей может вызывать перегрузку измерительного усилителя. При амплитуде входного сигнала $U_0 = 0,1$ В перегрузка усилителя будет наблюдаться при коэффициенте передачи синфазной составляющей $R_x / R_0 = 10^2$. Для устранения этого недостатка необходимо применить компенсацию синфазной составляющей. При измерении синфазной составляющей необходимо положить $\varphi_1 = \Delta \varphi$, где ошибка $\Delta \varphi$.

Подставляя φ_1 в (3.29) и проведя преобразования, аналогичные тем, которые проводились при выводе (3.30), находим

$$I = -2U_0 \frac{R_0}{\omega_0 R_x} (1 - \omega_0 R_x C_x \Delta \varphi - \Delta \varphi^2 / 2). \quad (3.33)$$

Относительная погрешность, обусловленная сдвигом фаз, равна

$$\delta = - \left(\omega_0 R_x C_x \Delta \varphi + \frac{1}{2} \Delta \varphi^2 \right). \quad (3.34)$$

Как следует из (3.33), интеграл от синфазной составляющей за фиксированный промежуток времени (половину периода) зависит от частоты.

Влияние частотных характеристик ОУ на погрешность измерения. Частотная характеристика скорректированного ОУ аппроксимируется следующим выражением: $K(\omega) = K_0 / (1 + j\omega/\omega_c)$, где K_0 — коэффициент усиления усилителя; ω_c — частота среза АЧХ. Кроме того, при вычислении измеряемых величин предполагается, что $K_0 = \infty$, что в действительности невыполнимо. Реальный (K_p) и идеальный (K_n) коэффициенты усиления с учетом ООС и инвентирования определяются соответственно выражениями:

$$K_p(\omega) = K_0(\omega) / [1 - \beta(\omega)K_0(\omega)];$$

$$K_n(\omega) = -1/\beta(\omega),$$

где $\beta(\omega)$ — коэффициент ОС. С помощью измерения основной и квадратурной

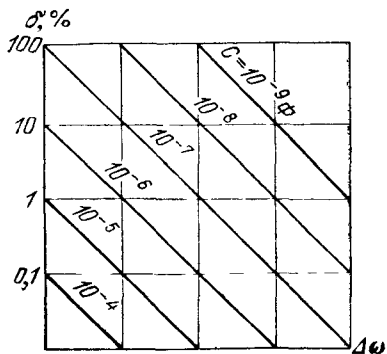


Рис. 3.20. Зависимость относительной погрешности, обусловленной сдвигом интервала интегрирования на $\Delta t = 10^{-6}$ с

составляющих переменного сигнала находят действительную и мнимую составляющие. В табл. 3.1 приведены основные схемы измерения и соответствующие им выражения действительных и мнимых составляющих коэффициентов передачи. Относительная погрешность измерения для каждой составляющей равна $\delta = (K_n - K_p) / K_n$.

3.3. ПРЕОБРАЗОВАТЕЛИ ПАРАМЕТРОВ НЕЛИНЕЙНЫХ ДВУХПОЛЮСНИКОВ

Диагностирование пассивных линейных двухполюсников (ПЛД) основано на проверке одного, наиболее характерного для данного ЭРЭ параметра (сопротивления для резисторов, емкости для конденсаторов, индуктивности для катушек индуктивностей, дросселей и т. п.). Поэтому для ПЛД отбор преобразователей параметров фактически сводится к анализу и синтезу схем для проверки выбранных параметров.

В отличие от ПЛД полупроводниковые приборы (нелинейные двухполюсники и элементарные многополюсники) характеризуются большим количеством параметров, описывающих их свойства в различных областях вольт-амперных характеристик (ВАХ) и режимах работы. В зависимости от области применения ОД у полупроводниковых приборов первостепенное значение могут иметь различные параметры. В связи с этим для проверки полупроводниковых приборов необходимо сначала определить диагностические параметры, а затем после анализа вариантов их включения в составе ГУ провести выбор схем измерительных преобразователей (ИП) с учетом шунтирующего действия других ЭРЭ.

Для описания свойств полупроводниковых приборов применяются статические, динамические и тепловые параметры и характеристики. Тепловые параметры определяются конструктивными особенностями полупроводниковых приборов и связаны с длительным временем измерения. Так, например, для измерения тепловых параметров биполярных транзисторов (БТ) необходимо время, составляющее не менее 10 мин. [55]. Поэтому при поэтапном диагностировании проверять указанную группу параметров целесообразно.

Динамические параметры полупроводниковых приборов определяются в первую очередь их реактивными сопротивлениями и характеризуют работу приборов в области высоких частот. При измерении этих параметров в составе ГУ существенное влияние оказывают паразитные емкости КУ и ГУ. Для уменьшения паразитных емкостей соединения в КУ необходимо выполнять с применением специальных мер электрического монтажа и для проверки динамических параметров использовать высокочастотные измерительные устройства. Тем не менее погрешность измерения динамических параметров полупроводниковых приборов в составе ГУ может оказаться недопустимо большой. Применение специализированного вычислительного устройства, которое на основании данных о паразитных емкостях по каждому из измерительных каналов выполняет расчет выбранных динамических параметров полупроводниковых приборов, позволит улучшить метрологические характеристики преобразователя параметров ЭРЭ. Но этот путь ведет к усложнению и удорожанию СПД, поэтому измерение динамических параметров ЭРЭ можно рекомендовать только в специальных технически и экономически обоснованных случаях диагностирования ГУ. В СПД, предназначенных для проверки широко применяемых типов ГУ,

измерение динамических параметров полупроводниковых приборов также нецелесообразно.

Следовательно, наиболее приемлемой группой параметров для диагностирования полупроводниковых приборов в составе ГУ являются статические параметры. Из всего множества параметров, характеризующих каждый конкретный тип полупроводникового прибора, необходимо выбрать некоторые наиболее информативные параметры, которые с максимальной достоверностью позволят сделать заключение о годности проверяемого ЭРЭ [64].

Измерение параметров диодов. Одними из нелинейных пассивных двухполюсников, находящихся в составе ГУ, являются полупроводниковые диоды. Эти приборы характеризуются множеством основных статических параметров: $S_d = \{U_{обр}, I_{обр}, I_{пр}, U_{пр}, I_{вп ср}\}$, где $U_{обр}$ — постоянное обратное напряжение; $I_{обр}$ — постоянный обратный ток; $I_{пр}$ — постоянный прямой ток; $U_{пр}$ — постоянное прямое напряжение; $I_{вп ср}$ — средний выпрямленный ток.

Вполне достаточным для определения работоспособности полупроводниковых приборов является проверка их в двух точках ВАХ — на прямой и обратной ветвях характеристики, в которых измеряется прямое падение напряжения при заданном токе диода, и обратный ток диода при заданном обратном напряжении. Для этих измерений можно воспользоваться ставшими уже традиционными схемами ИП для проверки сопротивления и проводимости резисторов (схемы для проверки параметров диодов приведены на рис. 3.21, а, б) [56, 57]. На этих и последующих рисунках схем ИП контрольные точки диагностируемого ГУ обозначены в виде разъёмного соединения. Возле них указаны условные обозначения коммутаторов, при помощи которых происходит подключение ИП к проверяемому ЭРЭ.

Первая из представленных схем ИП позволяет получить прямое падение напряжения $U_{пр}$ на проверяемом диоде (схема типа VD). Это следует из выражения $U_B = -(E_0/R_0)r_{пр д} \approx -I_{пр}r_{пр д} = -U_{пр}$, где E_0 — напряжение эталонного источника; R_0 — сопротивление образцового резистора; $r_{пр д}$ — прямое сопротивление диода по постоянному току (если учесть, что на инвертирующем

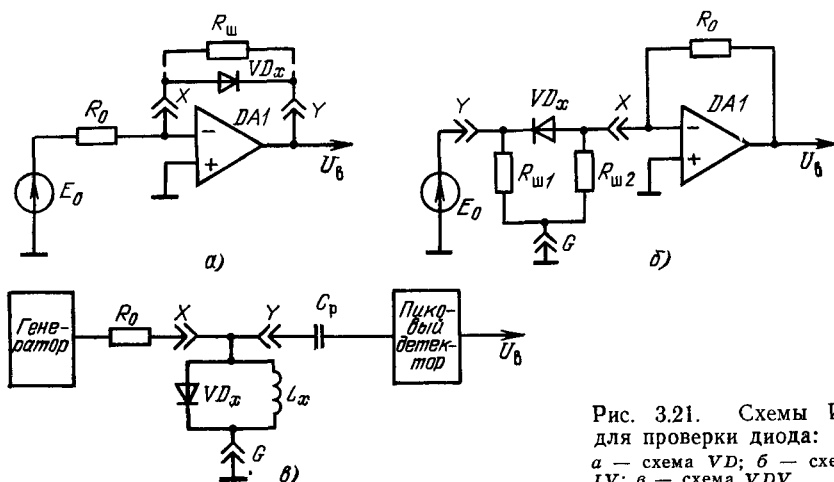


Рис. 3.21. Схемы ИП для проверки диода:
а — схема VD; б — схема IV; в — схема VDV

входе ОУ поддерживается потенциал, незначительно отличающийся от нуля, то $E_0/R_0 \approx I_{np}$).

Если же параллельно $p-n$ переходу в проверяемой электрической цепи подключен шунтирующий резистор $R_{ш}$ (см. рис. 3.21,а), то часть задаваемого тока ответвляется в резистор и выходное напряжение уменьшится. В этом случае, чтобы падение напряжения на диоде не уменьшилось, необходимо в проверяемую цепь подавать дополнительный ток $I_{ш} = U'_{np}/R_{ш}$, где U'_{np} — среднее прямое падение напряжения для проверяемого типа диода. Графически это представлено на рис. 3.22, где 1 — зависимость прямого тока диода от напряжения на переходе; 2 — зависимость падения напряжения на шунтирующем резисторе от протекающего тока; 3 — зависимость напряжения от протекаемого тока через параллельное соединение $p-n$ переход — резистор (суммарный ток равен $I_0 = I_{np} + I_{ш}$). Зная априорно шунтирующее сопротивление, можно запрограммировать необходимый задаваемый ток для проверки работоспособности $p-n$ перехода диода.

Схема, приведенная на рис. 3.21,б, позволяет проверять обратный ток диода $I_{обр}$ при заданном на переходе напряжении E_0 (схема IV). В этом случае для увеличения точности измерения имеющиеся в проверяемой цепи соединения резисторов и $p-n$ перехода в виде треугольника следует заземлять [56, 57]. При этом возможна такая ситуация, когда на месте $R_{ш1}$ окажется $p-n$ переход в открытом состоянии или $p-n$ переход с очень малым допустимым обратным напряжением (например, переход эмиттер-база БТ). Поэтому величину и полярность E_0 следует программировать для каждого конкретного случая проверки обратного тока диода в зависимости от априорных данных о топологии контролируемого печатного узла. Кроме того, иногда параллельно проверяемому $p-n$ переходу в изделиях РЭА оказывается включенным резистор. При таком соединении практически невозможно определить обратный ток перехода, ибо сопротивление параллельно включенного резистора в несколько раз меньше сопротивления закрытого $p-n$ перехода. В такой ситуации ИП позволяет только оценить, будет ли закрыт переход при подаче обратного напряжения.

В составе ГУ имеются параллельные соединения диода с индуктивностью. При проверке работоспособности диода на постоянном токе (см. рис. 3.21,а) омическое сопротивление катушки индуктивности, которое, как правило, составляет десятки ом, шунтирует переход и не позволяет измерить прямое сопротивл-

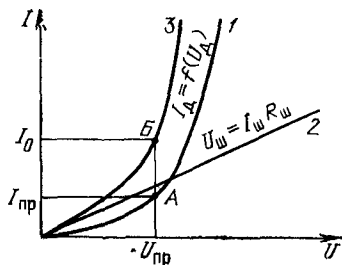


Рис. 3.22

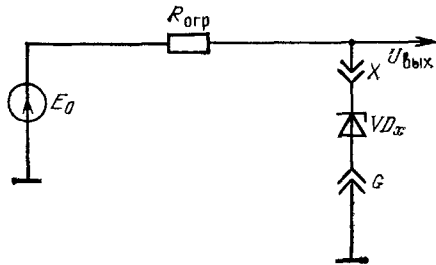


Рис. 3.23

Рис. 3.22. Вольт-амперные характеристики диода, сопротивления и параллельного соединения диод — сопротивление

Рис. 3.23. Схема ИП для проверки работоспособности стабилитронов (схема S)

ление диода. Для устранения такого нежелательного явления применяется проверка диодов на импульсном напряжении в схеме, представленной на рис. 3.21,а (схема VDV). Чтобы исключить влияние индуктивности, длительность импульсов $\tau_{\text{н}}$ генератора должна находиться в пределах $R_0 C_{\text{д}} \ll \tau_{\text{н}} \leq 5R_0/L_x$, где R_0 — сопротивление, определяющее прямой ток диода; $C_{\text{д}}$ — общая емкость диода, состоящая из диффузионной и зарядной емкостей; L_x — параллельно включенная к диоду индуктивность.

Максимальное импульсное напряжение, снимаемое с анода диода, запоминается пиковым детектором и поступает далее на аналого-цифровой преобразователь для преобразования в цифровой код. Обратный ток диода, как и для параллельного соединения диод — резистор, в данном случае измерить практически нельзя. Можно только оценить, закроется ли переход диода при подаче импульсного обратного напряжения.

Схемы, представленные на рис. 3.21, позволяют проверить работоспособность диодов в составе ГУ и измерить выбранные его статические параметры.

Измерение параметров стабилитронов. Полупроводниковые стабилитроны характеризуются следующим множеством статических параметров: $S_{\text{ст}} = \{U_{\text{ст}}, I_{\text{ст min}}, I_{\text{ст max}}, r_{\text{ст}}\}$, где $U_{\text{ст}}$ — напряжение стабилизации стабилитрона, $I_{\text{ст min}}, I_{\text{ст max}}$ — соответственно минимальный и максимальный допустимые постоянные токи стабилизации; $r_{\text{ст}}$ — дифференциальное сопротивление стабилитрона при заданном токе стабилизации. Основным функциональным назначением стабилитронов является стабилизация напряжения в заданном диапазоне, поэтому естественным методом проверки его работоспособности будет измерение этого напряжения. Предварительно необходимо проверить правильность установки стабилитрона, что можно сделать в устройстве проверки параметров диода (см. рис. 3.21,а,б). Если подтвердится правильность установки стабилитрона, то проверяется его работоспособность в составе простейшей схемы стабилизации напряжения (рис. 3.23, схема S), у которой есть возможность программировать сопротивление ограничивающего резистора $R_{\text{огр}}$ и напряжение источника питания E_0 .

Другие параметры, характеризующие более детально режим работы стабилитрона, имеют долговременный характер проверки, а потому при поэтапном диагностировании их проверять нецелесообразно.

Измерение тока утечки полярных конденсаторов. Правильность установки полярного конденсатора в ГУ можно проверить по его току утечки, обладающему нелинейной характеристикой в зависимости от полярности приложенного напряжения. Для этого можно воспользоваться схемой ИП для проверки обратного тока диода (рис. 3.21,б), в которой программируется напряжение E_0 образцового источника (схема типа IC). Если же параллельно конденсатору установлен резистор, то в этом случае также, как и для параллельного соединения p - n переход — резистор, практически нельзя определить ток утечки конденсатора из-за значительно большого тока, протекающего через резистор.

3.4. ПРЕОБРАЗОВАТЕЛИ ПАРАМЕТРОВ ТИРИСТОРОВ И ТРАНЗИСТОРОВ

Измерение параметров тиристор. Одним из элементарных многополюсников, который довольно часто встречается в составе ГУ РЭА, особенно в источниках питания и устройствах автоматики, является трехэлектродный тиристор.

Он характеризуется следующим множеством статических параметров: $S_{т.ир} = \{I_{у.от\ т}, U_{откр\ т}, I_{зкр\ т}, I_{откр\ т}\}$, где $I_{у.от\ т}$ — постоянный отпирающий ток управляющего электрода; $U_{откр\ т}$ — напряжение в открытом состоянии тиристора; $I_{зкр\ т}$ — ток в закрытом состоянии тиристора; $I_{откр\ т}$ — ток в открытом состоянии тиристора. Эти параметры описывают свойства тиристора в двух его состояниях — закрытом и открытом.

Оценить работоспособность тиристора в составе ГУ можно или по значению протекающего тока в закрытом $I_{зкр\ т}$ и открытом $I_{откр\ т}$ состояниях, или по напряжению на аноде тиристора в двух режимах. Более простым способом является измерение напряжения на аноде тиристора в закрытом (на управляющий электрод ток не подается) и открытом состояниях (при подаче на управляющий электрод необходимого тока спрямления). Напряжения на аноде тиристора измеряется в приведенной на рис. 3.24 схеме ИП (схема типа VS). Эта схема позволяет определить, верно ли установлен тиристор в составе ГУ и работоспособен ли он при заданном управляющем токе. В большинстве случаев такой проверки оказывается достаточно для того, чтобы сделать вывод о правильности функционирования трехэлектродного тиристора в составе ГУ.

Измерение параметров биполярных транзисторов. Значительное место среди активных ЭРЭ, установленных в составе ГУ, занимают биполярные транзисторы (БТ). В [55] отмечается, что для полного описания характеристик БТ существует несколько сотен параметров. Из них в справочники и технические условия на БТ включается только необходимый минимум в количестве 20—40 параметров, несколько наиболее важных вольт-амперных характеристик (ВАХ) и зависимостей ряда параметров от температуры и режима работы. Они позволяют выполнить расчет остальных параметров.

В составе ГУ РЭА биполярные транзисторы применяются в усилительном и ключевом режимах, поэтому из существующих параметров БТ необходимо выбрать наиболее характерные именно для этих областей работы параметров. В [58] для описания основных свойств БТ выделены девять основных параметров. Из них граничная частота коэффициента передачи тока $f_{гр}$, максимальные постоянная $P_{мах}$ и импульсная $P_{и\ мах}$ мощности рассеяния, выделяющиеся на БТ без теплоотвода, максимальная $t_{пер\ мах}$ и минимальная $t_{пер\ мин}$ температуры коллекторного перехода БТ входят в состав динамических и тепловых па-

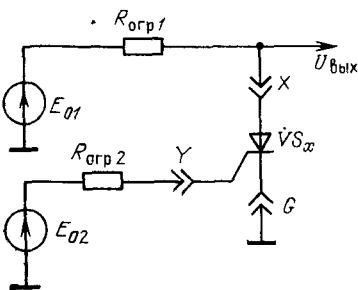


Рис. 3.24

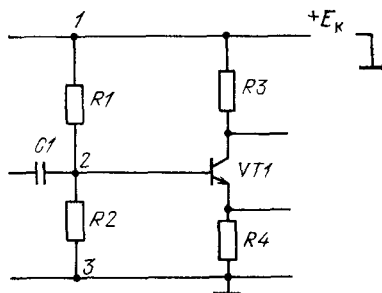


Рис. 3.25

Рис. 3.24. Схема ИП для проверки работоспособности тиристора (схема VS)

Рис. 3.25. Фрагмент схемы ГУ для проверки работоспособности транзистора

раметров, а потому по соображениям, изложенным в § 3.3, проверять их нецелесообразно. Максимальные постоянные напряжения $U_{КБ\max}$ и $U_{БЭ\max}$ определяются по загибу ВАХ транзистора, снятой при достаточно коротких импульсах, исключающих разогрев переходов [55]. Поэтому из-за значительной трудоемкости их получения для проверки работоспособности БТ в ГУ эти параметры контролировать также иррационально.

Из оставшихся основных параметров коэффициент передачи тока в схеме с общим эмиттером $h_{21э}$ характеризует работу БТ в области усиления, а обратный ток коллекторного перехода $I_{КБО}$ — в области отсеки при подключенном к выводам коллектора и базы источнике питания и отключенном эмиттере. Для характеристики БТ в области насыщения (ключевой режим работы) эти параметры следует дополнить напряжением насыщения между коллектором и эмиттером $U_{КЭ\text{нас}}$ при заданном токе базы.

Параметры БТ $h_{21э}$ и $I_{КБО}$ нельзя измерить в составе ГУ в явном виде из-за всегда присутствующих резисторов (рис. 3.25), которые шунтируют переходы проверяемого транзистора. В составе ГУ можно только оценить косвенные значения этих параметров. Напряжение насыщения $U_{КЭ\text{нас}}$ можно измерить со значительно большей точностью, чем например параметр $h_{21э}$. Объясняется это тем, что влияние сопротивлений резисторов R_2, R_4 (рис. 3.25) можно учесть, увеличив ток базы на $I_{РБ} = U'_{БЭ\text{нас}} / (R_2 + R_4)$, где $U'_{БЭ\text{нас}}$ — среднее значение напряжения насыщения перехода база — эмиттер БТ, а влияние сопротивлений резисторов R_1, R_3 — увеличив ток коллектора на $I_{РК} = U'_{КЭ\text{нас}} / (R_1 + R_3)$, где $U'_{КЭ\text{нас}}$ — среднее значение напряжения насыщения перехода коллектор — эмиттер для проверяемого типа транзистора.

Учитывая, что для полной характеристики работы БТ в ключевом режиме необходимо проверить и закрытое состояние транзистора, контроль БТ по параметру $U_{КЭ\text{нас}}$ является одновременно достаточным и для определения работоспособности транзистора. Следовательно, основным параметром, характеризующим работоспособность транзистора, можно выбрать $U_{КЭ\text{нас}}$, а для дополнительных проверок рекомендовать схемы, позволяющие оценить значения $h_{21э}, I_{КБО}$ по косвенным измерениям.

Перейдем теперь к рассмотрению возможных схем ИП для измерения выбранных параметров. Несколько способов проверки работоспособности транзисторов в узлах РЭА описано в [59]. Предварительно рекомендуется проверить исправность цепей электродов транзисторов, а затем приступить к проверке самих транзисторов. В основе первых трех предложенных способов лежит принцип изменения режима работы транзистора путем внешних коммутаций при подаче напряжения питания. Они позволяют судить только о исправности транзисторов. В этой же работе описывается способ проверки транзистора по известной карте напряжений, а также способ измерения обратного тока коллектор — эмиттер транзистора. В неисправном транзисторе он в 5—10 раз больше. В последнем способе измеряется один из параметров транзистора, этот способ может применяться при контроле транзисторов в ГУ, если исключено влияние других цепей на контролируемый транзистор.

Проверка исправности транзисторов по обратному току коллектор — эмиттер транзистора предлагается также в [60]. Хотя наиболее надежный показатель качества транзисторов — обратные токи $I_{КБО}, I_{ЭБО}$ [55], проверка их в ГУ сопряжена со значительными трудностями (практически невозможно создать разрыв коллекторной или эмиттерной цепи). Поэтому определяют обрат-

ный ток коллектор — эмиттер, который равен [60] $I'_{КЭ} = I_{КЭ0} (1 + h_{21э}) / (1 + h_{21э} + h_{21эв})$, где $h_{21эв}$ — коэффициент передачи тока в схеме с общим эмиттером при инверсном включении транзистора.

Так как у неисправных транзисторов обратный ток коллектор — эмиттер в 5—10 раз больше, то метод позволяет с большой эффективностью проводить отбраковку неисправных транзисторов. Ограничением применения данного способа служит отсутствие в проверяемой схеме коллекторного резистора $RЭ$ (рис. 3.25). В таком случае его следует подключить дополнительно, а при измерениях учитывать ток, протекающий по резистору $R1$.

Способы, позволяющие определить коэффициент передачи тока, описаны в [61, 63]. В устройстве [61], приведенном на рис. 3.26, определяется работоспособность и правильность установки транзистора в составе ГУ, а также статический коэффициент передачи тока в режиме большого сигнала

$$h_{21э} = I_{К} / I_{Б} = U_{в2} R1 / (E_0 R2),$$

где E_0 — напряжение образцового источника питания; $U_{в2}$ — напряжение на входе второго ОУ; $R1, R2$ — сопротивления эталонных резисторов $R1, R2$; $R_{ш1}, R_{ш2}, R_{ш3}$ — шунтирующие сопротивления в проверяемом устройстве. Коэффициент $h_{21э}$ измеряется при пониженных коллекторных напряжениях, что предотвращает возможный выход из строя других элементов, расположенных рядом с проверяемым транзистором. Однако полученный $h_{21э}$ меньше справочного, так как при малых напряжениях на коллекторе коэффициент передачи уменьшается [55], и тогда необходимо вводить поправочный коэффициент для вычисления фактического значения $h_{21э}$.

Другой вариант устройства, которое позволяет измерить коэффициенты передачи тока транзистора, приведен в [62, 63]. При шунтировании переходов транзистора элементами проверяемого ГУ (рис. 3.27) коэффициенты передачи будут измерены с погрешностью, определяемой дополнительными токами, протекающими по шунтирующим сопротивлениям. Оценим эту погрешность. При практически нулевом токе ОУ на $DA1$ токи резисторов $R1$ и $R2$ текут в коллектор транзистора VT_x и через сопротивление $R_{ш1}$. Ток $I_{R1} = U_{ш1} / R1 = U_{в1} / R_{ш1} + I_{К} + U_{ш2} / R_{ш2}$, где $U_{ш1}, U_{ш2}$ — напряжения образцовых источников питания; $U_{в1}$ — постоянная составляющая выходного напряжения ОУ на $DA1$; $I_{К}$ —

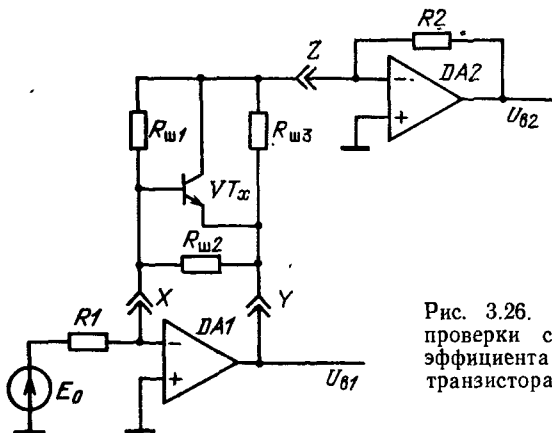


Рис. 3.26. Схема ИП для проверки статического коэффициента передачи тока транзистора

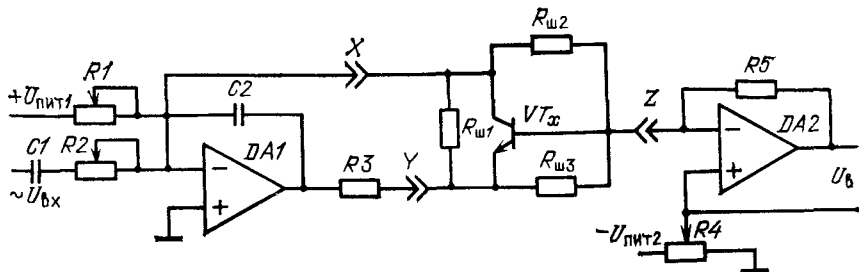


Рис. 3.27. Схема ИП для измерения коэффициентов передачи тока транзистора (схема *NB*)

постоянная составляющая тока коллектора; $R_{ш1}, R_{ш2}$ — сопротивления шунтирующих резисторов.

Постоянная составляющая выходного напряжения второго ОУ на *DA2* $U_{в} = (I_{Б} - I_{R_{ш2}} + I_{R_{ш3}})R_5$, где $I_{ш2} = U_{п2}/R_{ш2}$; $I_{R_{ш3}} = (U_{п2} - U_{в1})/R_{ш3}$. Ток базы проверяемого транзистора $I_{Б} = I_{К}/h_{21Э}$. После несложных преобразований из приведенных выражений получим

$$h_{21Э} = \frac{U_{п1}/R_1 - U_{в1}/R_{ш1} - U_{п2}/R_{ш2}}{U_{в}/R_5 + U_{п2}/R_{ш2} - (U_{п2} - U_{в1})/R_{ш3}}$$

откуда, дополнительно измерив выходное напряжение $U_{в1}$ первого ОУ и зная сопротивления шунтирующих резисторов, можно определить коэффициент передачи тока.

Аналогично определяется коэффициент $h_{21Б}$:

$$h_{21Б} = \frac{U_{вх}/R_2 - U_{в1}/R_{ш1}}{U_{в}/R_5 - U_{в1}/R_{ш3}}$$

где $U_{вх}$, $U_{в1}$, $U_{в}$ — амплитудные значения переменных напряжений соответственно входного и выходного для ОУ на *DA1* и выходного для ОУ на *DA2*.

Представленная на рис. 3.27 схема с небольшими изменениями используется для измерения коэффициентов передачи тока БТ в составе ГУ РЭА. Для измерения обратного тока коллектор — эмиттер применяется схема ИП, приведенная на рис. 3.21,б (эмиттер БТ соединяется с общей шиной измерительной схемы).

Напряжение насыщения $U_{КЭнас}$ БТ проверяется по схеме, приведенной на рис. 3.28 (схеме ИП для проверки *n-p-n* транзисторов присвоено обозначение *NF*, а для проверки *p-n-p* транзисторов *PF*). Сопротивление резистора R_2 определяет ток коллектора испытуемого транзистора, сопротивление резистора R_1 — ток базы. Выходное напряжение снимается с коллекторного и эмиттерного выводов транзистора.

В составе ГУ РЭА встречаются соединения БТ с другими типами ЭРЭ, фрагменты которых приведены на рис. 3.29. В этих предельных случаях для подтверждения работоспособности БТ необходимо увеличивать время измерения для заряда емкости C_1 (рис. 3.29,а) или тока базы проверяемого БТ на (рис. 3.29,б) $I_{R_1} = U'_{БЭнас}/R_1$, где $U'_{БЭнас}$ — среднее значение напряжения

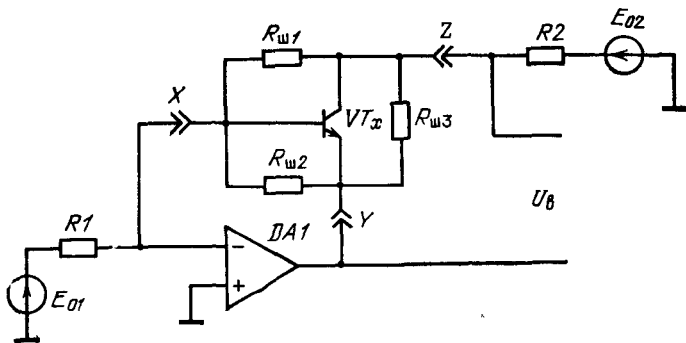


Рис. 3.28. Схема ИП для проверки напряжения насыщения $U_{КЭ\text{ нас}}$ и биполярного транзистора (схема NF)

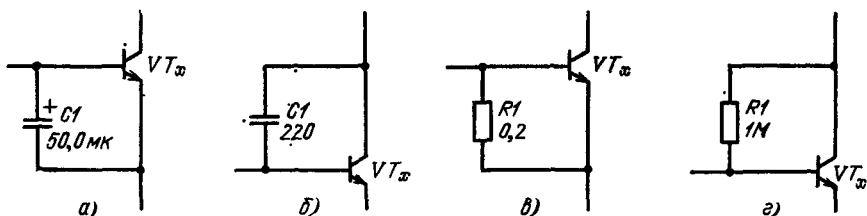


Рис. 3.29. Варианты соединений конденсаторов и резисторов с биполярным транзистором в составе ГУ:

а, б — соединения конденсаторов с БТ; в, г — соединение резисторов с БТ

насыщения — база — эмиттер проверяемого типа транзистора. Для выполнения этих требований ИП, представленный на рис. 3.28, должен иметь каскад с мощным выходным усилителем, а устройство для проверки БТ обладать возможностью программирования момента времени проведения измерения.

Измерение параметров полевых транзисторов. Значительное место среди полупроводниковых приборов, установленных в ГУ, занимают полевые транзисторы (ПТ). Они характеризуются следующим множеством основных статических параметров [58]: $S_{ПТ} = \{S, I_c, I_{c\text{ нач}}, I_{з\text{ отс}}, I_{з\text{ ут}}\}$, где S — крутизна характеристики; I_c — ток стока при заданных напряжениях на затворе и стоке; $I_{c\text{ нач}}$ — начальный ток стока; $U_{з\text{ отс}}$ — напряжение на затворе относительно истока, при котором происходит закрывание транзистора (напряжение отсечки); $I_{з\text{ ут}}$ — ток утечки затвора.

Параметры S, I_c характеризуют рабочий участок ВАХ ПТ при заданных напряжениях на затворе и стоке. Между током стока I_c , напряжением отсечки $U_{з\text{ отс}}$ и буквенным обозначением типа ПТ существует прямая связь. Поэтому для определения типа проводимости канала и проверки буквенного обозначения транзистора достаточно измерить ток стока I_c . Измерение крутизны характеристики S ПТ в составе ГУ позволит проверить усилительные свойства транзистора.

Расположение начального участка ВАХ ПТ характеризуют параметры $I_{c\text{ нач}}, U_{з\text{ отс}}$. Для их измерения на затвор ПТ подается линейно-изменяющееся напряжение и контролируется ток стока. Когда он достигнет заданного

значения, производится измерение напряжения на затворе ПТ. Метод проверки указанных параметров следует рекомендовать в случаях, когда существует большая вероятность установки транзистора с другим буквенным обозначением, а для проверяемого ГУ установка ПТ с другим напряжением отсечки имеет существенное значение. В большинстве случаев применения ПТ в составе ГУ параметры $I_{0 \text{ нач}}$, $U_{3И \text{ отс}}$ для определения работоспособности транзистора измерять не следует.

Последний из приведенных статических параметров ПТ $I_{3 \text{ ут}}$ характеризует качество изготовления транзистора и имеет очень малое численное значение. Учитывая, что в составе ГУ в большинстве случаев параллельно переходу затвор — исток установлен резистор, контролировать этот параметр нет практической необходимости.

Динамические параметры характеризуют работу ПТ в области высоких частот, и по соображениям, изложенным выше, от измерения этих параметров можно отказаться. Следовательно, для оценки правильности установки и функционирования ПТ в составе ГУ достаточно измерить ток стока при заданных напряжениях на затворе и стоке, а для проверки усилительных свойств ПТ контролировать крутизну характеристики транзистора.

Рассмотрим теперь схемы ИП, позволяющие измерить указанные параметры ПТ. Основными режимами работы ПТ, как и БТ, является усилительный и ключевой [65]. В режиме усиления сигнала рабочая точка задается в пологой области характеристик ПТ выбором напряжений на затворе и стоке, в ключевом режиме рабочая точка выбирается в крутой области ВАХ ПТ. В обоих случаях выбор рабочей точки определяется напряжениями на затворе и стоке. Тогда для определения работоспособности ПТ можно рекомендовать схему ИП (рис. 3.30), которая является упрощенным вариантом схемы, приведенной в [66]. Представленная схема ИП позволяет организовать ключевой и усилительный режимы проверки ПТ изменением напряжения на затворе E_3 , и ей присвоено обозначение: для ПТ с p -каналом — FP , с n -каналом — FN .

Постоянная составляющая выходящего напряжения U_b пропорциональна току стока I_c транзистора, что следует из выражения $U_b = - \left(- \frac{E_c}{R_{СИ}} R_0 \right) = I_c R_0$, где E_c — напряжение на стоке проверяемого транзистора; $R_{СИ}$ — сопротивление канала сток — исток ПТ. С учетом шунтирующего влияния сопротивлений $R_{ш1} — R_{ш3}$ выходное напряжение $U_b = I_c R_0 + (E_c / R_{ш3} - E_3 / R_{ш2}) R_0$, откуда,

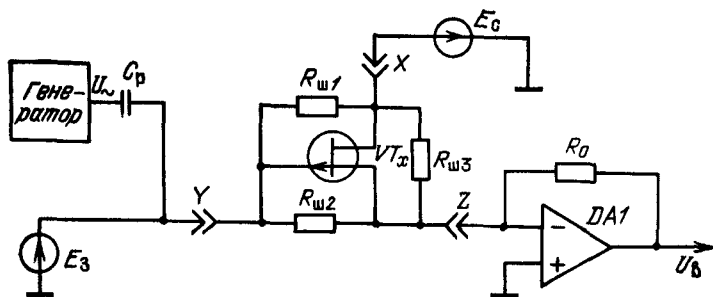


Рис. 3.30. Схема ИП для проверки работоспособности полевых транзисторов (схема FP)

зная напряжения E_c , E_3 и сопротивления резисторов $R_{ш2}$, $R_{ш3}$, можно вычислить фактический ток стока I_c .

Как известно [65], крутизна характеристики ПТ $S = \Delta I_c / \Delta U_3$, где ΔI_c — приращение тока стока; ΔU_3 — приращение напряжения на затворе ПТ. Применительно к схеме ИП, приведенной на рис. 3.30, приращения тока стока и напряжения на затворе соответственно будут равны $\Delta I_c = U_{вн} / R_0$; $\Delta U_3 = U_{вн}$, и тогда $S = U_{вн} / (U_{вн} R_0)$. Из-за влияния шунтирующих сопротивлений, усвоенных в ГУ, переменная составляющая выходного напряжения $U_{вн} = -SR_0 U_{вн} + R_0 U_{вн} / (R_{ш2} + R_0 U_{вн} / (R_{ш1} + R_{ш2}))$ откуда также можно определить действительное значение крутизны характеристики ПТ.

Учитывая, что в составе ГУ параллельно выводам ПТ могут быть установлены конденсаторы, указанная схема ИП для проверки ПТ, также, как и схема ИП для проверки функционирования БТ, должна иметь возможность программирования момента времени, в которой проводится измерение.

Представленная на рис. 3.30 схема для проверки функционирования ПТ на основании измеренных значений U_3 и $U_{вн}$, а также данных о сопротивлениях шунтирующих резисторов и напряжениях источников питания позволяет получить после несложных вычислений параметры I_c и S ПТ.

3.5. ПРОВЕРКА МНОГОПОЛЮСНИКОВ В СОСТАВЕ ГИБРИДНЫХ УЗЛОВ

Контроль трансформаторов. Одним из простейших четырехполюсников, которые встречаются в составе ГУ РЭА, является трансформатор с двумя обмотками. Главное назначение трансформатора состоит в преобразовании амплитуды сигналов периодической формы с одновременным согласованием сопротивлений источника сигнала и нагрузки. Поэтому естественной схемой проверки трансформаторов будет измерение коэффициента трансформации синусоидального или импульсного сигнала. Для исключения случаев возникновения перенапряжений в схеме контролируемые обмотки следует включить так, чтобы вторичная обмотка по отношению к первичной была понижающей. Схема ИП для проверки трансформаторов (схема Т) приведена на рис. 3.31. Выходное напряжение пикового детектора в этой схеме $U_0 = n_{тр} U_{вх}$, где $n_{тр} = \omega_2 / \omega_1$ — отношение количества витков вторичной обмотки к первичной; $U_{вх}$ — амплитуда сигнала на первичной обмотке трансформатора.

Если трансформатор имеет более двух обмоток, то поочередно проверяют все пары обмоток (количество проверок равно количеству вторичных обмоток). В этом случае включение проверяемой пары обмоток выполняется также, как и при контроле трансформаторов с двумя обмотками: вторичная обмотка по отношению к первичной должна быть понижающей.

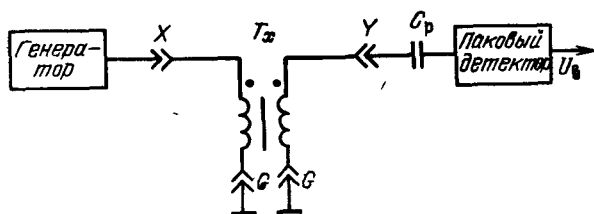


Рис. 3.31. Схема ИП для проверки трансформаторов (схема Т)

Контроль коммутирующих элементов. В качестве коммутирующих элементов аналоговых сигналов в составе ГУ применяются электромагнитные реле и аналоговые ключи. В основе проверки этих ЭРЭ лежит принцип их функционирования «разомкнутое состояние — замкнутое состояние», в которых сопротивление коммутируемого канала изменяется на несколько порядков. Для определения этих двух противоположных состояний коммутирующих ЭРЭ можно воспользоваться схемой ИП для измерения проводимости резисторов (см. рис. 3.3). Дополнительно в ИП необходимо ввести источники напряжения для управления включением реле или аналогового ключа (см. рис. 3.32). В зависимости от состояния канала (замкнут или разомкнут) на выходе формируется высокий или низкий уровень напряжения. Резистор R_{01} в схемах К и КА служит для ограничения протекающего тока при замкнутом состоянии проверяемого реле или ключа. Формирователь в схеме КА управляет моментом включения аналогового ключа.

Измерение параметров линейных интегральных схем. В составе ГУ применяются различные типы аналоговых ИС. Их можно проверять как по наиболее характерным для каждого типа ИС параметрам, так и на выполнение требуемой функции. В обоих случаях это самостоятельная задача, требующая обоснования выбора конкретных параметров аналоговых ИС для их проверки в составе ГУ и разработки схем ИП, которая выходит за рамки данной книги. В качестве примера можно лишь остановиться на схемах ИП для проверки наиболее распространенных аналоговых ИС — линейных аналоговых ИС (ЛИС), которые в составе ГУ используются как ОУ. Указанные ИС, несмотря на разнообразие их технологических и конструктивных решений, обладают следующими характерными статическими параметрами [67]:

$S_{OU} = \{K_u u, R_{вх}, R_{вых}, I_{вх}, \Delta I_{вх}, U_{см}\}$, где $K_u u$ — коэффициент усиления напряжения ОУ с разомкнутой ОС; $R_{вх}$ — входное сопротивление ОУ; $R_{вых}$ — выходное сопротивление ОУ; $I_{вх}$ — входной ток ОУ по одному из входов; $\Delta I_{вх}$ — разность входных токов ОУ; $U_{см}$ — напряжение смещения нуля ОУ.

В составе ГУ из-за влияния всегда присутствующих других ЭРЭ, задающих режим работы ОУ, перечисленные параметры претерпевают изменения. Поэтому для проверки работоспособности ОУ рекомендуется измерять коэффициент усиления ОУ с замкнутой цепью ОС, который является основным показателем функционирования ОУ. Так как нельзя исключить влияния ЭРЭ, установленных вместе с ОУ в составе ГУ, то в схеме ИП включается дополнитель-

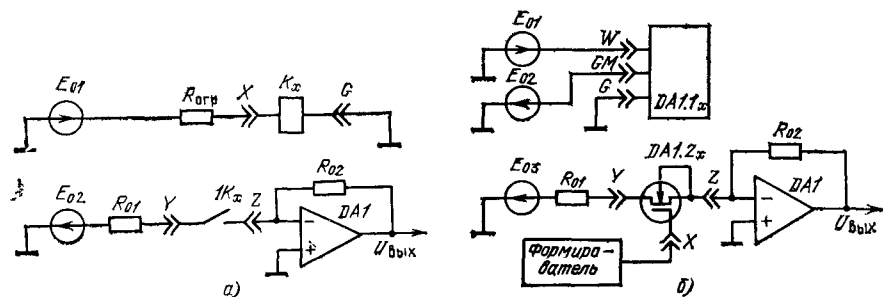


Рис. 3.32. Схемы КП для контроля работоспособности электромагнитных реле: а — схема К; б — схема КА

ная цепь из резисторов, которые вместе с существующими ЭРЭ задают коэффициент усиления ОУ, равный $\kappa'_{ОУ}$ и находящийся в интервале $1 < \kappa'_{ОУ} < \kappa_{ОУ}$, где $\kappa_{ОУ}$ — коэффициент усиления ОУ в составе ГУ. И хотя нет строгой корреляции между коэффициентом усиления ОУ и другими параметрами, проверка ЛИС по коэффициенту усиления с замкнутой цепью ОС позволяет сделать заключение о работоспособности ОУ в составе ГУ. Учитывая, что в ОД может быть несколько ОУ, гальванически связанных между собой, проверку ОУ следует выполнять на импульсном напряжении с обязательным разделением входных и выходных цепей ОУ от ИП по постоянной составляющей. Для этого используются разделительные конденсаторы C_{p1} и C_{p2} (рис. 333). Применение импульсного напряжения позволяет одновременно убедиться в частотных свойствах ОУ. Импульсное напряжение с выхода ОУ подается на пиковый детектор в схеме ИП, где выпрямляется, запоминается и далее поступает на АЦП для преобразования в цифровой код.

Схемы ИП для двух наиболее распространенных вариантов применения ОУ (инвертора и повторителя) приведены на рис. 333, а, б, которым соответственно присвоены условные обозначения А и АR. Выходное напряжение для схемы проверки ОУ в инвертирующем включении $U_{в.п} = -U_m R_{02}/R_{01}$, где U_m — амплитуда импульсного напряжения, R_{01} , R_{02} — сопротивления образцовых резисторов ИП. В схеме повторителя выходное напряжение $U_{в.п} = U_m$. На

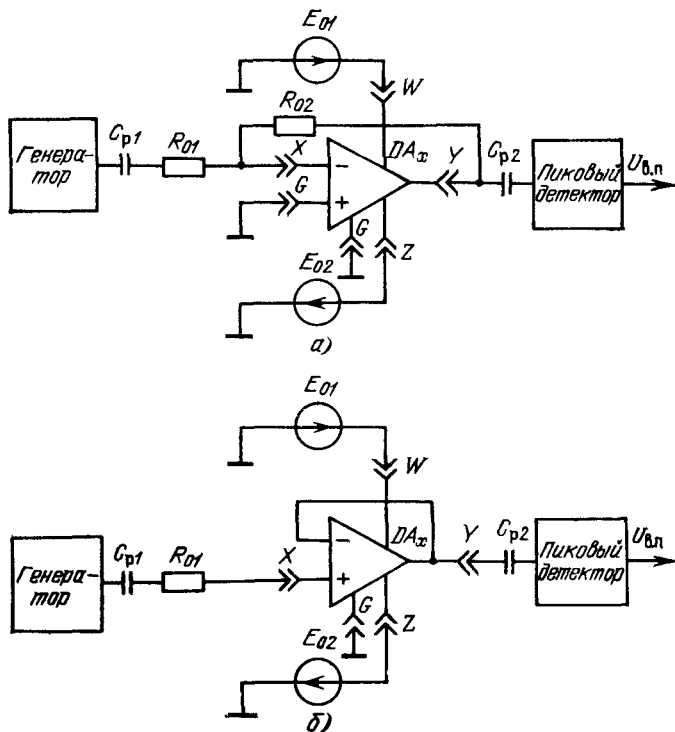


Рис. 333 Схемы ИП для проверки инвертирующего (а) и неинвертирующего (б) включения ЛИС

вход никового детектора подаются положительные импульсы, поэтому генератор для проверки инверторов должен выдавать импульсы отрицательной полярности, а для проверки повторителей — положительной

Контроль фрагментов микросборок. Особую группу применительно к поэлементному диагностированию составляют микроэлектронные изделия, в частности гибридные ИС и микросборки. Это связано с определенными техническими трудностями, возникающими при проверке компонентов микросборок из-за ограниченности доступа к их внутренним точкам. Поэтому для некоторых типов микросборок нельзя выполнить основное условие поэлементного диагностирования, позволяющее обеспечить полную проверку всех ЭРЭ — подсоединиться ко всем точкам электрических связей ЭРЭ при помощи игольчатого контактного устройства (зонда) из-за малых размеров кристалла, на котором расположены компоненты ИС. Для уменьшения указанного нежелательного явления в микросхеме вводятся дополнительные контактные площадки (контрольные точки), которые в определенной степени позволяют улучшить контролепригодность проверяемого кристалла ИС. В связи с ограничением на количество контактных площадок возникают сложности с обеспечением электрического разделения контролируемых ЭРЭ в ОД. Эти трудности существенно возрастают с увеличением степени интеграции ИС.

Анализ встречающихся сочетаний ЭРЭ в составе микросборок в зависимости от возможности доступа к элементам позволяет разбить последние на три группы микросборки, в которых возможен отдельный контроль всех ЭРЭ, входящих в состав ОД, микросборки, в которых предусмотрен отдельный контроль подмножества ЭРЭ, входящих в состав ОД, и контроль оставшихся ЭРЭ в составе неполных функциональных узлов; микросборки, в которых возможен контроль только функционально законченных узлов. Первая группа микросборок может быть проверена при помощи ИП, приведенных в настоящей главе. Третью группу микросборок можно проконтролировать соответствующими средствами контроля аналоговых или цифровых узлов [68].

Особый интерес применительно к поэлементному диагностированию представляет вторая группа микросборок, в составе которой имеются неполные функциональные узлы. Их, в свою очередь, можно разделить на две подгруппы: подгруппа неполных функциональных узлов с одним усилительным элементом (транзистором), подгруппа неполных функциональных узлов с двумя и более усилительными элементами (транзисторами).

Наиболее типичные фрагменты микросборок одной из самых распространенных логических схем ТТЛ представлены на рис. 3.34. Для проверки работоспособности фрагментов микросборок, приведенных на рис. 3.34, а, б, можно при-

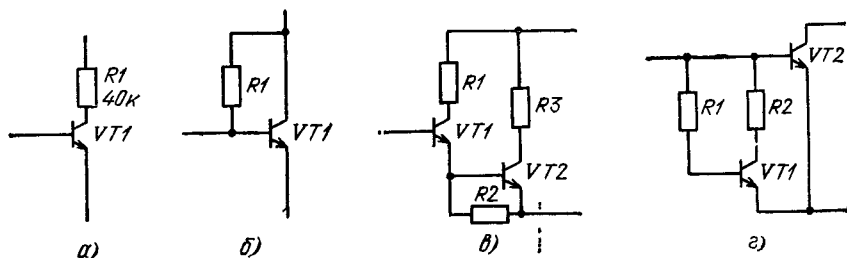


Рис. 3.34 Фрагменты микросборок первой (а, б) и второй (в, г) подгруппы

менить схему ИП NF для контроля БТ в ключевом режиме (см. рис. 3.28), соответствующим образом запрограммировав токи базы и коллектора для каждого из имеющихся вариантов включения транзисторов. Так, например, для варианта схемы, приведенного на рис. 3.34,а, ток базы следует выбирать из условия $I_{B \text{ нас}} \geq [1,5 \dots 2] I_{K \text{ нас}} / h_{21 \text{ в min}}$, где применительно к нашему варианту $I_{K \text{ нас}} = (E_{02} - U'_{KЭ \text{ нас}}) / (R_0 + R1)$, что при $E_{02} = 2 \text{ В}$, $U'_{KЭ \text{ нас}} = 0,4 \text{ В}$; $R1 = 40 \text{ кОм}$; $h_{21 \text{ в}} = 40$; $R_0 = 1 \text{ кОм}$ составит $I_{B \text{ нас}} \geq 0,0015 - 0,002 \text{ мА}$.

Полученный таким образом ток базы позволит создать режим насыщения БТ на минимальном возможном уровне. Если же использовать для проверки приведенного фрагмента микросборки схему ИП для контроля БТ в усилительном режиме (см. рис. 3.27), то необходимо определить ток коллектора проверяемого фрагмента для создания рабочей точки в области усиления. Ориентировочное значение тока коллектора можно получить из выражения $I_K \leq (U_{в1} - U_{KЭ}) / R1$, что при $U_{в1} \approx 5 \text{ В}$, $U_{KЭ} \approx 1 \text{ В}$ составит $I_K \leq 0,1 \text{ мА}$. Большой ток коллектора выбирать нежелательно, ибо это приведет к увеличению падения напряжения на резисторе $R1$, которое вместе с падением напряжения $KЭ$ может превысить допустимое напряжение для схем ТТЛ ($E_0 \leq 5,5 \text{ В}$).

Фрагменты микросборки, приведенные на рис. 3.34,в, г, также можно проверить в схемах ИП для контроля напряжения насыщения или измерения $\eta_{21 \text{ в}}$ (см. рис. 3.27 и 3.28) БТ. Только в этом случае следует учитывать увеличение выходного напряжения $U_{в1}$ за счет последовательного соединения двух $p-n$ переходов (рис. 3.34,в) или увеличения тока, который открывает транзисторы (рис. 3.34,г) и составит $I_0 = I_{B1} + I_{K1} + I_{B2}$, где I_{B1} , I_{B2} — токи базовых переходов первого и второго транзисторов, I_{K1} — ток коллектора первого транзистора.

Другие типы логических схем содержат аналогичные фрагменты, которые можно проверить в ключевом режиме как инвертор или повторитель или же в усилительном режиме, используя схемы ИП, приведенные на рис. 3.27, 3.28 и 3.30. Отдельную подгруппу составляют логические схемы эмиттерно-связанной логки, для проверки фрагментов которой, кроме перечисленных схем ИП, еще требуется применение ИП для контроля уровней напряжений с небольшими изменениями можно использовать схему типа S (см. рис. 3.23), в которой $R_{огр} = 0$, а проверяемое напряжение с требуемой контрольной точки через второй коммутатор Y поступает на АЦП СПД.

Фрагментами аналоговых ИС являются инвертирующие усилители, усилители-повторители, отдельные резисторы, диоды, БТ, аналоговые эталоны (стабилизаторы напряжения, эталоны тока, отражатели тока) и другие каскады устройств, содержащие усилительные элементы. Для проверки их работоспособности можно воспользоваться схемами, приведенными в § 3.1, а также на рис. 3.27, 3.28, 3.30 и 3.33, и модифицированной схемой типа S для контроля напряжений. Аналогично после тщательного рассмотрения конкретного фрагмента микросборки и составления перечня возможных дефектов производится выбор из представленных схем ИП основной схемы для проверки фрагмента и дополнительных схем ИП для диагностирования неисправностей, которые позволяют наиболее полно проверить требуемый фрагмент.

Проверка правильности установки ИС. Полная тестовая проверка ИС осуществляется после подключения к ОД всех питающих напряжений. При этом в случае неправильной установки отдельных ИС возможно появление вторичных дефектов. Поэтому предварительно необходимо проверить все ИС на правиль-

ность установки. Выполняют это с применением одной из схем ИП, описанных ранее. Так, у линейных ИС проверяется заранее известное сопротивление между заданными двумя выводами ИС в схеме ИП типа *RU* или *RUM*. У элементов транзисторно-транзисторной логики правильность установки контролируется по защитному диоду во входной цепи ИС в схеме *VD*. Правильность ориентации ИС транзисторной логики со связанными эмиттерами рекомендуется определять по прямому падению напряжения на *p-n* переходе и резисторе одного из входных транзисторов в схеме *VD*, в ИС диодно-транзисторной логики с простым инвертором — по сопротивлению коллекторного резистора в схеме *RU* или *RUM*. В общем, для проверки правильности ориентации аналоговых и цифровых ИС необходимо проанализировать электрическую схему ИС и выделить один из пассивных двухполюсников или элементарных многополюсников, к которому имеется непосредственный доступ со стороны выводов ИС и который можно проверить в составе одной из рассмотренных схем ИП. Если в результате проверки выбранного ЭРЭ для контроля ориентации ИС получаем требуемый выходной сигнал ИП, то ИС установлена правильно. В противном случае следует перепаять ИС, проверить повторно правильность ее установки и только затем приступить к полной тестовой проверке.

Методы защиты ЭРЭ при поэлементном диагностировании. Одним из принципов поэлементного диагностирования является организация неповреждающего режима проверок как во время подачи тестовых воздействий, так и в моменты их снятия. Достигается это мероприятиями защитного характера: построением общей последовательности проверок ЭРЭ с выполнением двух главных требований — постепенным увеличением уровней сигналов тестовых воздействий при переходе к очередному этапу диагностирования и устранением обнаруженных дефектов после каждого этапа диагностирования; соответствующим выбором схем ИП, неповреждающих проверяемые ЭРЭ; специальной организацией последовательности подключения и отключения ИП.

Первое из перечисленных мероприятий было описано в гл. 2, второе рассмотрено в настоящей главе. Дополнительно по выбору схем ИП необходимо отметить следующие требования: введение в схемы ИП специальных элементов защиты от возможных перенапряжений и перегрузок по току; выбор уровня тестовых сигналов, не приводящего к повреждению проверяемого ЭРЭ (например, при контроле пассивных линейных двухполюсников значение тестового сигнала не превышает 160 мВ, при контроле *p-n* переходов — 0,4..0,8 В; в случае применения в ОД туннельных диодов или диодов Шоттки тестовые напряжения выбирают еще меньшими); по возможности обеспечивать защиту проверяемого ЭРЭ выбором такой схемы ИП, в которой уровень подаваемого в ОД тестового воздействия — чаще всего напряжения (схемы *U* — см § 31) — нормируется.

Третье мероприятие заключается в соблюдении следующей последовательности коммутирующих действий: в исходном состоянии все узловые точки проверяемого ГУ подключены к общей шине СПД; при помощи коммутирующего устройства подключаются контрольные точки проверяемого ЭРЭ к соответствующей схеме ИП; по истечении времени, необходимого для замыкания контактов реле коммутирующего устройства, подается тестовое воздействие на проверяемый ЭРЭ в составе ГУ (возникающие в ИП выбросы напряжений при переходных процессах из-за влияния реактивностей ГУ и коммутирующего устройства ограничиваются элементами защиты ИП); после выполнения измере-

тельных операций отключаются источники тестовых сигналов ИП, отключается схема ИП от проверяемого ГУ, все узловые точки ГУ снова соединяются с общей шиной СПД для разряда накопленной энергии

Как правило, коммутирующее устройство с целью достижения минимального сопротивления замкнутых контактов измерительного канала и приемлемого быстродействия строится на герконовых реле. При наличии в составе ГУ конденсаторов с большой емкостью через замкнутые контакты реле может протекать значительный ток разряда емкостей, приводящий к так называемому эффекту «залипания» контактов герконовых реле. Для устранения этого нежелательного явления вывод коммутатора, соединяющий ГУ с общей шиной СПД, подключается через резистор. Параллельно резистору включаются контакты блокирующего реле, которые замыкаются при проведении измерений в ГУ. При значении тестового напряжения U_0 и допустимом токе $I_{\text{доп}}$ через замкнутый контакт реле сопротивление R_a защитного резистора можно определить по закону Ома $R_a = U_0 / I_{\text{доп}}$.

Если емкость проверяемого конденсатора равна C_x , то перед проведением следующего измерения необходимо выдержать паузу длительностью $t_n \geq 5R_a C_x$ для разряда емкости конденсатора ГУ.

Перечисленные мероприятия по защите проверяемых ЭРЭ от повреждений позволяют организовать эффективное диагностирование ГУ.

Рассмотренные в данной главе схемы ИП и условия их наиболее целесообразного применения служат исходной информацией при разработке алгоритмов и программ автоматизированного получения строк полного описания ГУ на языке поэлементного диагностирования, последовательность формирования которых описывается в гл. 5.

4. ПОЭЛЕМЕНТНОЕ ДИАГНОСТИРОВАНИЕ ЦИФРОВЫХ И ГИБРИДНЫХ ФРАГМЕНТОВ УЗЛОВ РЭА

Как уже отмечалось в гл. 2, цифровые и гибридные фрагменты узлов РЭА можно рассматривать как подсети $H^u \subset H$, $H^r \subset H$. Если указанные подсети разбить на совокупность минимальных компонентов, то будет достигнута максимальная глубина поиска дефекта. Задача определения минимальных компонентов сети H эквивалентна задаче декомпозиции этой сети¹.

4.1. НАХОЖДЕНИЕ МИНИМАЛЬНЫХ КОМПОНЕНТОВ ЦИФРОВОЙ ПОДСЕТИ

Для решения задачи декомпозиции подсети H^u перейдем к графовой модели ЦФ. Рассмотрим ориентированный граф $G = \langle V, E \rangle$, в котором множество вершин V соответствует множеству ЛЭ, а множество дуг E — множеству связей между ними, причем между любыми двумя вершинами может быть не более одной

¹ В данной главе использован материал В. П. Семеренко

дуги, и направление дуг совпадает с направлением сигналов в ЦФ.

Граф G в общем случае может быть представлен в виде двух частей G_1 и G_2 : $G = G_1 \cup G_2$. Граф $G_1 = \langle V_1, E_1 \rangle$ содержит только ориентированно-циклические ребра, составляющие множество $E_1 (E_1 \subset E)$ и множество $V_1 (V_1 \subset V)$ инцидентных им вершин. Граф $G_2 = \langle V_2, E_2 \rangle$ содержит все остальные ребра и вершины, которые не входят в граф G_1 . Множество V_1 соответствует множеству ЛЭ, входящих в контуры обратных связей.

Анализ графа G удобно проводить по «усовершенствованной» матрице смежности M [69], которая указывает не только на наличие ребра между заданными парами вершин, но и позволяет различать все ребра. Различие ребер осуществляется путем присвоения каждому из них определенной метки. На рис. 4.1 изображен фрагмент ЦФ, а на рис. 4.2 — соответствующий ей граф G .

Часть сети H^u , которая соответствует графу G_1 , будем в дальнейшем обозначать H^u , а часть сети H^u , соответствующей графу $G_2 - H^u$, $H^u = H^u \cup H^u$, $H^u \cap H^u = \emptyset$.

В общем случае декомпозиция сети H^u состоит из двух этапов [70]: тривиальной и нетривиальной декомпозиции. Вначале выполняется этап тривиальной декомпозиции по следующему алгоритму.

Алгоритм А4.1.

1°. Образовать множество $Q_v = \emptyset$.

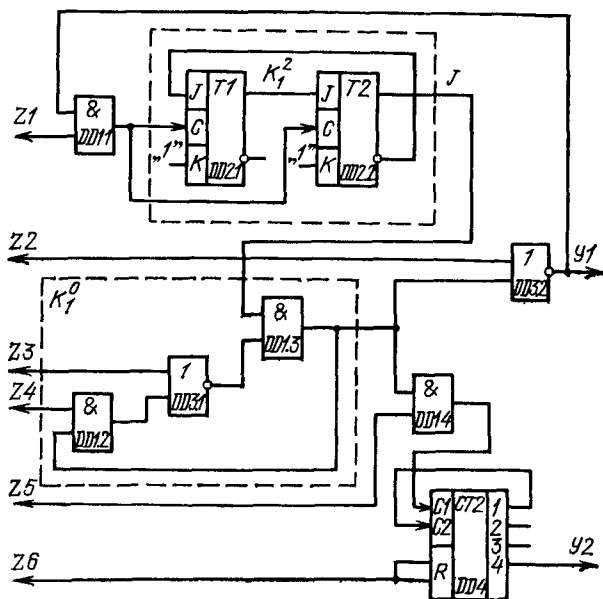


Рис 4.1. Пример цифрового фрагмента

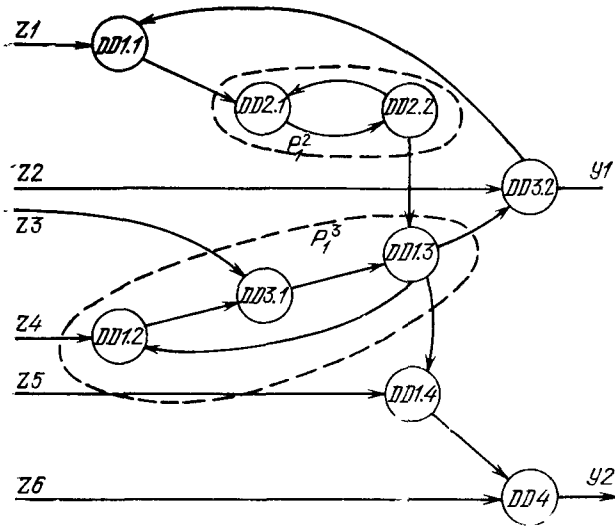


Рис 4.2. Граф цифрового фрагмента

- 2°. Выполнить просмотр строк матрицы M для $i = \overline{1, k}$ (где k — число строк матрицы). Если i -я строка нулевая, то перейти к п. 4.
- 3°. Выполнить просмотр столбцов матрицы M для $j = \overline{1, k}$. Если все столбцы ненулевые, то перейти к п. 5.
- 4°. Удалить i -ю строку и j -й столбец из матрицы M . Занести в множество Q_v i -ю вершину графа G . Положить $k = k - 1$.
- 5°. Если $k > 0$, то перейти к п. 2.
- 6°. Конец.

Если в результате выполнения алгоритма А4.1 будет получено непустое множество Q_v ($Q_v \neq \emptyset$), тогда вершинам из множества Q_v соответствуют ЛЭ, для которых затем следует определить векторы начальных условий. Если будет получено пустое множество Q_v ($Q_v = \emptyset$), то этап тривиальной декомпозиции не может быть выполнен для сети H^c . На входах j -го ЛЭ вектор $L_{ну}$ начальных условий может быть установлен, если вектор $L_{ну}$ не нарушает нормальный режим функционирования j -го ЛЭ. Как правило, на входах проверяемого j -го ЛЭ достаточно одного вектора.

Однако в некоторых случаях в процессе функционирования определенных типов ЛЭ на его входы должны подаваться одновременно противоположные в логическом отношении сигналы и при этом разрешено наведение только логического 0 на логическую 1. Тогда проверка j -го ЛЭ осуществляется за несколько циклов. В каждом цикле тестовые воздействия подаются на те входы j -го ЛЭ (называемые активными в данном цикле), на которых обеспечены требуемые начальные условия. На остальные входы (называемые вспомогательными в данном цикле) j -го ЛЭ долж-

ны быть поданы такие сигналы, которые не препятствуют передаче информации от активных входов. В последующих циклах проверки вспомогательные входы становятся активными.

Несколько циклов проверки необходимо также и тогда, когда число контрольных штырей контактного приспособления меньше числа входов ЛЭ. В тех случаях, когда j -й ЛЭ проверяется за ξ циклов, на его входы должны быть поданы поочередно ξ векторов начальных условий: $L^{j1}_{н.у.}, \dots, L^{j\xi}_{н.у.}$. В общем случае входы j -го ЛЭ являются выходами подсети $H^u_j (H^u_j \subset H)$, являющейся частью подсети H^u . Тогда обеспечение на входах j -го ЛЭ вектора $L^j_{н.у.}$ в течение одного цикла проверки может быть достигнуто двумя способами: подачей соответствующих сигналов на входные или внутренние полюса подсети H^u_j во время всего цикла проверки; установкой в заданные состояния s_{i1}, \dots, s_{im} компонентов a^{u1}, \dots, a^{um} последовательностного типа подсети H^u_j .

Первый способ задания начальных условий применим, если в подсети H^u_j имеются только ЛЭ комбинационного типа или одноктактные ЛЭ последовательностного типа (триггеры). В этом случае задача обеспечения на входах j -го ЛЭ вектора $L^j_{н.у.}$ в течение одного цикла проверки сводится к определению последовательности I_j из одного набора логических сигналов, подаваемых на соответствующие полюса подсети H^u_j . Второй способ задания начальных условий применим, если в подсети H^u_j имеются одно- и многотактные ЛЭ последовательностного типа (регистры, счетчики и др.). В этом случае задача обеспечения на входах j -го ЛЭ вектора $L^j_{н.у.}$ в течение одного цикла проверки эквивалентна установочной задаче в теории автоматов. В ходе решения указанной задачи определяется последовательность I_j из нескольких наборов логических сигналов, подаваемых на соответствующие полюса подсети H^u_j . В данном случае установочная задача решается значительно проще, чем при традиционном подходе, поскольку возможна непосредственная установка отдельных ЛЭ подсети H^u_j в требуемые состояния.

Поскольку длительность сигналов, подаваемых на входные или внутренние полюса подсети H^u_j при втором способе задания начальных условий, может быть значительно меньше по сравнению с длительностью сигналов при первом способе, поэтому начальные условия, задаваемые по первому способу, будем называть потенциальными начальными условиями (ПНУ), а по второму способу — импульсными (ИНУ). Логические элементы, выделенные после выполнения алгоритма А4.1, для которых найдены соответствующие последовательности I_j , становятся минимальными компонентами сети H^u .

Далее выполняется этап нетривиальной декомпозиции для подсети H^u . Подсеть H^u соответствует графу G_1 , который описывается усовершенствованной матрицей смежности M_1 , полученной после выполнения алгоритма А4.1. Введем следующие определения.

Определение 4.1. Макроэлементом P^v степени v называется совокупность из v ЛЭ, охваченных одной ОС.

Определение 4.2. Макровершиной v^v степени v называется совокупность из v вершин, входящих в простой цикл графа G_1 .

Нетривиальная декомпозиция состоит в анализе ЛЭ и макроэлементов для определения минимальных компонентов в подсети H^u . Последовательность анализа ЛЭ и макроэлементов зависит от их получения по следующему алгоритму.

Алгоритм А4.2.

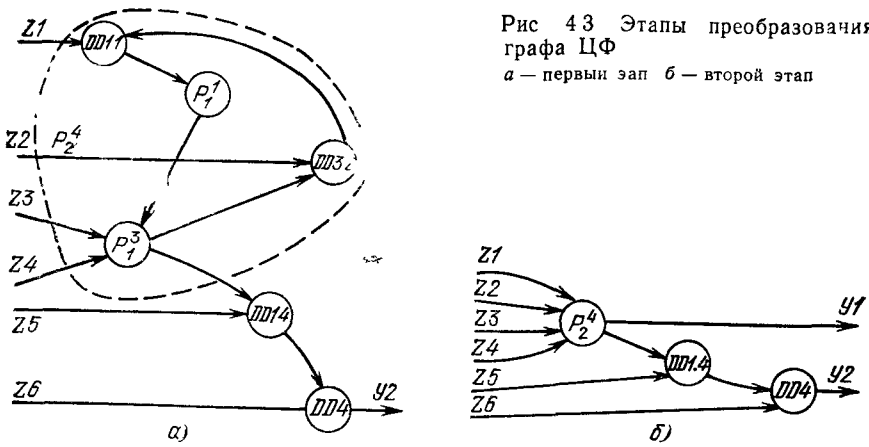
- 1°. Положить номер шага $j=1$.
- 2°. Положить индекс $v=2$.
- 3°. Вычислить v -ю степень матрицы $M^{v_1}: M^{v_1} = \overset{v}{\text{П}} M_1$. При наличии ненулевых диагональных элементов в матрице M^{v_1} перейти к п. 5.
- 4°. Положить $v=v+1$. Перейти к п. 3.
- 5°. Выделить ненулевые диагональные элементы $m^{v_{11}}$ матрицы M^{v_1} . Множество вершин, входящих в элемент $m^{v_{11}}$, заменить макровершиной v^v . Удалить все ребра между вершинами, вошедшими в макровершину v^v . Ребра, которые инцидентны только одним концом вершинам, вошедшим в макровершину v^v , положить инцидентными макровершине v^v . Полученные макровершины и оставшиеся вершины вместе с инцидентными им ребрами интерпретировать как новый граф $G^*_1 = \langle V^*_1, E^*_1 \rangle$. Если в графе G^*_1 осталась одна вершина, то перейти к п. 8.
- 6°. Составить «усовершенствованную» матрицу смежности графа, которую обозначить M_1 . Переобозначить граф $G^*_1 = \langle V^*_1, E^*_1 \rangle$ на $G_1 = \langle V_1, E_1 \rangle$.
- 7°. Положить $j=j+1$. Перейти к п. 2.
- 8°. Конец.

С помощью алгоритма А4.2 в графе G_1 последовательно выделяются элементарные контуры [71], заменяемые макровершинами. Полученная на первом шаге макровершина v^v , соответствует элементарному контуру K^v_i .

Определение 4.3. Контур K^v_i называется контуром с глубиной памяти k , если необходимо k тактов для передачи изменения логического состояния выхода j -го ЛЭ контура K^v_i на один из входов этого ЛЭ. На последующих шагах алгоритма макровершина v^v , в качестве обычной вершины может войти в состав новых макровершин. На рис. 4.3 показаны этапы преобразования графа G фрагмента ЦФ.

В подсети H^u , задача получения вектора начальных условий на входах проверяемого компонента a_{i0} эквивалентна задаче нахождения последовательности, устанавливающей в заданные состояния s_{i1}, \dots, s_{ij} те компоненты a_{i1}, \dots, a_{ij} , выходы которых связаны со входами a_{i0} . В общем случае установка компонентов a_{i1}, \dots, a_{ij} в заданные состояния s_{i1}, \dots, s_{ij} не означает установку сети H^u в какое-либо полностью определенное состояние.

Рис 43 Этапы преобразования графа ЦФ
 а — первый этап б — второй этап



Определение 4.4. Последовательность I_{i0} , устанавливающая компоненты a_{i1}, \dots, a_{i2} в заданные состояния s_{i1}, \dots, s_{i2} , называется частично-установочной последовательностью для сети H^u относительно компонента a_{i0} .

Таким образом, j -й ЛЭ (макроэлемент P_{v_j}) подсети H^u может быть минимальным компонентом, если для j -го ЛЭ (макроэлемента P_{v_j}) может быть проведен контрольный эксперимент с доступом к его входам и выходам и найдена частично-установочная последовательность. Вначале исследуется возможность получения одноэлементных компонентов в подсети H^u . Условиями проведения контрольного эксперимента для j -го ЛЭ являются: возможность установки на входах j -го ЛЭ вектора L_{Hy}^j ; тест-проверяемость j -го ЛЭ.

Возможность установки на входах j -го ЛЭ вектора L_{Hy}^j определяется по тем же правилам, что и на этапе тривиальной декомпозиции. Рассмотрим тест-проверяемость ЛЭ в статическом режиме при условии, что разрешено иаведение только логического 0 на логическую 1.

Определение 4.5. В контуре K^v ; j -й ЛЭ называется тест-проверяемым в статическом режиме, если изменение логического состояния выходов j -го ЛЭ не изменяет на его входах вектора L_{Hy}^j в течение всего времени проверки.

Теорема 4.1. В контуре K^v , с глубиной памяти κ j -й ЛЭ является тест-проверяемым в статическом режиме, если выполняется одно из следующих условий: контур K^v ; находится в псевдоконтурном режиме; $p < \kappa$ (при $\kappa > 0$), где p — число тестовых наборов для проверки j -го ЛЭ.

Доказательство. Для проведения тестового контроля в статическом режиме j -го ЛЭ в контуре K^v , последний должен находиться в устойчивом режиме. В контуре K^v , с нечетным числом инверсий из двух возможных режимов — псевдоконтурном или генерации — устойчивым является только псевдоконтурный режим. В контуре K^v , с четным числом инверсий возможны два режи-

ма — псевдоконтурный или запоминания. Режим запоминания определяется значением контурной переменной. Каждый ЛЭ в составе контура K^v_i имеет контурный вход, на который должны подаваться внешние тестовые сигналы. Подача внешнего сигнала на контурный вход j -го ЛЭ может вывести контур K^v_i из режима запоминания в псевдоконтурный режим, в котором контурный вход j -го ЛЭ примет противоположное значение. В итоге либо изменится состояние j -го ЛЭ, либо на указанный контурный вход нельзя подавать внешние тестовые сигналы, и дальнейшая проверка j -го ЛЭ станет невозможной.

Докажем справедливость второго условия теоремы. В контуре K^v_i с глубиной памяти κ требуется κ тактов для передачи изменения логического состояния выхода j -го ЛЭ на его входы. Поэтому для сохранения неизменным вектора $L^j_{n,y}$ в течение всего времени проверки должно выполняться условие $p < \kappa$. Теорема доказана.

Следствие 4.1. Для проведения контрольного эксперимента для j -го ЛЭ в контуре с глубиной памяти κ вектор $L^j_{n,y}$ должен быть устанавливающим набором для контура K^v_i во всех случаях, если $p \geq \kappa$.

Доказательство. Для того чтобы вектор $L^j_{n,y}$ мог быть установлен на входах j -го ЛЭ и для того чтобы j -й ЛЭ был тестируемым, контур K^v_i должен находиться только в псевдоконтурном режиме. Псевдоконтурный режим в контуре K^v_i может быть задан только подачей устанавливающего набора, которым должен быть вектор $L^j_{n,y}$.

Следствие 4.2. В контуре K^v_i с глубиной памяти $\kappa = 0$ j -й ЛЭ является тест-проверяемым в статическом режиме, если имеется четное (нечетное) число инверсий по контурному пути от единичного (нулевого) блокирующего сигнала до j -го ЛЭ.

Доказательство. Во-первых, вектор $L^j_{n,y}$, являясь устанавливающим набором для контура K^v_i , вызывает блокирование передачи информации вдоль контурного пути. Во-вторых, вектор $L^j_{n,y}$ должен быть таким, чтобы на всех проверяемых входах j -го ЛЭ были единичные сигналы. Выполнение указанных требований возможно, если имеется четное (нечетное) число инверсий по контурному пути от единичного (нулевого) блокирующего сигнала до j -го ЛЭ. Аналитически вектор $L^j_{n,y}$ для j -го ЛЭ контура K^v_i может быть определен по следующему алгоритму.

Алгоритм А4.3.

- 1°. Положить индекс $j = 1$.
- 2°. Присвоить выход контура K^v_i выходу $(j-1)$ -го ЛЭ (при $j = 1$ берется выход v -го ЛЭ). Преобразовать контур K^v_i в его комбинационную модель (КМ) путем условного обрыва ОС после выхода $(j-1)$ -го ЛЭ. Для полученной КМ определить единичное покрытие D^v_i в формате Φ_i (где Φ_i «внешние входы контура + псевдоход обратной связи»): $\Phi_i = (q_1, \dots, q_m, q_{m+1})$, где m — число внешних входов контура K^v_i .

- 3°. Выбрать из покрытия D^a_i куб, в котором в $(m+1)$ -й координате, ассоциированной с переменной ОС, содержится значение x . Указанный куб в формате $\Phi'_i \cdot (q_i, \dots, q_m)$ является искомым вектором $L^j_{н.у.}$ При отсутствии указанного куба не могут быть получены начальные условия на входах j -го ЛЭ.
- 4°. Положить $j=j+1$. Если $j \leq v$, то перейти к п. 2.
- 5°. Конец.

Например, для элемента $DD\ 1.3$ в контуре K^0_1 (см. рис. 4.1) вектор $L^{DD\ 1.3}_{н.у.}$ в формате $(Z3Z4Z5)$ имеет вид (001) . От нулевого блокирующего сигнала на входе $Z4$ имеется нечетное число инверсий до элемента $DD\ 1.3$. Остальные элементы контура K^0_1 , для которых может быть найден вектор начальных условий, не могут быть минимальными компонентами. Отдельные триггеры в контуре K^2_1 (см. рис. 4.1) с глубиной памяти $k=2$ также не могут быть минимальными компонентами, поскольку для их проверки требуется не менее двух тестовых наборов. Если хотя бы для одного ЛЭ в контуре K^v_i не выполняются условия для проведения контрольного эксперимента, то исследуется возможность проведения контрольного эксперимента для контура K^v_i в целом.

Вначале определяется такой вектор L^v начальных условий, при подаче которого на внешние входы контура K^v_i не нарушается возможность его проверки в статическом режиме. Контур K^v_i может быть проверен в статическом режиме, если он не находится в режиме асинхронной генерации.

Режим асинхронной генерации может быть вызван только в контуре K^v_i с нечетным числом инверсий и содержащем ЛЭ комбинационного типа при подаче на его входы нейтрального набора. При невозможности проведения контрольного эксперимента для контура K^v_i , он заменяется макроэлементом P^v_i . Далее анализируются контур $K^{v_{i+1}}$, полученный на следующем $(j+1)$ -м шаге алгоритма А4.2, в состав которого входит макроэлемент P^v_i . В контуре K_{i+1} макроэлемент P^v_i рассматривается как обычный ЛЭ. При необходимости анализируются макроэлементы более высоких степеней.

После выделения в подсети H^u ЛЭ и макроэлементов, для которых может быть выполнен контрольный эксперимент, анализируется возможность построения для них частично-установочной последовательности.

Логические элементы и макроэлементы, для которых существует частично-установочная последовательность и может быть проведен контрольный эксперимент, становятся минимальными компонентами сети H^u . Например, в схеме, показанной на рис. 4.1, минимальными компонентами являются элементы $DD1.1$, $DD1.3$, $DD3.2$, $DD1.4$, $DD4$, а также макроэлементы P^2_1 и P^3_1 .

Геометрической интерпретацией сети H^u служит схема сети H^u , содержащая минимальные компоненты (обозначаемые кружками), и входные, внутренние и выходные полюса (обозначаемые жирными точками). Компоненты и полюса сети соединяются стрел-

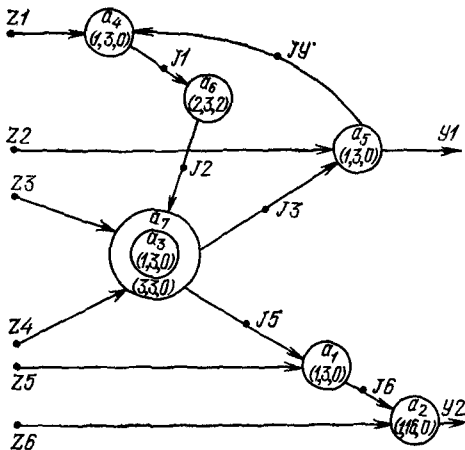


Рис. 4.4. Схема сети H^α

ками, направление которых совпадает с направлением сигналов в соответствующей ЦФ. Если минимальный компонент a_i содержит другие минимальные компоненты, то на схеме сети это изображается в виде входящих друг в друга кружков. Внутри кружка записывается обозначение минимального компонента и три цифры: число ЛЭ в компоненте, число требуемых тестов для

компонента и глубина памяти компонента. На рис. 4.4 изображена схема сети H^α , соответствующая фрагменту ЦФ на рис. 4.1. В сети H^α на рис. 4.4 $\{a_1, a_2\} \subset H^{\alpha_i}$; $\{a_3, a_4, a_5, a_6, a_7\} \subset H^\alpha$.

4.2. ОПРЕДЕЛЕНИЕ ОЧЕРЕДНОСТИ ПРОВЕРКИ КОМПОНЕНТОВ ЦИФРОВОЙ ПОДСЕТИ

Как было ранее показано, для осуществления проверки компонента a_i на его входы должен быть подан вектор $L_{i, n, y}^i$. В общем случае входы компонента a_i являются выходами подсети H^{α_i} ($H^{\alpha_i} \subset H^\alpha$). Поскольку получение вектора является результатом подачи частично-установленной последовательности I_i на входы подсети H^α , то подсеть H^{α_i} должна быть исправной. Следовательно, необходимым условием правильного тестирования компонентов сети является такая организация очередности их проверки, при которой прохождение сигналов начальных условий осуществляется через ранее проверенные части сети. При невозможности обеспечения этого условия, следует стремиться к тому, чтобы число непроверенных компонентов в сети H^{α_i} было минимальным.

Рассмотрим вначале задачу определения очередности проверки компонентов комбинационного типа, входящих в подсеть H^{α_i} . В соответствии с известным алгоритмом ранжирования все компоненты упорядочиваются по рангам таким образом, что минимальный ранг присваивается компонентам, входы которых совпадают с внешними входами подсети H^{α_i} . Затем выполняется нумерация компонентов первого ранга, потом второго и т. д. Нумерацию компонентов одного ранга осуществляют произвольно.

Если подсеть H^{α_i} содержит элементы памяти, то нумерация компонентов одного ранга выполняется таким образом, что минимальный (максимальный) номер присваивается компоненту a_i , для которого требуется минимальное (максимальное) число тактов для обеспечения на его входах вектора $L_{i, n, y}^i$. Возрастание но-

меров происходит с увеличением числа тактов для обеспечения на входах компонентов требуемых начальных условий. Для уменьшения общего числа тактов для всех компонентов подсети H^a , нумерацию можно проводить таким образом, чтобы частично-установочные последовательности I_i и I_j для компонентов a_i и a_j одного ранга перекрывались между собой. Под перекрытием последовательностей I_i и I_j понимается совпадение последовательности $I'_i (I'_i \subset I_i)$ с последовательностью $I'_j (I'_j \subset I_j) : I'_i = I'_j$. Для того чтобы частично-установочные последовательности взаимно перекрывались для всех компонентов, необходимо решить задачу нумерации компонентов совместно с задачей синтеза для них частично-установочных последовательностей [102].

Оптимальное совместное решение указанных задач может потребовать полного перебора вариантов, что во многих практических случаях неприемлемо. Использование перекрытия частично-установочных последовательностей оправдано в основном для счетчиковых структур. Например, если входы элемента И связаны с младшими разрядами счетчика, а входы элемента ИЛИ со старшими разрядами счетчика, причем счетчик находится в нулевом состоянии и имеется только суммирующий счетный вход, то меньший номер присваивается элементу И, а больший элементу ИЛИ.

Задача взаимного перекрытия частично-установочных последовательностей I_i и I_j , ($I''_i = I'_j$) может быть также решена для компонентов a_i и a_j соседних рангов. В этом случае порядок подачи I_i и I_j будет следующим: $I'_i \rightarrow I''_i \rightarrow t_i \rightarrow I''_j$, где t_i — тест для компонента a_i . Очевидно, что последняя задача является более трудоемкой, чем предыдущая для случая компонентов a_i и a_j одного ранга. Порядок нумерации компонентов подсети H^a , и определяет очередность их проверки.

Рассмотрим задачу определения очередности проверки компонентов, входящих в подсеть H^a , с ОС. В этом случае применяется итеративная процедура определения очередности проверки компонентов. Перейдем к графу $G^*_1 = \langle V^*_1, E^*_1 \rangle$, соответствующему подсети H^a , (см. алгоритм А 4.2).

На j -й итерации процедуры все ЛЭ и макроэлементы, соответствующие вершинам v^*_{ji} графа G^*_1 , упорядочиваются по рангам, и им присваиваются многоуровневые номера $\theta_i = \{\theta^i_1, \dots, \theta^i_{j_1}, \dots, \theta^i_{j_2}, \dots, \theta^i_{j_n}\}$, $i = 1, \dots, n_j$, где n_j — число вершин и макровершин в графе G^*_1 на j -й итерации.

Перед началом первой итерации $\theta^i_j = x$ для всех $j = |J|$, $|J| = -1, \dots, 1$. На j -й итерации символ x в разряде θ^i_j заменяется числом $m = m_1 + m_2$, где m_1 — число ЛЭ, через которые проходят сигналы начальных условий для проверяемого компонента a_i ; m_2 — число тактов, необходимых для построения частично-установочной последовательности для компонента a_i .

На следующей $(j-1)$ -й итерации процедуры каждая макровершина v^*_{ji} заменяется на макровершины $v^*_{(j-1)_i}$ и (или) вершины v_{j-1} , которые были получены на $(j-1)$ -м шаге. Если вершина

v_{j-1} соответствует минимальному компоненту a_i , то в разряде θ_{j-1}^i символ x заменяется числом m . Если макровершина $v_{(j-1)i}^v$ соответствует макроэлементу, который является минимальным компонентом или содержит в себе хотя бы один минимальный компонент, тогда в разряде θ_{j-1}^i символ x тоже заменяется числом m . В остальных случаях в разряде θ_{j-1}^i , а также в последующих разрядах $\theta_{j-2}^i, \dots, \theta_1^i$ остается символ x .

В результате выполнения рассмотренной процедуры всем минимальным компонентам присваиваются $|J|$ -разрядные номера. Затем минимальные компоненты записываются в таблицу очередности проверки в соответствии с их номерами следующим образом.

В первую строку указанной таблицы записывается компонент, у которого максимальное число разрядов номера равно единице. Затем следует компонент, номер которого отличается на единицу от номера предыдущего компонента в разряде, ближайшем к старшему. Если этому требованию удовлетворяет несколько компонентов, они записываются в произвольной очередности друг за другом. Последующие компоненты записываются по аналогичному принципу, т. е. чтобы номера соседних компонентов либо были бы одинаковыми, либо отличались на единицу в разрядах, начиная со старших разрядов. Порядок записи компонентов в этой таблице и определяет очередность их проверки. Если минимальный компонент a_i содержит другие минимальные компоненты ($a^1_i \subset a_i, \dots, a^j_i \subset a_i$), причем $a_i \setminus (a^1_i \cup \dots \cup a^j_i) \neq \emptyset$, то вначале будут проверяться минимальные компоненты a^1_i, \dots, a^j_i , а затем минимальный компонент a_i .

Для компонентов подсети H^u , также может быть решена задача взаимного перекрытия частично-установочных последовательностей, однако решение указанной задачи требует больших затрат. При построении частично-установочных последовательностей для компонентов подсети H^u , сигналы начальных условий проходят через ранее непроверенные ЛЭ. Поэтому перед началом тестовой проверки компонентов a_i подсети H^u , необходимо предварительно убедиться в наличии на ее входах требуемого вектора L_{ny}^i . После определения очередности проверки компонентов внутри каждой подсети H^u , и $H^u_{..}$, решается общая задача определения очередности проверки всей сети H^u . Поскольку сеть H^u может состоять только из последовательно или параллельно соединенных фрагментов подсетей H^u , и $H^u_{..}$, то очередность их проверки выбирается в направлении от входов к выходам сети H^u .

4.3. СИНТЕЗ ТЕСТОВ ДЛЯ КОМПОНЕНТОВ КОМБИНАЦИОННОГО ТИПА

Рассмотрим вначале методы получения тестов для компонентов комбинационного типа. Под компонентом $a_i \in A_u$ комбинационного типа понимается комбинационный автомат, т. е. автомат, в котором отсутствуют элементы памяти и выходные координаты определяются только входными. Компонент a_i комбинационного

типа может состоять из одного или нескольких комбинационных элементов (КЭ).

При синтезе тестов необходимо выбрать модель дефектов в ОД. Учитывая, что проверке КЭ предшествует этап обнаружения и устранения дефектов топологии печатного монтажа, в дальнейшем можно ограничиться лишь рассмотрением дефектов, описываемых моделью константных неисправностей [1]. В этом случае проверяющий тест для компонента a_i должен состоять из такого минимального числа

наборов, при котором при наличии константной неисправности на любом из входов компонента a_i были различными сигналы на его выходе в исправном и неисправном состояниях.

Тест для компонента a_i , состоящего из одного КЭ малой степени интеграции, может быть легко получен из его таблицы истинности. Например, тест для n -входного вентиля И приведен в табл. 4.1.

Тест для сложных КЭ или группы КЭ может быть получен с помощью метода активизации путей на основе кубического представления булевых функций [72]. При использовании кубического представления ДНФ прямой функции f (обратной функции \bar{f}), реализуемой древовидной комбинационной схемой (КС), представляется в виде покрытия D (покрытия R). Каждой импликанте покрытия D (R) соответствует импликанта в дизъюнктивной нормальной форме (ДНФ) функции f (\bar{f}). Например, для схемы на рис. 4.5 ДНФ функции $f(\bar{f})$ имеет вид $f = \bar{a}\bar{d}\sqrt{b}d\sqrt{c}d$; $\bar{f} = ab\bar{c}\sqrt{d}$. Соответственно, покрытия D и R имеют вид

$$D = \left\{ \begin{array}{cccc} a & b & c & d \\ 0 & x & x & 1 \\ x & 0 & x & 1 \\ x & x & 1 & 1 \end{array} \right\}; \quad R = \left\{ \begin{array}{cccc} a & b & c & d \\ 1 & 1 & 0 & x \\ x & x & x & 0 \end{array} \right\}. \quad (4.1)$$

В дальнейшем для синтеза тестов достаточно одного вида покрытий (D или R). Множество Q_D импликант покрытия D относительно s -й координаты ($s=1, \bar{k}$, где k — число координат покрытия D) может быть разбито на два подмножества:

$Q_D = Q^s_D \cup Q^{\bar{s}}_D$, где $Q^s_D = \{q^{s_1}, \dots, q^{s_m}\}$ — подмножество импликант, которые имеют 1 или 0 в s -й координате; $Q^{\bar{s}}_D = \{q^{\bar{s}_1}, \dots, q^{\bar{s}_l}\}$ — подмножество остальных импликант покрытия D ; $h = m + l$ — число импликант множества Q_D .

Таблица 4.1. Тест для n -входного вентиля И

Входы				Выход
1	2	...	n	.
1	1	...	1	1
0	1	...	1	0
1	0	...	1	0
.
.
1	1	...	0	0

Указанные подмножества по координате a покрытия D имеют вид

$$Q_D^a = \{0 \ x \ x \ 1\}; \quad Q_D^{\bar{a}} = \left\{ \begin{matrix} x & 0 & x & 1 \\ x & x & 1 & 1 \end{matrix} \right\}. \quad (4.2)$$

Импликанты подмножества Q_D^a состоят в общем случае из подмножества $Q_{D(\text{сущ})}$ существенных кубов, которые больше не содержатся ни в какой другой импликанте подмножества Q_D^a и подмножества $Q_{D(\text{общ})}$ кубов, являющихся общими для импликант подмножеств Q_D^a и $Q_D^{\bar{a}}$: $Q_D^a = Q_{D(\text{сущ})} \cup Q_{D(\text{общ})}$. Для получения подмножеств $Q_{D(\text{сущ})}^a$ и $Q_{D(\text{общ})}^a$ представим подмножества Q_D^a и $Q_D^{\bar{a}}$ в виде 0-кубов:

$$Q_D^a = \left\{ \begin{matrix} 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 1 \\ 0 & 1 & 0 & 1 \\ 0 & 1 & 1 & 1 \end{matrix} \right\}; \quad Q_D^{\bar{a}} = \left\{ \begin{matrix} 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 1 \\ 1 & 0 & 0 & 1 \\ 1 & 0 & 1 & 1 \\ 0 & 1 & 1 & 1 \\ 1 & 1 & 1 & 1 \end{matrix} \right\}. \quad (4.3)$$

Из анализа подмножеств Q_D^a и $Q_D^{\bar{a}}$ (4.3) легко определяются подмножества $Q_{D(\text{сущ})}^a$ и $Q_{D(\text{общ})}^a$

$$Q_{D(\text{сущ})}^a = \{0 \ 1 \ 0 \ 1\}; \quad Q_{D(\text{общ})}^a = \left\{ \begin{matrix} 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 1 \\ 0 & 1 & 1 & 1 \end{matrix} \right\}. \quad (4.4)$$

Каждый 0-куб из подмножества $Q_{D(\text{сущ})}^a$ является набором, при подаче которого на входы КС проверяется константная неисправность $\equiv 0$ входа, ассоциированного с s -й координатой. Например, при подаче на входы схемы на рис. 4.5 набора $\{0101\}$ из подмножества $Q_{D(\text{сущ})}^a$ (4.4) проверяется константная неисправность $\equiv 0$ входа a .

Обобщая полученные результаты по всем координатам покрытий D и R , можно сделать следующий вывод. Множество существенных 0-кубов по всем координатам покрытий D и R (по одному существенному 0-кубу по каждой координате покрытий D и R) функций f и \bar{f} , реализуемых КС без разветвлений, является проверяющим тестом данной схемы. Процедура нахождения проверяющего теста может быть легко формализована и реализована на ЦВМ при использовании операций над кубами [44, 90].

Операция пересечения куба $\alpha = \alpha_1 \dots \alpha_n$ и куба $\beta = \beta_1 \dots \beta_n$ обозначается как $\gamma = \alpha \cap \beta$ и служит для выделения куба $\gamma = \gamma_1 \dots \gamma_n$, являющегося общей частью кубов α и β . Координаты $\gamma_i = \alpha_i \cap \beta_i$ опре-

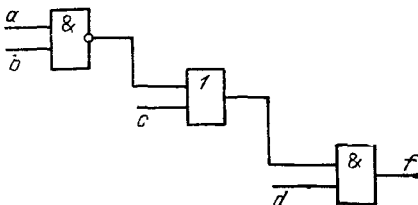


Рис. 4.5. Пример комбинационной схемы

Таблица 4.2. Покоординатное пересечение кубов $\alpha_i \cap \beta_i$

α_i	β_i		
	0	1	x
0	0	\emptyset	0
1	\emptyset	1	1
x	0	1	x

Таблица 4.3. Покоординатная операция $\alpha_i \# \beta_i$

α_i	β_i		
	0	1	x
0	z	Y	z
1	Y	z	z
x	1	0	z

деляются по табл. 4.2. Знак \emptyset обозначает пустое пересечение. Например, для кубов $\alpha = x0x$ и $\beta = 1xx$ имеем $\gamma = 10x$.

Операция вычитания из куба α куба β обозначается как $\alpha \# \beta$ и служит для удаления из куба α общей части кубов α и β , т. е. куба $\alpha \cap \beta$. Предварительно находятся значения каждой координаты разности $\alpha \# \beta$ по табл. 4.3 и формируется промежуточный куб γ' . Затем определяется окончательный результат $\#$ -операции. При этом возможны три случая.

1. Если в промежуточном кубе γ' имеется хотя бы одно значение Y , тогда окончательный результат $\gamma = \alpha$. Например

$$\begin{array}{r} \# 0 1 x 1 \\ 1 0 x x \\ \hline 0 1 x 1, \gamma' = yux1. \end{array}$$

2. Если в промежуточном кубе γ' все координаты равны z , тогда $\gamma = \emptyset$. Например,

$$\begin{array}{r} \# 1 0 x 0 \\ 1 0 x x \\ \hline \emptyset, \gamma' = zzzz. \end{array}$$

3. Если в промежуточном кубе γ' имеется r ($r < n$) координат, равных z , тогда окончательный результат состоит из $(n-r)$ кубов, которые определяются следующим образом. В i -м ($i=1, \dots, n-r$) кубе окончательного результата на месте координат, равных z , в кубе γ' записываются значения одноименных координат из куба α ; на месте j -й ($j=1, \dots, n-z$) координаты, равной $1(0)$ в кубе γ' , записывается значение $1(0)$; на месте остальных $(n-r-1)$ координат, не равных z в кубе γ' , записывается x .

Например,

$$\begin{array}{r} \# x 0 1 x x \\ 1 x 1 0 1 \\ \hline 0 0 1 x x \\ x 0 1 1 x \\ x 0 1 x 0 \quad \gamma' = 0zz10. \end{array}$$

С помощью рассмотренных операций над кубами подмножество $Q^s_{D(\text{сущ})}$ по s -й координате определяется следующим образом:

$$Q^s_{D(\text{сущ}),1} = (\cdot (q_1^s \# \bar{q}_1^s) \# \# \bar{q}_1^s);$$

.....

$$Q^s_{D(\text{сущ}),m} = ((q_m^s \# \bar{q}_1^s) \# \# \bar{q}_1^s),$$

$$Q^s_{D(\text{сущ})} = Q^s_{D(\text{сущ}),1} \cup \cup Q^s_{D(\text{сущ}),m}.$$

Например, для схемы на рис. 4.5 подмножество $Q^a_{D(\text{сущ})}$ определяется следующим образом:

$$\begin{array}{c} \# 0 \ x \ x \ 1 \\ \quad x \ 0 \ x \ 1 \\ \hline 0 \ 1 \ x \ 1 \end{array},$$

$$\begin{array}{c} \# 0 \ 1 \ x \ 1 \\ \quad x \ x \ 1 \ 1 \\ \hline 0 \ 1 \ 0 \ 1 \end{array}; \quad Q^a_{D(\text{сущ})} = \{0 \ 1 \ 0 \ 1\}$$

После нахождения подмножеств существенных кубов по всем координатам покрытия D определяются подмножества существенных кубов по всем координатам покрытия R . Для этого нет необходимости иметь само покрытие R . Достаточно лишь во всех существенных кубах по s -й координате покрытия D заменить значение $\sigma (\sigma=0,1)$ на противоположное и в итоге получить подмножество существенных кубов по s -й координате покрытия R . Например, для схемы на рис. 4.5 подмножества существенных кубов имеют следующий вид:

$$Q^a_{D(\text{сущ})} = \{0101\}; \quad Q^a_{R(\text{сущ})} = \{1101\};$$

$$Q^b_{D(\text{сущ})} = \{1001\}; \quad Q^b_{R(\text{сущ})} = \{1101\};$$

$$Q^c_{D(\text{сущ})} = \{1111\}; \quad Q^c_{R(\text{сущ})} = \{1101\},$$

$$Q^d_{D(\text{сущ})} = \left\{ \begin{array}{c} 0 \ x \ x \ 1 \\ x \ 0 \ x \ 1 \\ x \ x \ 1 \ 1 \end{array} \right\}, \quad Q^d_{R(\text{сущ})} = \left\{ \begin{array}{c} 0 \ x \ x \ 0 \\ x \ 0 \ x \ 0 \\ x \ x \ 1 \ 0 \end{array} \right\}.$$

Если выбрать из каждого подмножества существенных кубов по одному кубу таким образом, чтобы кубы, соответствующие одинаковым координатам, но разным покрытиям, отличались в одной координате, то получим полный проверяющий тест T схемы

$$T = \left\{ \begin{array}{c} a \ b \ c \ d \\ 0 \ 1 \ 0 \ 1 \\ 1 \ 0 \ 0 \ 1 \\ 1 \ 1 \ 1 \ 1 \\ 1 \ 1 \ 0 \ 1 \\ 1 \ 1 \ 1 \ 0 \end{array} \right\}.$$

Для получения проверяющего теста произвольной (с разветвлениями) КС необходимо предварительно представить ее в виде

эквивалентного дерева (ЭД) схемы. Выражение прямой (обратной) функции, реализуемой ЭД и записанной в ДНФ, является эквивалентной нормальной формой (ЭНФ) (обратной ЭНФ) схемы. Эквивалентной нормальной форме (обратной ЭНФ) в кубической форме соответствует покрытие $D_0(R_0)$ ЭД схемы. Полученные D_0 или R_0 можно использовать в качестве исходных данных для построения тестов ранее изложенным методом. Следует также учитывать особенности проверки КС с разветвлениями (например, необходимость в некоторых случаях активизации многомерного пути).

Рассмотрим подробнее процедуру получения покрытий для проверяемых КЭ. Для каждого типа КЭ может быть определено его стандартное покрытие $D_{ст}$, которое целесообразно хранить в специальной библиотеке справочных данных. Современные КЭ могут, как известно, изменять свою логическую функцию в зависимости от взаимосоединений их выводов или от подачи логических констант на их входы. Число различных вариантов использования большинства типов КЭ может быть очень велико, что приводит к необходимости получения фактических покрытий и тестов КЭ в каждом конкретном случае. Аналитически фактическое покрытие $D_ф$ определяется на основе известного стандартного покрытия $D_{ст}$ по следующим правилам.

Правило 4.1. Если соединены вместе i -й и j -й входы КЭ, то в покрытии $D_{ст}$ i -й столбец удаляется, а на месте j -го столбца записывается столбец, являющийся результатом покомпонентного пересечения i -го и j -го столбцов. При появлении избыточных строк в полученном покрытии $D_ф$ последние удаляются в результате минимизации $D_ф$.

Правило 4.2. Если на i -й вход КЭ подана константа логической 1 (логического 0), то i -й столбец заменяется столбцом, полученным в результате операции покомпонентного пересечения i -го столбца со столбцом, состоящим из единиц (нулей). Если в результате указанной операции в j -м разряде i -го столбца получается значение \emptyset , то j -я строка и i -й столбец удаляются из покрытия $D_{ст}$. При появлении избыточных строк в полученном покрытии $D_ф$, последние исчезают в результате минимизации.

Если после применения указанных правил будет получено покрытие $D_ф$ с одной строкой, состоящей из символов x (или вообще не будет строк в $D_ф$), то соответствующий КЭ будет реализовывать на выходе константу 1 (или константу 0). В случае многовыходных КЭ указанные правила применяются для каждого выхода КЭ. Если компонент $a_i \in A_n$ состоит из одного КЭ в сложном базисе (мультиплексор и другие) или нескольких КЭ, то компонент a_i представляется в виде КС, содержащей только КЭ простого базиса.

4.4. СИНТЕЗ ТЕСТОВ ДЛЯ КОМПОНЕНТОВ ПОСЛЕДОВАТЕЛЬНОСТНОГО ТИПА

Рассмотрим методы получения тестов для компонентов последовательностного типа. Будем различать последовательностные компоненты двух типов. Под компонентом последовательностного типа 1 понимается асинхронный автомат, описываемый моделью Хаффмена [74] с одной ОС. Компонент указанного типа представляет собой элементарный контур K^v_1 , содержащий только КЭ. Под компонентом последовательностного типа 2 понимается автомат триггерного типа (триггеры, регистры, счетчики и т. д.).

В настоящее время среди многочисленных методов синтеза тестов для ЛЭ с памятью наибольшее распространение получили «комбинационный» и автоматный методы [1]. Рассмотрим оба метода на примере одной последовательностной схемы, представленной двумя различными способами.

Пусть имеется схема, представленная в виде последовательностного компонента типа 1 (рис. 4.6). В этом случае наиболее целесообразно применить комбинационный метод синтеза тестов, состоящий из следующих основных этапов: условный обрыв ОС и получение комбинационной модели (КМ) схемы; синтез теста для КМ; решение установочной задачи и задачи устранения соотязаний в тестовой последовательности.

В рассматриваемом примере после условного обрыва ОС КМ представляет собой комбинационную схему с разветвлениями. Поэтому КМ необходимо представить в виде эквивалентного дерева КМ (рис. 4.7). Тогда покрытие D_3 эквивалентного дерева КМ имеет вид

$$D_3 = \begin{pmatrix} a & c_1 & c_2 & b_1 & b_2 & y \\ 1 & 1 & x & 0 & x & x \\ x & x & 0 & x & x & 1 \\ x & x & x & x & 0 & 1 \end{pmatrix}.$$

Далее определяются подмножества существенных кубов по всем координатам покрытий D_3 и R_3 также, как и для КС без разветвлений. Однако при этом удаляются кубы, которые соответ-

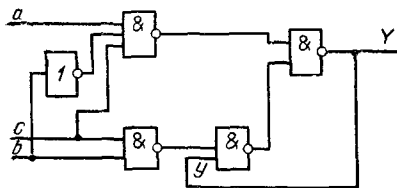


Рис. 4.6

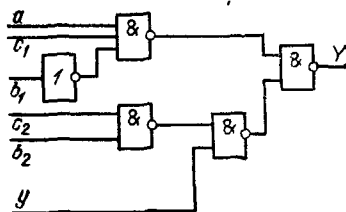


Рис. 4.7

Рис. 4.6. Пример последовательностного компонента типа 1

Рис. 4.7. Эквивалентное дерево комбинационной модели последовательностного компонента типа 1

вуют конъюнкциям, содержащим пары букв $b_1\bar{b}_2, \bar{b}_1b_2, c_1\bar{c}_2, \bar{c}_1c_2$. Если подмножества существенных кубов по некоторым координатам пусты, то координаты соответствуют тем входам схемы, для которых не могут быть найдены тестовые наборы. Затем определяют подмножества существенных кубов в формате входов исходной схемы путем совмещения пар координат b_1b_2 и c_1c_2 . Подмножества существенных кубов по всем координатам покрытий D_a и R_a в формате $(acby)$ имеют вид

$$\begin{aligned}
 Q_{D_a}^a, \text{ сущ} &= Q_{D_a}^{c_1}, \text{ сущ} = Q_{D_a}^{b_1}, \text{ сущ} = \{1100\}; & Q_{R_a}^a, \text{ сущ} &= \{0100\}; \\
 Q_{D_a}^b, \text{ сущ} &= \{0011\}; & Q_{R_a}^{c_1}, \text{ сущ} &= \{1000\}; \\
 Q_{D_a}^{b_2}, \text{ сущ} &= \{0101\}; & Q_{R_a}^{b_1}, \text{ сущ} &= \{111x\}; \\
 Q_{D_a}^y, \text{ сущ} &= \begin{Bmatrix} x & 1 & x & 1 \\ 0 & x & 0 & 1 \end{Bmatrix}; & Q_{R_a}^{b_2}, \text{ сущ} &= Q_{R_a}^{c_2}, \text{ сущ} = \{x111\}; \\
 & & Q_{R_a}^y, \text{ сущ} &= \begin{Bmatrix} x & 0 & x & 0 \\ 0 & x & 0 & 0 \end{Bmatrix}.
 \end{aligned}$$

В отличие от комбинационных схем в последовательных схемах значения выходов в момент t зависят от состояния схемы в предыдущий момент времени $(t-1)$. Поэтому тестовые наборы могут следовать друг за другом в строго определенной последовательности. Выбор такой последовательности тестовых наборов, когда соседние наборы определяются состояниями схемы в соседние моменты времени представляет собой установочную задачу.

В качестве первого набора последовательности выбирается набор, который не зависит от сигналов на линиях ОС. С учетом ука-

Таблица 4.4. Проверяющий тест для компонента последовательного типа 1

Моменты времени t	Входы			Вход ОС		Проверяемые неисправности
	a	c	b	y	Y	
1	1	1	1	x	0	$b_1=1$
2	1	1	0	0	1	$a=0, b_1=0,$ $c_1=0$
3	0	1	0	1	1	$b_2=0, y=0$
4	x	1	1	1	0	$b_2=1, c_2=1$
5	0	1	0	0	0	$a=1$
6	0	0	0	0	0	$y=1$
7	1	0	0	0	0	$c_1=1$
8	1	1	0	0	1	$a=0, b_1=0,$ $c_1=0$
9	0	0	1	1	1	$c_2=0$

Таблица 4.5. Проверяющий тест для компонента последовательного типа 1, не содержащий рисков сбоя

Моменты времени t	Входы			Вход ОС		Проверяемые неисправности
	a	c	b	y	Y	
1	1	1	1	x	0	$b_1=1$
2	1	1	0	0	1	$a=0, b_1=0,$ $c_1=0$
3	0	1	0	1	1	$b_2=0, y=0$
4	0	1	1	1	0	$b_2=1, c_2=1$
5	0	1	0	0	0	$a=1$
6	0	0	0	0	0	$y=1$
7	1	0	0	0	0	$c_1=1$
8	1	1	0	0	1	$a=0, b_1=0,$ $c_1=0$
9	1	1	0	1	1	$a=0, b_1=0,$ $c_1=0$
10	1	0	0	1	1	$y=0$
11	0	0	1	1	1	$c_2=0$

занных требований тестовая последовательность для рассматриваемого примера представлена в табл. 4.4. Задача устранения состояний заключается в таком выборе тестовой последовательности, при котором между любыми двумя соседними наборами отсутствует риск ложного появления сигнала на выходе схемы [106].

Различают статические риски сбоя в нуле (если выход схемы в течение всего перехода находится в 1) или в единице (если выход схемы в течение всего перехода находится в 0), а также динамические риски сбоя (если при переходах $0 \rightarrow 1$ или $1 \rightarrow 0$ на выходе схемы происходит многократная смена значений сигнала).

Аналитически статический риск сбоя может быть определен следующим образом. Если два соседних набора в тестовой последовательности покрываются одной импликантой D -покрытия (R -покрытия) схемы, то между указанными наборами отсутствует статический риск сбоя в 0 (в 1). В рассматриваемом примере покрытия КМ имеют вид:

$$D = \begin{Bmatrix} a & c & b & y \\ 1 & 1 & 0 & x \\ x & 0 & x & 1 \\ x & x & 0 & 1 \end{Bmatrix}; \quad R = \begin{Bmatrix} a & c & b & y \\ 0 & x & x & 0 \\ x & 0 & x & 0 \\ x & 1 & 1 & x \\ x & x & 1 & 0 \end{Bmatrix}.$$

Анализируя тестовую последовательность (см. табл. 4.4), можно заметить, что существует риск сбоя в 0 между двумя последними наборами. Если между ними вставить набор (1001), то указанный риск сбоя будет устранен при поступлении тестовых наборов на схему после изменения сигналов в цепи ОС. В этом случае последовательность переходов в конце тестовой последовательности примет вид

$$(1100) \rightarrow (1101) \rightarrow (1001) \rightarrow (0011). \quad (4.5)$$

Риск сбоя в (4.5) отсутствует, поскольку любые два соседних набора покрываются одной импликантой из D -покрытия: $(1100) \subset (110x)$; $(1101) \subset (xx01)$; $(1001) \subset (x0x1)$; $(1101) \subset (110x)$; $(1001) \subset (xx01)$; $(0011) \subset (x0x1)$.

Статические и динамические риски сбоя, как правило, отсутствуют между соседними наборами, которые отличаются только по одной координате. С этой целью набор (x111) из табл. 4.4 доопределяем до значения (0111). В итоге тестовая последовательность будет иметь вид, представленный в табл. 4.5. Автоматный метод синтеза тестов применяется для компонентов последовательностного типа 2. В этом случае компонент последовательностного типа представляется как автомат, и задача синтеза теста заключается в проверке соответствия работы автомата по заданной таблице переходов-выходов.

Пример (см. рис. 4.6) может рассматриваться как тактируемый RS-триггер (рис. 4.8), у которого a , c , b соответственно входы S , T , R -триггера с таблицей переходов-выходов (табл. 4.6).

Таблица 4.6. Таблица переходов-выходов для RS-триггера

Входы			Выход Q_{t+1}
a	c	b	
S_t	T_t	R_t	
1	1	0	1
0	1	1	0
1	1	1	0
0	1	0	Q_t
x	0	x	Q_t

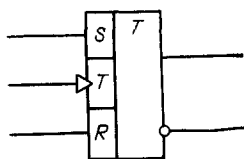


Таблица 4.7. Проверяющий тест для RS-триггера

Моменты времени t	Входы			Выход Q_{t+1}	Проверяемая функция
	a	c	b		
	S_t	T_t	R_t		
1	1	1	1	0	Установка в 0
2	1	1	0	1	Установка в 1
3	0	1	0	1	Хранение 1
4	0	1	1	0	Установка в 0
5	0	1	0	0	Хранение 0
6	0	0	0	0	Хранение 0 при отсутствии синхронимпульса
7	1	0	0	0	То же
8	1	1	0	1	Установка 1
9	1	0	0	1	Хранение 1 при отсутствии синхронимпульса
10	0	0	1	1	То же

Рис. 4.8. Пример последовательностного компонента типа 2

В табл. 4.7 приведен тест для указанного RS-триггера (составленный автоматным методом), полностью совпадающий с ранее полученным тестом (см. табл. 4.5).

4.5. ОСОБЕННОСТИ ТЕСТОВОГО ПОКОМПОНЕНТНОГО ДИАГНОСТИРОВАНИЯ МИКРОПРОЦЕССОРНЫХ УСТРОЙСТВ

Рассмотрим основные принципы покомпонентного диагностирования микропроцессорного устройства (МПУ). Обычно под МПУ понимается собранная в единое целое совокупность взаимодействующих БИС микропроцессорного комплекта, организованная в работающую систему, реализованную конструктивно на одной плате. В МПУ также часто используются микросхемы малой и средней степени интеграции (МИС и СИС) и некоторые типы дискретных ЭРЭ (резисторы, конденсаторы и т. д.). Типовая структура МПУ изображена на рис. 4.9.

В общем случае МПУ состоит из четырех групп микросхем: однокристалльный или многокристалльный микропроцессор (МП); микросхемы запоминающих устройств (ОЗУ, ПЗУ, ППЗУ и т. д.); микросхемы управления вводом-выводом информации с дисплеем, АЦПУ, фотосчитывателем и другими устройствами ввода-вывода данных; микросхемы для связи с объектом управления (АЦП, ЦАП, усилители, преобразователи и т. д.).

Структурно МП может быть выполнен в одной из двух известных модификаций: с фиксированной длиной (разрядностью) слова и определенной системой команд; с наращиваемой разрядностью

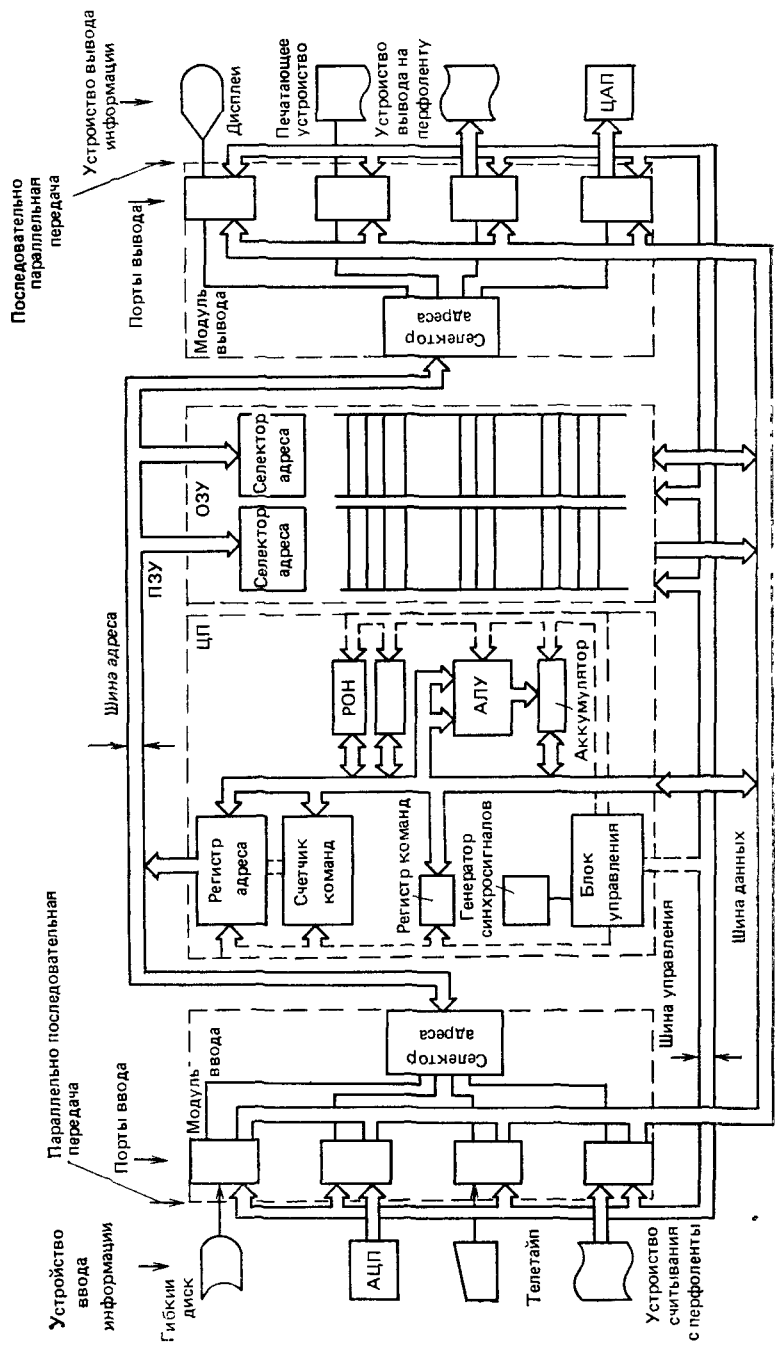


Рис 49 Типовая структура MPC

слова и микропрограммным управлением. В дальнейшем будут рассматриваться только МПУ, содержащие однокристалльные МП с фиксированной архитектурой.

Микропроцессорное устройство может быть описано на следующих уровнях абстрактного представления (табл. 4.8): топологическом, схемном, вентильном, регистровых передач, системы команд, языковом, структурном, системном. Как правило, отсутствует описание МП на всех указанных уровнях его представления. Обычно известна структура МП на уровне регистровых передач. Отметим наиболее характерные узлы МП.

Ядром МП служит арифметико-логическое устройство (АЛУ), состоящее из двоичного сумматора со схемами ускоренного переноса, сдвигающего регистра и регистров для временного хранения операндов. В МП имеется также блок внутренних регистров, в состав которого входят регистры общего назначения (РОН), регистр команд, счетчик команд, регистр адреса, аккумулятор. Обмен информацией между МП и остальными блоками МПУ осуществляется по трем шинам: адресной, данных и управляющей. В некоторых типах МП принята двухшинная или одношинная организация.

Важнейшей особенностью шинной структуры МПУ является двунаправленный характер передачи информации по шинам адреса и данных. Подключение блоков МПУ к двунаправленной шине осуществляется с помощью схем с тремя состояниями.

Для упрощения системной организации МПУ и решения задачи электрического сопряжения блоков МПУ в состав МПУ включают различные интерфейсные компоненты с тремя состояниями: шинные формирователи, буферные регистры и другие устройства.

Таблица 4.8 Уровни представления МПУ

Уровень иерархии	Составные части	
	Система	Элементы системы
Топологический	Электронные компоненты	Слои транзисторной структуры
Схемный	Элементы цифровых и аналоговых микросхем	Электронные компоненты (транзисторы, диоды, резисторы, конденсаторы и др)
Вентильный	Логические элементы (вентили) и аналоговые элементы	И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ, триггеры, аналоговые ключи и др
Регистровых передач	Регистровые структуры	Регистры, счетчики, сумматоры, дешифраторы, АЦП, ЦАП и др
Системы команд МПУ	Система команд МПУ	Микрооперации, микрокоманды
Языковый	Языки программирования	Языки регистровых передач, ассемблеры, языки высокого уровня
Структурный	Основные структурные блоки МПУ	Микропроцессор, ОЗУ, ПЗУ, устройства ввода-вывода и др
Системный	МПУ в целом (архитектура МПУ)	Аппаратные средства, программные средства

Отличительной особенностью применения БИС является появление новых видов дефектов, обусловленных следующими причинами. Во-первых, рост степени компонентной интеграции БИС привел к большой чувствительности БИС к различным внутренним дефектам кристалла. При этом последовательность выполнения команд МП влияет на правильность их выполнения. Во-вторых, увеличение быстродействия и сложная временная диаграмма работы МПУ приводит к появлению нарушений синхронизации взаимодействия ее составных частей и других дефектов, проявляющихся только в динамике. В-третьих, программно-управляемый характер функционирования МП приводит к появлению источника ошибок в программном обеспечении МПУ.

Большое разнообразие реально встречающихся дефектов в МПУ делает практически невозможным создание универсальной модели дефектов. Более эффективным является выбор совокупности моделей дефектов на основе очередности появления дефектов в процессе создания МПУ (табл. 4.9): проектные неисправности; неисправности ЭРЭ в состоянии поставки; неисправности топологии печатного монтажа платы МПУ; неисправности монтажа ЭРЭ на плату МПУ (ошибочная установка, пропуск и неправильная ориентация ЭРЭ); неисправности функционирования ЭРЭ, установленных на плату МПУ; неисправности программного обеспечения МПУ; системные неисправности МПУ.

Таким образом, можно отметить следующие особенности МПУ, выделяющие их в особый класс ОД: тесная взаимосвязь аппаратных и программных средств МПУ; наличие шинной (магистральной) структуры с двунаправленным характером передачи информации; использование элементов с тремя состояниями; недостаточная информация о внутренней логической структуре МП; появление новых видов дефектов. Однако, несмотря на отмеченные особенности, в принципиальном плане контроль МПУ не отличается от контроля обычных цифровых систем, не содержащих БИС.

Таблица 4.9. Этапы создания МПУ

Этап	Вид контроля	Выявленные неисправности
Проектирование МПУ	Моделирование, верификация, тестирование	Неточности алгоритмов и программ, ошибки в аппаратной части МПУ и др
Подбор комплектующих изделий для МПУ	Входной контроль ЭРЭ	Неисправности ЭРЭ в состоянии поставки
Изготовление печатной платы	Контроль платы	Неисправности топологии печатного монтажа
Монтаж ЭРЭ	Контроль платы с установленными ЭРЭ	Ошибочная установка, пропуск и неправильная ориентация ЭРЭ, неисправные ЭРЭ
Сборка МПУ	Комплексная отладка МПУ	Сложные динамические неисправности, ошибки в программах

Основной задачей контроля в обоих случаях является определение правильности функционирования как всей цифровой системы, так и отдельных ее составляющих [75].

Рассмотрим применение метода покомпонентного диагностирования для проверки МПУ с фиксированной архитектурой. Покомпонентный подход к проверке МПУ основывается на следующих положениях: все аппаратные средства МПУ управляются от МП; природа всех управляемых блоков аппаратных средств МПУ является статической. Из указанных положений следует, что МП является контроллером системы, выполняющим статические операции. При этом скорость работы МП не изменяет статической природы взаимодействия блоков МПУ [76]. Следовательно, математической моделью МПУ также может служить сеть $H^ч$.

Множество $A_ц$ компонентов сети H в данном случае может быть разделено на подмножество $A_{ц1}$, $A_{ц2}$, $A_{ц3}$, $A_{ц4}$: $A_ц = A_{ц1} \cup A_{ц2} \cup A_{ц3} \cup A_{ц4}$, где $A_{ц1}$ — подмножество компонентов, связанных с формированием управляющих сигналов для МП или связанных только с шиной управления МП; $A_{ц2}$ — подмножество компонентов, связанных только с шинами адреса и управления МП; $A_{ц3}$ — подмножество компонентов, связанных с шинами данных, адреса и управления МП; $A_{ц4}$ — собственно МП.

Компоненты подмножества $A_{ц1}$, как правило, содержат МИС и СИС, и их контроль осуществляется аналогичным образом, как было описано ранее. Компоненты подмножеств $A_{ц2}$ и $A_{ц3}$ содержат микросхемы средней и высокой степени интеграции. Определение минимальных компонентов подмножеств $A_{ц2}$ и $A_{ц3}$ осуществляется на основе ранее изложенного подхода с учетом ряда особенностей. Наличие шинной структуры МПУ определяет способы задания начальных условий.

В общем случае в компоненте $a^ч_i \in \{A_{ц2}, A_{ц3}\}$ можно выделить две группы входов: входы, связанные с выходами компонентов с тремя состояниями (входы типа 1); входы, связанные с выходами компонентов с двумя состояниями (входы типа 2). Соответственно, вектор $L^1_{н.у}$ на входах компонента $a^ч_i \in A_{ц2}, A_{ц3}$ может быть представлен в следующем виде: $L^i_{н.у} = L^1_{н.у} \cup L^2_{н.у}$, где $L^1_{н.у}$ — вектор начальных условий на входах типа 1; $L^2_{н.у}$ — вектор начальных условий на входах типа 2.

Вектор $L^1_{н.у}$ будет получен, если выходы связанных с $a^ч_i \in \{A_{ц2}, A_{ц3}\}$ соседних компонентов находятся в третьем («выключенном») состоянии. В этом случае на входы типа 1 разрешены подача логической 1 и логического 0. Требования к вектору $L^2_{н.у}$ аналогичны рассмотренным ранее для МИС и СИС.

Обеспечение на входах компонента $a^ч_i$ требуемого вектора $L^1_{н.у}$ осуществляется подачей последовательности I_1 соответствующих наборов логических констант на входные полюса сети $H^ч$. После обеспечения на входах компонента $a^ч_i$ требуемого вектора $L^1_{н.у}$ выполняется его тестовый контроль, который заключается в проверке правильности выполнения всех заданных функций и режимов работы.

Наличие в МПУ двунаправленной шины приводит к тому, что в компонентах из подмножеств $A_{ц_2}$ и $A_{ц_3}$ некоторые группы выводов могут быть как входами, так и выходами. Наличие шинной структуры в МПУ определяет следующую очередность проверки множества $A_{ц}$ компонентов. Вначале из МПУ должен быть отключен МП (если имеется возможность, то МП физически удаляется из МПУ). Затем проверяется подмножество $A_{ц_1}$ компонентов, потом — подмножества $A_{ц_2}$ и $A_{ц_3}$ компонентов.

Для определения очередности проверки компонентов в составе каждого из подмножеств $A_{ц_1}$, $A_{ц_2}$ и $A_{ц_3}$ вводится понятие ранга шин управления, адреса и данных. Наименьший (первый) ранг i -й шины имеют компоненты, у которых все входы, связанные с i -й шиной, подключены непосредственно к i -й шине МП. Второй ранг i -й шины имеют компоненты, у которых все или часть входов подключены либо непосредственно к i -й шине МП, либо к выходам компонентов первого ранга i -й шины и т. д.

Последовательность проверки компонентов подмножеств $A_{ц_1}$, $A_{ц_2}$ и $A_{ц_3}$ осуществляется в порядке возрастания их рангов. После окончания проверки компонентов подмножеств $A_{ц_1}$, $A_{ц_2}$ и $A_{ц_3}$ отдельно проверяется МП и включается в МПУ. В качестве тестов для МП могут быть использованы тесты, полученные известными методами [77].

Покомпонентная проверка МПУ является статической, и поэтому после проверки всех компонентов еще нельзя гарантировать правильность работы МПУ на рабочей частоте. Однако экспериментально установлено, что МПУ, выдержавшие статическое тестирование, с большой вероятностью будут работать и в динамическом режиме [76]. Следовательно, покомпонентный контроль МПУ является первым и необходимым этапом комплексной программно-аппаратной отладки МПУ.

5. АВТОМАТИЗАЦИЯ ПОСТРОЕНИЯ ПРОГРАММ ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ

5.1. ЯЗЫКИ ПРОГРАММИРОВАНИЯ СИСТЕМ ДИАГНОСТИРОВАНИЯ

Применение языков высокого уровня является основой реализации полностью мобильного программного обеспечения СПД. Использование универсальных языков высокого уровня в качестве входных языков СПД типа Бейсик [78], Фортран, ПЛ-1, Паскаль-Т требует их модификации. Поэтому, учитывая специфику СПД и необходимость автоматизации составления программ для процесса тестирования, предпочтительнее использовать специализированные языки типа ЯПД (языки поэлементного диагностирования) [79], INCITE [80], MEDIATOR [78] и др.

В общем случае проблемно-ориентированный язык описания процесса тестирования РЭА должен удовлетворять следующим

требованиям. наглядности представления программ тестирования; ориентации на определенный класс объектов тестирования и независимости от конкретной СПД; удобства разработки документации на процесс тестирования; возможности ввода программ тестирования в АСД с помощью стандартных устройств ввода; удобства для внесения изменений и исправлений в программы тестирования; обеспечения адаптации к более узким классам задач тестирования или к любой другой СПД.

В зависимости от метода, применяемого для диагностирования радиоэлектронного оборудования, можно условно разделить языки программирования на языки поэлементного, структурного и комбинированного тестирования (рис. 5.1). Рассмотрим характерные особенности отдельных применяемых языков тестирования.

Атлас (ATLAS — Abbreviated Test Language for All Systems — сокращенный язык тестирования для всех систем) [81] — проблемно-ориентированный язык высокого уровня, применяемый для написания программ тестирования в терминах, используемых специалистами по радиоэлектронному оборудованию. Атлас характеризуется хорошо выраженными синтаксисом и семантикой.

Программа на Атласе ограничивается двумя специальными операторами, которые четко определяют границы программы:



Рис. 5.1 Классификация языков тестирования

BEGIN и TERMINATE. Тело программы на языке Атлас представляет совокупность процедур, которую условно можно разделить на две части — информационную и исполнительную. Информационная часть содержит характеристики АСД, имена меток и процедур, вызываемые исполнительной частью. Информационная часть записывается сразу за оператором BEGIN. Специальный оператор Атласа COMMENCE используется для определения границы между информационной и исполнительной частью. Оператор Атласа делится на три основные части: фиксированное поле, переменное поле и ограничитель оператора. Фиксированное поле состоит из трех языковых элементов: метки поля, номера оператора и глагола.

Рассмотрим составление оператора, содержащего глагол APPLY в соответствии со структурой языка Атласа, определяющей следующий состав глагола: применяемый оператор, поле существительного, характеристика оператора, подполе характеристики, сигнал, допуск, точки подключения.

Учитывая это, оператор APPLY имеет вид: S200734 APPLY, AC SIGNAL, VOLTAGE 5V ERRLIM+ —0,1V, FREQ 985 HZ ERRLIM+ —5HZ CNX HI PL 3 —5LO PL 3—7\$. Согласно этому оператору на вход ОД подается сигнал переменного напряжения с амплитудой 5 В с отклонением $\pm 0,1$ В, частотой 985 Гц с отклонением ± 5 Гц. Поскольку каждая операция диагностирования записывается отдельным оператором Атласа, возможно объединение этих операторов в подпрограмму, что позволяет избежать ненужных повторений в исполнительной части тела программы Атласа.

Структура программы на Атласе дает возможность в ходе выполнения программы производить арифметические вычисления, а также выводить результаты диагностирования на устройство отображения. В языке Атлас используются следующие основные группы операторов: ограничивающие (BEGIN, TERMINATE, END, FINISH); определяющие (DEFINE, DECLARE, FOR, UUT, REQUIRE); задающие (APPLY); воспринимающие (MEASURE, VERIFY); задающие временную зависимость (WAIT, FOR, START, WHEN, STOP WHEN, SYNC, WHEN); обрабатывающие (CALCULATE, TILL, REMOVE, INPUT, OUTPUT, DISPLAY, PRINT, RECORD); ветвления (GOTO, IF-THEN-ELSE, FOR-THEN, WHILE-THEN).

Операторы языка Атлас позволяют реализовать при программировании следующие функции СПД: контроль и управление всеми стимулирующими сигналами, обработку и формирование данных, обслуживание прерываний, подготовку и вывод данных на различные устройства вывода, трансляцию программ диагностирования, формирование библиотеки программ диагностирования.

Другим широко распространенным языком программирования процесса диагностирования является язык Бейсик. Доступность языка Бейсик (BASIC — Beginner's All Purpose Symbolic Instruction Code — универсальный символический код для начинающих)

обусловила появление его расширенных версий, ориентированных на непосредственное использование в системе диагностирования (например, Marconi Instruments Basic). Программа, написанная на языке Бейсик, состоит из отдельных операторов строк. Каждая строка программы начинается с номера строки, который обозначает порядок выполнения операторов программы. За номером строки в каждом операторе следует слово, указывающее тип оператора. Язык M. I. BASIC, сохраняя достоинства исходного языка, расширяет первоначальный словарь с целью обеспечения программирования проверок ОД. Расширение Бейсика осуществляется за счет использования подпрограмм, написанных на машинно-ориентированных языках типа Ассемблера.

Дополнительные операторы, осуществляющие какую-либо функцию в СПД, оформляются как подпрограммы на языке Ассемблера. Целесообразность такого подхода объясняется тем, что на Ассемблере просто организуется управление внешними устройствами на физическом уровне, и Бейсик позволяет использовать в программе подпрограммы, написанные на Ассемблере. Мнемоническая запись нового оператора включается в словарь Бейсика. Трансляция дополнительных операторов осуществляется методом подпрограмм. Каждому оператору соответствует своя подпрограмма, которая обеспечивает перевод оператора входного языка в коды СПД.

Интерпретирующая система M. I. BASIC работает в двух режимах — автоматическом и интерпретирующем. Интерпретирующий режим используется на стадии подготовки программ. В этом случае каждая команда выполняется сразу после того, как она введена. Автоматический режим — режим компиляции, применяется при обработке программ в процессе испытаний. При необходимости возможно совмещение обоих режимов. Язык M. I. BASIC используется для подготовки диагностических программ в системах ОЕ 1761 и «System-80» фирмы Marconi Instruments.

Еще одним языком программирования процесса диагностирования является язык MEDIATOR. MEDIATOR является многоуровневым языком, предназначенным для разработки программ диагностирования, цифровых, аналоговых и гибридных печатных узлов РЭА и содержит в себе черты языков высокого и низкого уровней. MEDIATOR разработан фирмой MEMBRAN специально для СПД серии MB 7700. Элементы языка низкого уровня дают программисту непосредственный доступ к управлению техническими средствами системы (генераторами, измерительными устройствами, коммутаторами) Элементы языка высокого уровня обеспечивают возможность структурного программирования. Структурированные программы обеспечивают возможность пользоваться подпрограммами, производить вычисления на основе данных, получаемых в процессе тестирования, осуществлять условное управление функциями измерительного оборудования. Отличительной чертой структурированных программ, написанных на MEDIATOR, является ограниченное использование оператора бе-

условного перехода GOTO и расширенное применение операторов повтора REPEAT и условного перехода IF-THEN-ELSE. Указанные операторы могут применяться не только к отдельным операторам, но и к целым программным модулям, благодаря введению ограничивающего оператора END. Например, фрагмент программы с использованием оператора условного перехода IF имеет следующий вид:

```

    SET LIO=1
T(10) SET LIO=LIO+1
    <повторяемые коды> . . . . .
IF LIO=9 THEN GOTO 20
    END IF
    GOTO 10
T(20) SET SO=S1+S2

```

Аналогичный фрагмент программы с использованием оператора REPEAT, имеет вид

```

REPEAT 9 TIMES DO
    <повторяемые коды> . . . . .
END REPEAT
SO=S1+S2

```

Оператор END REPEAT ограничивает действие оператора повтора. Очевидно, что вторая конструкция программы проще первой. Модульная структура программ, написанных на языке MEDIATOR, облегчает задачу вызова подпрограмм. Все изменения переменных происходят локально внутри модуля, а на выход передаются лишь конечные результаты. Это обеспечивает универсальность использования модулей в различных диагностических программах.

В последние годы широкое распространение получили системы, построенные с использованием метода поэлементного диагностирования.

Печатные узлы, входящие в состав РЭА, представляют собой плату с расположенными на ней ЭРЭ, соединенными посредством печатного монтажа. На плате располагаются следующие типы ЭРЭ: пассивные линейные двухполюсники (резисторы, конденсаторы, индуктивности); пассивные нелинейные двухполюсники (диоды, стабилитроны и т. д.); элементарные многополюсники (транзисторы, аналоговые и цифровые интегральные схемы и т. п.). Таким образом, схема печатного узла может содержать аналоговые и цифровые элементы, и поэтому контролируемые печатные узлы являются в общем случае гибридными печатными узлами (ГПУ). Для эффективной организации процесса диагностирования необходимо иметь формализованное представление элементов ГПУ.

В связи с этим языки программирования для проведения поэлементного диагностирования должны удовлетворять следующим

требованиям: близость языка к существующим стандартам технической документации; возможность описания нелогических и логических компонентов малой и повышенной степени интеграции без замены компонентов эквивалентной схемой; простота описания межкомпонентных соединений; возможность описания алгоритмов поэлементного диагностирования ГПУ; независимость языка от типа диагностируемого ГПУ; возможность расширения списка диагностируемых ЭРЭ и изменения значений параметров тестовых воздействий.

Примером языка поэлементного диагностирования является INCITE (Instrumental Notation for Computer-controlled Inspection and Test Equipment). При его создании основным требованием было обеспечение независимости от типа испытываемой схемы. Программа на INCITE записывается в виде отдельных строчек, называемых командными предписаниями. Предписание имеет структуру, приведенную ниже.

⟨№ строки⟩ ⟨глагол⟩ [идентификатор] [пределы] [точки] ⟨терминатор⟩
 120 RES «R93» 820 K, % 5 (25, 36, 68) :

Приведенная запись означает, что необходимо измерить параметры резистора *R93* с номинальным сопротивлением 820 кОм и допуском 5%. Резистор подключен к точкам, указанным на принципиальной схеме под номерами 36 и 25. Для исключения влияния соседних элементов точку 68 необходимо заземлить. Номер строки используется для указания порядкового номера командного предписания.

Строки размещаются строго в порядке номеров и исполняются в том же порядке. Предписания без номера строки используются во время редактирования и окончательной проверки программы для изменения режимов измерительных прибором и проверки влияния этих изменений на результаты измерений. Эти предписания выполняются сразу после ввода в машину.

Каждое предписание содержит командный глагол, определяющий операцию, которую должна выполнять система. Глаголы разделяются на две категории — для измерения параметров элементов и для управления системой. Глагол RES в рассмотренном примере указывает на необходимость измерения резистора. Глаголы управления системой могут управлять включением различных устройств аналогично тому, как это производится в языке M.I.BASIC. Двоеточие означает признак конца строки.

Пример фрагмента программы [7] иллюстрирует возможности языка INCITE.

110	IND	«L3»	100 mH, %3	(49, 136, G98, 97, 103):
120	CAP	«C56»	50 mF, 100 mF	(29, 54);
130	DIODE	«D963»	S, ON	(20, 90):
140	TRANSIST	«TR34»	G, N, OFF	(36, 43, 54):
150	ZENER	«ZD1»	3, 9V, %6	(22, 45):
160	TRACK			(1—150, —36):

Программа предусматривает проверку индуктивности $L3$ с номинальным значением 100 мкГн и допуском 3%, конденсатора $C56$ емкостью в пределах от 50—100 мкФ, кремниевого диода $D963$ в открытом состоянии, германиевого $n-p-n$ транзистора (N) в закрытом состоянии и стабилитрона $ZD1$. Предписание с глаголом TRACK предусматривает проверку всех точек от 1 до 150, за исключением точки 36 на отсутствие коротких замыканий.

Язык INCITE содержит также возможность проверки логических схем комбинационного типа посредством применения командного глагола TRUTH (ИСТИННОСТЬ). Так, например, предписание 210 TRUTH H(1—12,23) L(17—21,26) #H(41,31—33) L(43,44) означает, что логическая схема проверяется подачей на точки 1—12 и 23 высокого (H) логического уровня, а на точки 17—21 и 26 низкого (L) логического уровня. После знака # следует указание выходных точек, на которых ожидается соответственно высокий и низкий логические уровни напряжений.

Транслятор INCITE имеет средства синтаксического контроля, немедленно выдающие сведения об ошибочно записанных операторах. Сообщения об ошибках выдаются в виде числовых кодов. Например, 0 — переполнение запоминающего устройства, слишком длинная программа; 1 — незнакомый командный глагол и т. д. Всего имеется 55 сообщений о различных ошибках.

Язык INCITE был одним из первых языков поэлементного диагностирования и не ориентирован на проверку интегральных схем средней и тем более большей степени интеграции. Дальнейшее развитие языки поэлементного диагностирования нашли в отечественных системах АСПД-1 и АСПД-2. Как уже отмечалось выше, ЯПД должен удовлетворять следующим требованиям: лексика языка должна быть близкой к естественному языку и использовать общепринятую терминологию описания компонентов на принципиальной схеме; язык должен позволять описывать процесс диагностирования ГУ в простой и удобной форме для лиц, не являющихся специалистами в области программирования, а также быть независимым от типа диагностируемого ГУ; в языке должна быть предусмотрена возможность расширения списка диагностируемых компонентов и измерения параметров тестовых воздействий; описание схемы на таком языке должно быть удобным для обработки на ЭВМ.

Для примера рассмотрим фрагмент ГУ, схема которого приведена на рис. 5.2. Составим сначала перечень элементов схемы в виде табл. 5.1.

Такой перечень соответствует конструкторской документации. Очевидно, что одного перечня недостаточно для полного описания ГУ, ибо в нем отсутствуют сведения о связи элементов друг с другом, необходимых для подключения к элементам и исключения взаимного влияния элементов в процессе диагностирования. Для того чтобы описать эти связи, присвоим каждой узловой точке определенный номер, как это сделано на рис. 5.2 (узловые точ-

Таблица 5.1. Пример перечня элементов

Тип элемента	Номер элемента данного типа	Характеристика элемента
<i>R</i>	1	кОм 1% 20;
<i>C</i>	1	пФ 1000% -20 +80;
<i>VD</i>	1	КД 503А;
<i>VD</i>	2	КД 507А;
<i>VD</i>	3	КД 503А;
<i>VD</i>	4	КД 503А;
<i>K</i>	1	РЭС 55А;
<i>VT</i>	1	КТ 315Г;
<i>DD</i>	1	ЛАЗ S155;
<i>XS</i>	1	;

Таблица 5.2. Пример таблицы соединений

Номер узловой точки	Список выводов элементов, подключенных к узловой точке
1	<i>C</i> 1, DD1.1:07, VT1:Э;
2	DD1.1:01, XS1:1;
3	DD1.1:02, XS1:2;
4	DD1.1:03, VD1:—, DD1.2:09;
5	VD1:+, DD1.2:10, <i>C</i> 1;
6	DD1.2:08; VD2:—;
7	VD2:+, R1, VD3:+;
8	R1, DD1.2:14, K1, VD4:—, XS1:3;
9	VD3:—, VT1:Б;
10	VD4:+, K1, VT1:K;
11	K1:1, XS1:4;
12	K1:2, XS1:5;

ки отмечены «X», а их номера взяты в кружок). Выписав для каждой узловой точки выводы элементов, подключенных к ней получим таблицу соединений (табл. 5.2).

Поясним некоторые из записанных в таблице строк. В первой строке указано, что к первой узловой точке подключен конденсатор *C*1, эмиттер транзистора *VT*1 и т. д. В пятой строке указано, что к пятой узловой точке подключен анод диода *VD*1, десятый вывод второго элемента И-НЕ в корпусе ЛАЗ и конденсатор *C*1.

Для проведения диагностирования, однако, этой информации недостаточно. Необходимо обеспечить исключение взаимного влияния элементов и режим измерения аналоговых ЭРЭ, а также начальные условия измерения цифровых элементов (для активизации этих элементов и обеспечения неповреждения соседних элементов). Например, полная информация для резистора *R*1 может быть записана так: 10 R1 кОм 1 % 20 Q30 R1 X7 Y8 G9;

Разберем смысл отдельных частей этой строки: 10 — номер строки программы диагностирования; R1 — обозначение резистора; кОм1 — сопротивление резистора 1 кОм; % 20 — допустимое процентное отклонение; Q30 — задержка измерения на 30 мкс; R1 — тип измерительной схемы (режим измерения); X7, Y8 — точки подключения резистора; G9 — указание на необходимость заземления девятой узловой точки для исключения влияния соседних элементов.

Полная информация для проверки второго элемента И-НЕ в корпусе ЛАЗ имеет такой вид: 20 DD1.2 ЛАЗS155 (4, 5) (6) XB5 XH3;. Здесь 20 — номер строки; DD1.2 — обозначение на схеме; ЛАЗS155 — тип элемента и номер серии; (4,5) — список адресов узловых точек, к которым подключены входы; (6) — адрес узловой точки, к которой подключен выход элемента; XB5 XH3 — начальные условия диагностирования элемента — высокий потенциал на пятой узловой точке и низкий — на третьей.

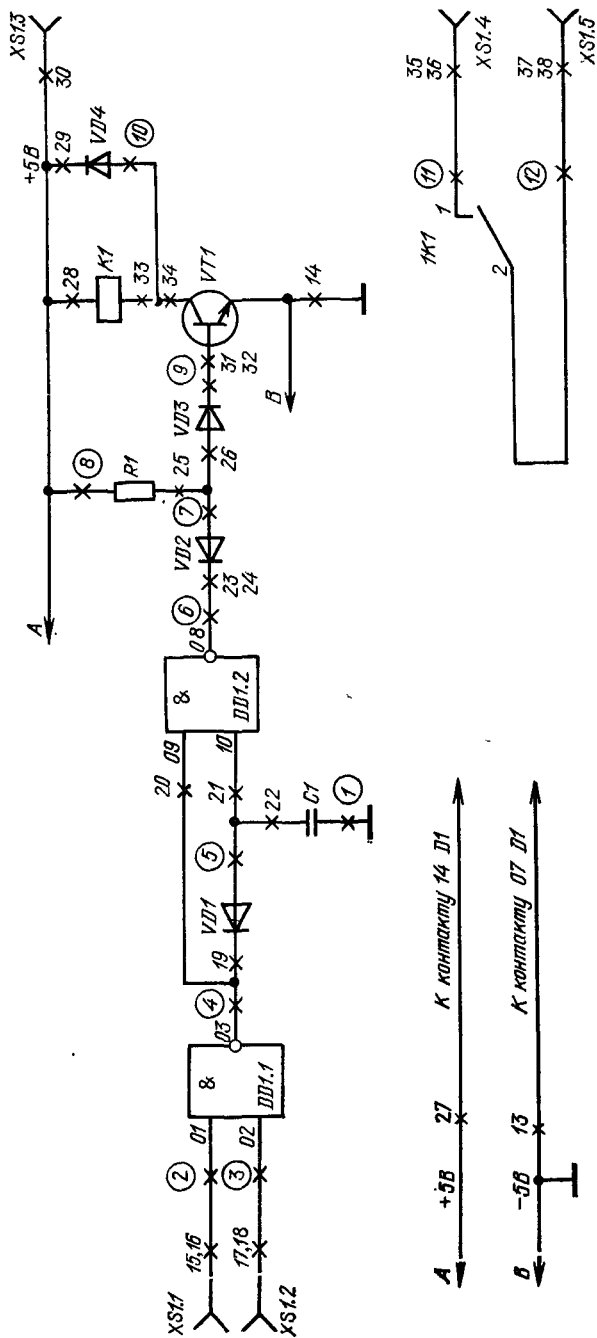


Рис. 5.2. Фрагмент схемы ГУ с нанесенными узловыми и топологическими точками; номинал резистора $R1 = 1$ кОм; номинал конденсатора $C1 = 1000$ пФ; диоды: $VD1, VD2, VD4$ — КД509А, $VD3$ — КД503А; транзистор $VT1$ — КТ315Г; реле $K1$ — РЭС 55А; ИС $DD1$ — К155Л1А3

Именно такой вид имели операторы в первой редакции ЯПД (ЯПД-1), причем составлялись они вручную. В среднем на подготовку описания схемы требовалось две-три недели работы высококвалифицированного специалиста. При этом следует отметить, что узловые точки в таблице соединений (и на схеме) расположены последовательно, а ЭРЭ на схеме разбросаны. Поэтому при построчном описании ЭРЭ больше вероятность возникновения ошибки, чем при составлении таблицы соединений. Таким образом, можно прийти к выводу, что составление первичного описания схемы (состоящего из перечня элементов и таблицы соединений) эффективнее и проще, чем составление полного описания. Но при этом, очевидно, возникает необходимость составления полного описания схемы, теперь уже автоматически. Оказывается, что те части полного описания, которые отсутствуют в первичном описании (режимы измерения, время задержки, точки разделения или начальные условия) или записаны в другом виде (адреса точек подключения) можно получить в помощью ЭВМ.

Назовем этот процесс трансляцией первичного описания в полное описание. Основой разработки транслятора в автоматизированной СПД узлов РЭА является формальное описание синтаксиса и семантики ЯПД. Для этих целей воспользуемся расширенным метаязыком Бэкуса [82].

В формулах расширенного метаязыка Бэкуса конструкции языка являются металингвистическими переменными. Название переменных помещается в угловые скобки $\langle \rangle$. Формула включает название определяемого понятия, знак $:: =$ и правую часть. Знак $:: =$ означает, что любое значение правой части можно подставить в другие формулы вместо указанной переменной. Знак $:: =$ читается «по определению есть», правая часть состоит из ранее определенных понятий, связанных между собой специальными скобками. Помимо угловых скобок и знака $:: =$ в правой части металингвистической формулы используются следующие знаки:

а) знак $|$ (вертикальная черта) применяется при перечислении и означает, что вместо определяемого понятия может быть подставлена любая перечисляемая конструкция;

б) знак $!$ (восклицательный знак) указывает на возможность повторения предшествующей знаку синтаксической конструкции и означает, что для подстановки в формулу может быть взята синтаксическая конструкция, описываемая либо один раз, либо повторенная требуемое число раз. После $!$ при необходимости ограничения числа повторений можно использовать \leq (не больше) и целое число, либо знак $=$ (равно) и целое число при строго фиксированном числе повторений;

в) знак $?$ (вопросительный знак) указывает на возможность отсутствия предшествующей знаку конструкции и означает, что в формуле можно либо вписать, либо не вписать указанную конструкцию. Область действия знаков $!$? ограничивается фигурными скобками $\{ \}$.

\langle алфавит $\rangle :: = \langle$ прописные буквы латинского алфавита $\rangle \langle$ прописные буквы русского алфавита $\rangle \langle$ арабские цифры $\rangle \langle$ специальные символы $\rangle \langle$ разделитель \rangle

\langle прописные буквы латинского алфавита $\rangle :: = A|B|C|D|E|F|G|H|I|K|L|M|N|O|P|Q|R|S|T|U|V|X|Y|Z|W$

⟨прописные буквы русского алфавита⟩: : = А|Б|В|Г|Д|Е|Ж|З|И|К|Л|М|Н|О|П|Р|С|Т|У|Ф|Х|Ц|Ш|Щ|Ы|Ь|Э|Ю|Я

⟨арабские цифры⟩: : = 0|1|2|3|4|5|6|7|8|9

⟨специальные символы⟩: : = !|?|{|}|,|;|.|<|>|%|{|}| —|+|:

⟨разделитель⟩: : = _

Синтаксические конструкции ЯПД во многом близки к алгольным. Например, номинал 1 кОм записывается в виде кОм 1, процентное отклонение 20% — в виде %20, т. е. идентификатор начинается с буквы или специального символа.

Перейдем теперь к формальной записи первичного описания ГУ.

⟨первичное описание⟩: : = ⟨перечень элементов⟩ ⟨таблица соединений⟩

⟨перечень элементов⟩: : = ⟨строка перечня⟩ | ⟨строка перечня⟩ ⟨перечень элементов⟩

⟨строка перечня⟩: : = ⟨номер строки⟩ ⟨тип ЭРЭ⟩ ⟨номер ЭРЭ⟩ ⟨характеристика⟩ ⟨конец строки⟩

⟨номер строки⟩: : = ⟨число вида 1⟩

⟨число вида 1⟩: : = {⟨цифра⟩! ≤ 3}

⟨тип ЭРЭ⟩: : = ⟨ЭРЭ вида 1⟩ | ⟨ЭРЭ вида 2⟩

⟨ЭРЭ вида 1⟩: : = ⟨резистор⟩ | ⟨конденсатор⟩ | ⟨индуктивность⟩ | ⟨трансформатор⟩

⟨ЭРЭ вида 2⟩: : = ⟨линейная интегральная схема⟩ | ⟨цифровая интегральная схема⟩ | ⟨диод⟩ | ⟨тиристор⟩ | ⟨транзистор⟩ | ⟨реле⟩

⟨резистор⟩: : = R

⟨конденсатор⟩: : = C

⟨индуктивность⟩: : = L

⟨трансформатор⟩: : = T

⟨реле⟩: : = K

⟨диод⟩: : = VD

⟨тиристор⟩: : = VS

⟨транзистор⟩: : = VT

⟨линейная интегральная схема⟩: : = DA

⟨цифровая интегральная схема⟩: : = DD

⟨номер ЭРЭ⟩: : = ⟨число вида 1⟩

⟨характеристика⟩: : = ⟨характеристика ЭРЭ вида 1⟩ |

⟨характеристика ЭРЭ вида 2⟩

⟨характеристика ЭРЭ вида 1⟩: : = ⟨единица измерения⟩ ⟨процентное отклонение⟩

⟨единица измерения⟩: : = ⟨единица измерения сопротивления⟩ | ⟨единица измерения индуктивности⟩ | ⟨единица измерения емкости⟩ | ⟨единица измерения коэффициента трансформации⟩

⟨единица измерения сопротивления⟩: : = Ом|кОм|МОм

⟨единица измерения индуктивности⟩: : = мГ|мкГ

⟨единица измерения коэффициента трансформации⟩: : = КТ

⟨единица измерения емкости⟩: : = нФ|пФ|мкФ

⟨процентное отклонение⟩: : = % { — ⟨число вида 2⟩? } { +? } ⟨число вида 2⟩

⟨число вида 2⟩: : = {⟨цифра⟩! ≤ 2}

⟨характеристика ЭРЭ вида 2⟩: : = { {⟨буква⟩! ≤ 3} } ⟨число вида 1⟩? ! ≤ 3}

⟨конец строки⟩: : = ;

⟨таблица соединений⟩ : := ⟨строка таблицы⟩ | ⟨строка таблицы⟩ ⟨таблица соединений⟩

⟨строка таблицы⟩ : := ⟨номер узловой точки⟩ ⟨список контактов разъемов и выводов ЭРЭ, подключенных к данной узловой точке⟩ ⟨конец строки⟩

⟨номер узловой точки⟩ : := ⟨число вида 1⟩

⟨список контактов разъемов и выводов ЭРЭ, подключенных к данной узловой точке⟩ : := ⟨заголовок списка контактов одного разъема или выводов ЭРЭ⟩ { ⟨список контактов одного разъема или выводов одного ЭРЭ⟩ ? } | ⟨заголовок списка контактов одного разъема или выводов одного ЭРЭ⟩ { ⟨список контактов одного разъема или выводов одного ЭРЭ⟩ ? }, ⟨список контактов разъема и выводов ЭРЭ, подключенных к данной узловой точке⟩

⟨заголовок списка контактов одного разъема или выводов одного ЭРЭ⟩ : := ⟨тип ЭРЭ⟩ ⟨номер ЭРЭ⟩ | ⟨цифровая интегральная схема⟩ ⟨номер ЭРЭ⟩ { . ⟨номер в корпусе⟩ ? } | ⟨разъем⟩ ⟨номер разъема⟩

⟨номер в корпусе⟩ : := ⟨число вида 2⟩

⟨разъем⟩ : := XS

⟨номер разъема⟩ : := ⟨число вида 2⟩

⟨список контактов одного разъема или выводов одного ЭРЭ⟩ : := ⟨одни контакт⟩ | : ⟨один контакт⟩ ⟨список контактов одного разъема или выводов одного ЭРЭ⟩

⟨один контакт⟩ : := { ⟨обозначение контакта⟩ ? } { ⟨номер контакта⟩ ? }

⟨обозначение контакта⟩ : := ⟨буква⟩

⟨номер контакта⟩ : := ⟨число вида 2⟩

Основной целью описания ГУ на ЯПД является обеспечение возможности генерации на его основе рабочей программы диагностирования (РПД) данного ГУ. Рабочая программа диагностирования представляет собой последовательность тестов в кодах СПД, записанную на внешнем носителе информации (перфолен-те, магнитных дисках и т. п.). Основные этапы генерации РПД представлены на рис. 5.3. Рассмотрим вкратце все эти этапы.

1. Проводится семантико-синтаксический контроль первичного описания схемы на основе справочных данных о ЯПД.

2. Для каждого ЭРЭ в соответствии с первичным описанием и справочными данными выбираются его характеристики (номинал, допустимое процентное отклонение и т. д.) и точки подключения ЭРЭ.

3. Для каждого печатного проводника записываются адреса всех его концевых точек. Эти точки используются для контроля обрывов и некоторых ЭРЭ (транзисторов, линейных интегральных схем и т. д.).

4. В полном описании схемы получают операторы контроля коротких замыканий и обрывов.

5. Для каждого дискретного ЭРЭ формируются: время задержки, тип измерительной схемы, дополнительные точки подключения, точки разделения.

6. Для каждого цифрового ЭРЭ определяются начальные условия и тесты.

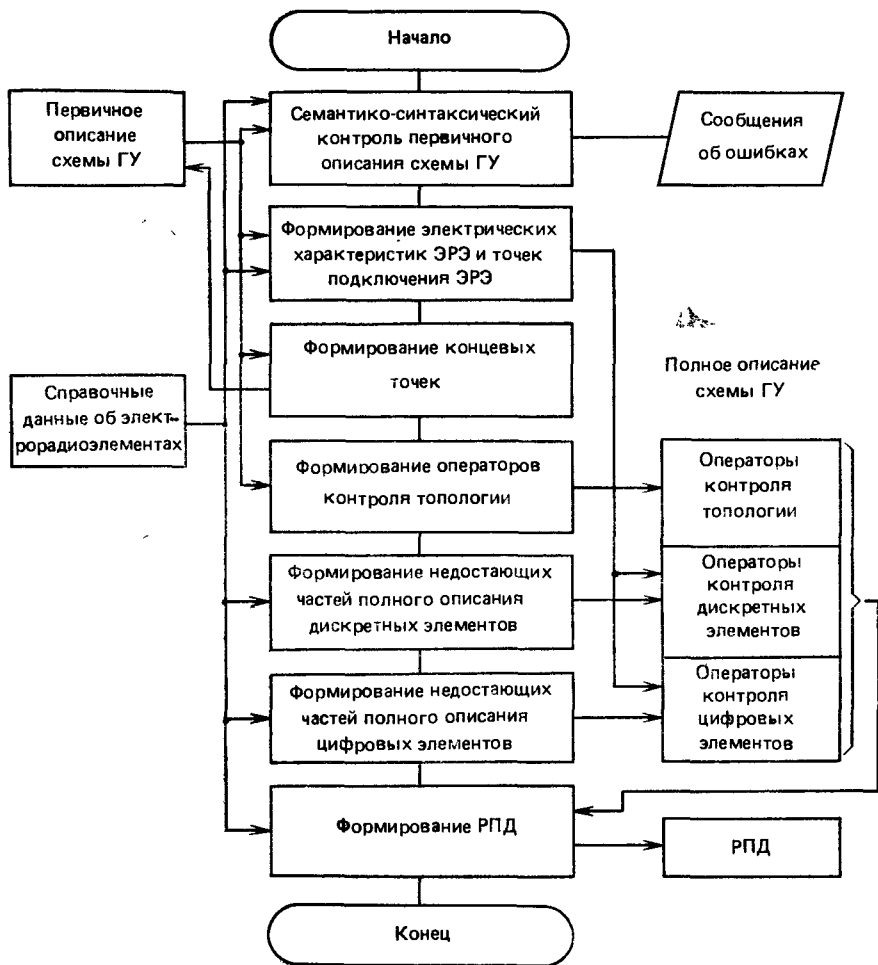


Рис. 5.3. Основные этапы генерации РПД

7. На основании полученного на предыдущих этапах полного описания схемы и справочных данных (таблицы перекодировки ЯПД в РПД) компонуется РПД.

Рассмотрим более подробно указанные этапы процесса генерации РПД.

5.2. СЕМАНТИКО-СИНТАКСИЧЕСКИЙ КОНТРОЛЬ ПЕРВИЧНОГО ОПИСАНИЯ ГИБРИДНЫХ УСТРОЙСТВ

Первым этапом генерации РПД является семантико-синтаксический контроль первичного описания схемы. Программа, осуществляющая такой контроль, должна проверять: правильность

синтаксических конструкций (СК); порядок расположения СК в каждой строке первичного описания; попадание числовых конструкций в разрешенный диапазон. Кроме того, программа контроля должна выдавать сообщения об ошибках и месте их возникновения, а также обеспечивать возможность изменения или добавления новых конструкций языка без изменения контролирующей программы.

Для создания такой программы контроля необходимо все сведения о синтаксисе и семантике ЯПД-2 вынести за пределы программы, оформив их в виде таблиц (назовем ее ЯПД-таблицей). Какие преимущества дает использование такой таблицы по сравнению с традиционными методами контроля, когда алгоритм контроля зависит от структуры языка?

Как известно, современная элементная база непрерывно расширяется и изменяется, совершенствуются также методы контроля ЭРЭ. Поэтому ЯПД-2 будет дополняться в дальнейшем. Следовательно, необходимо вносить изменения в язык и соответственно в процесс семантико-синтаксического контроля. Если имеется ЯПД-таблица, то достаточно внести в нее изменения, соответствующие новым конструкциям, после чего программа семантико-синтаксического контроля окажется «настроенной» на новый вариант ЯПД. Эти изменения можно внести с помощью стандартных средств операционной системы микро-ЭВМ, например редактором текста. Таблица состоит из строк, каждая из которых описывает одну лексему языка. Под лексемой будем понимать группу символов (букв, цифр и спецсимволов), несущих определенную смысловую нагрузку. Для примера разобьем на лексемы одну строку перечня элементов, описывающую резистор:

Номер лексемы	1	2	3	4	5	6	7
Лексема	R	1	кОм	1	%	20	;

Первая лексема (тип ЭРЭ) — буква R; вторая лексема (номер ЭРЭ) — число 1; третья лексема (единица измерения) — кОм; четвертая лексема (номинал) — число 1; пятая лексема — знак %; шестая лексема (процентное отклонение) — число 20; седьмая лексема (конец строки) — знак «;». Рассмотрим теперь структуру строки ЯПД-таблицы, приведенную в табл. 5.3.

Для примера составим фрагмент ЯПД-таблицы (табл. 5.4), регламентирующий первичное описание резистора.

Такая ЯПД-таблица разрешает описывать только резисторы. Первая строка ЯПД-таблицы описывает обозначение резистора. Первый реквизит означает, что после нахождения обозначения резистора в строке первичного описания следует искать лексему, описанную во второй строке ЯПД-таблицы. Второй реквизит (равный нулю) означает, что обозначение резистора должно присутствовать в строке первичного описания. В противном случае необходимо выдать сообщение об ошибке (шестой реквизит ЯПД-таблицы). Третий реквизит — признак того, что обозначение ре-

Таблица 5.3. Структура строки ЯПД-таблицы

Номер реквизита ЯПД-таблицы	Назначение реквизита ЯПД-таблицы
1	Номер строки ЯПД-таблицы, описывающей лексему, которую следует искать в тексте первичного описания, если описываемая данной строкой ЯПД-таблицы лексема найдена в тексте первичного описания.
2	Номер строки ЯПД-таблицы, описывающей лексему, которую надо искать в тексте первичного описания, если описываемая данной строкой ЯПД-таблицы лексема не найдена в тексте первичного описания (если этот реквизит равен нулю, то отсутствие лексемы означает ошибку)
3	Тип лексемы: 0 — символьная, 1 — числовая, 2 — конец строки ЯПД-программы, 3 — конец текста ЯПД-программы
4	Длина символьной лексемы
5	Символьная лексема или нижняя и верхняя граница числовой лексемы
6	Сообщение об ошибке, которое следует выдавать на печать, если второй реквизит равен нулю
7	Сообщение о нарушении границ числовой лексемы

Таблица 5.4. Пример ЯПД-таблицы

Номер строки	Номер реквизита ЯПД-таблицы						
	1	2	3	4	5	6	7
1	2	0	0	1	R	Нет обозначения резистора	
2	3	0	1	0	1—999	Нет номера резистора	Неверен номер резистора
3	4	5	0	3	КОМ		
4	7	0	1	0	1—999	Нет номинала	Неверен номинал
5	4	6	0	3	МОМ		
6	4	0	0	2	ОМ	Неверна единица измерения	
7	8	0	0	1	%	Нет знака %	
8	9	0	1	0	1—99	Нет процентного отклонения	Неверно процентное отклонение
9	10	0	2	1	;	Нет конца строки	
10	0	1	3	1	1		

Рис. 5.4. Граф структуры табл. 5.4

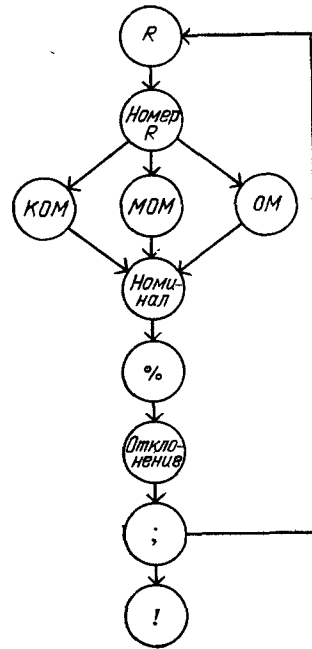
зистора представляет собой фиксированный набор символов. Четвертый реквизит (равный 1) указывает количество символов в обозначении резистора. Пятый реквизит — обозначение резистора: буква R.

Вторая строка ЯПД-таблицы описывает номер резистора. Первый реквизит (равный 3) означает, что после номера резистора в строке первичного описания следует искать лексему, описанную в третьей строке ЯПД-таблицы. Вторым реквизит (равный 0) означает, что если номера резистора не оказалось в строке первичного описания, то следует выдать сообщение об ошибке (реквизит 6). Третий реквизит (равный 1) означает, что номер резистора является числом. Четвертый реквизит для данной числовой лексемы не несет никакой смысловой нагрузки. Пятый реквизит представляет собой допустимый диапазон номера резистора (от 1 до 999). Если номер резистора окажется равным нулю или больше 999, следует выдать сообщение об ошибке (седьмой реквизит).

Строки третья, пятая и шестая ЯПД-таблицы описывают различные единицы измерения резистора — КОМ, МОМ и ОМ. Четвертая строка описывает номинал резистора (как число). В седьмой строке описан знак %, а в восьмой — диапазон процентного отклонения. В девятой строке приведен символ «;» — конец строки первичного описания. В десятой строке описан символ «!» — конец первичного описания.

Для расширения таблицы второй реквизит первой строки надо заменить на число 11, а в 11-й строке ввести описание конденсатора и т. д. По сути дела, ЯПД-таблица представляет собой линейно связанный список лексем ЯПД-2.

Для лучшего понимания структуры ЯПД-таблицы рассмотрим оргграф, вершинами которого являются лексемы, а дуги указывают на следующую в тексте ЯПД-программы лексему (рис. 5.4). Каждый путь в таком графе соответствует синтаксически и семантически правильному предложению (строке) ЯПД-программы.



5.3. АЛГОРИТМЫ ПОЛУЧЕНИЯ ЯПД-ПРОГРАММ ДИСКРЕТНЫХ ЭРЭ И АНАЛОГОВЫХ ИС

После окончания семантико-синтаксического контроля первичного описания ГУ начинается формирование полного описания ГУ. Исходной информацией для генерации полного описания слу-

жат: описание схемы электрической принципиальной проверяемого ГУ с пронумерованными узловыми и концевыми точками в виде таблицы соединений и перечня элементов; перечень измерительных преобразователей (ИП) и условия их применения; справочная информация о диагностических параметрах полупроводниковых приборов.

Рассмотрим теперь несколько подробнее этап формирования диагностических параметров и адресов контрольных точек ЭРЭ. Возьмем, например, резистор $R1$ в схеме на рис. 5.2. В перечне элементов диагностические параметры резистора $R1$ уже есть, и они без изменений переносятся в соответствующее место строки полного описания ГУ на ЯПД (после номера резистора). Для определения адресов контрольных точек резистора обратимся к таблице соединений. Из нее находим, что $R1$ подключен к 7-й и 8-й узловым точкам. Осталось определить, в какой форме следует проставлять адреса контрольных точек в полном описании ГУ. Это можно сделать в соответствии со справочником диагностических параметров ЭРЭ. Фрагменты таких справочников приведены в табл. 5.5 и 5.6. В частности, в табл. 5.5 указано, что резистор имеет две контрольные точки, дополнительных обозначений в таблице соединений у них нет, а в полном описании адреса контрольных точек должны предшествовать символы X и Y соответственно.

Следовательно, после окончания данного этапа строка полного описания для $R1$ примет вид: $R1\text{ КОМ}1\ \%10\ X7Y8$;

Несколько по-другому формируется строка полного описания для транзистора $VT1$. Во-первых, в перечне элементов указано

Таблица 5.5. Фрагмент справочника диагностических параметров дискретных ЭРЭ

Тип ЭРЭ	Подтип ЭРЭ	Диагностические параметры	Количество контрольных точек	Контрольные точки					
				Обозначения					
				в полном описании	в таблице соединений	в полном описании	в таблице соединений	в полном описании	в таблице соединений
R VT	КТ315Г	$V\emptyset, 4\%3\emptyset N$	2 3	X X	Б	У У	Э	Z	К

Таблица 5.6. Фрагмент справочника диагностических параметров цифровых ЭРЭ

Тип ЭРЭ	Подтип ЭРЭ	Количество элементов в корпусе	Список входов первого элемента	Выходы первого элемента	Список входов второго элемента	Выходы второго элемента	...
DD	ЛАЗS155	4	(01, 02)	(03)	(09, 10)	(08)	...

лишь, что это транзистор КТ315Г. Из справочника (см. табл. 5.5) находим, что его диагностические параметры В 0,4 %30 N (здесь N означает тип проводимости). Так же указано, что у транзистора три контрольные точки, имеющие дополнительные обозначения в таблице соединений: Б, Э и К. Соответствующие адреса контрольных точек в полном описании транзистора должны сопровождаться ключевыми символами: X, Y и Z. В таблице соединений находим, что база, эмиттер и коллектор VT1 подключены соответственно к 9, 1 и 10-й узловым точкам. Поэтому строка полного описания VT1 после выполнения данного этапа примет вид VT1 В 0,4 %30 N X9 Y1 Z10;.

Запись строки полного описания цифрового элемента существенно отличается от записи строки дискретного элемента, поэтому и справочник характеристик цифровых элементов имеет другой вид (см. табл. 5.6). В частности, из табл. 5.6 находим, что второй элемент И—НЕ в корпусе ЛАЗ имеет два входа 09 и 10 и один выход 08. По таблице соединений определяем, что входы 09 и 10 подключены к 4-й и 5-й узловым точкам соответственно, а выход 08 — к 6-й узловой точке. Следовательно, в полном описании ГУ для этого элемента должна быть сформирована строка DD1.2 ЛАЗ S155 (4, 5) (6); (входы 4, 5 предназначены для подачи, а выход 6 — для съема тестовых воздействий).

Если в процессе построения строки полного описания какого-либо ЭРЭ будет обнаружено несоответствие между таблицей соединений и справочниками диагностических параметров в количестве контрольных точек или в их обозначении, то будет выдано сообщение об ошибке. Таким образом, семантико-синтаксический контроль первичного описания продолжается и на данном этапе.

Следующий этап генерации РПД — формирование адресов концевых точек печатных проводников в таблице соединений. Каждому печатному проводнику на схеме соответствует узловая точка, адрес которой проставлен около точки подключения одного из ЭРЭ (или разъемов) к данному проводнику (см. рис. 5.2). Концевыми точками проводника будем называть точки подключения проводника к другим ЭРЭ. Таким образом, число концевых точек каждого проводника на единицу меньше числа соединяемых им ЭРЭ и контактов разъема. Если же концевая точка у какого-либо проводника окажется одна, то ей нужно присвоить два подряд идущих номера. Нумерация концевых точек начинается с числа на единицу большего, чем число узловых точек. Для примера на рис. 5.2 первая концевая точка будет иметь адрес (номер) 13. Таблица связей после автоматического проставления в ней адресов концевых точек примет вид, представленный табл. 5.7.

На рис. 5.2 адреса концевых точек проставлены в соответствии с табл. 5.7 (концевые точки обозначены X и снабжены адресами, начиная с 13). На следующем этапе в полном описании формируются строки, описывающие контроль топологии схемы. Под контролем топологии будем понимать контроль печатных провод-

Таблица 5.7. Пример таблицы соединений с адресами концевых точек

Номер узловой точки	Список выводов элементов, подключенных к узловой точке	Список адресов концевых точек
1	C1, DD1.1 :0,7, VT1:Э;	13, 14;
2	DD1.1 :Ø1, XS1:1;	15, 16;
3	DD1.1 :Ø2, XS1:2;	17, 18;
4	DD1.1 :Ø3, VD1:—, DD1.2 :Ø9;	19, 20;
5	VD1 :+DD1.2 :1Ø, C1;	21, 22;
6	DD1.2 :Ø8, VD2:—;	23, 24;
7	VD2:+, R1, DD3:+;	25, 26;
8	R1, DD1.2 :14, K1, VD4:—, XS1:3;	27, 28, 29, 3Ø;
9	VD3:—, VT1:Б;	32, 32;
10	VD4:+, K1, VT1:К;	33, 34;
11	K1:1, XS1:4;	35, 36;
12	K1:2, XS1:5;	37, 38;

ников на короткие замыкания и на обрыв. Строка контроля коротких замыканий имеет вид: $E K_y$; где K_y — количество узловых точек. В нашем примере $K_y=12$, поэтому строка контроля коротких замыканий формируется так E 12;

Строка контроля печатного проводника, помеченного узловой точкой i ($i=1, 2, \dots, K_y$), формируется в виде E_i-N_i , где N_i — номер последней концевой точки i -го проводника. В нашем примере строки контроля печатных проводников на обрыв примут вид E 1—14; E 2—16; E 3—18; E 4—2Ø; E 5—22; E 6—24; E 7—26; E 8—3Ø; E 9—32; E 1Ø—34; E 11—36; E 12—38;.

На следующем этапе генерации ЯПД формируются недостающие для диагностирования части полного описания дискретных элементов. К этим частям относятся: тип измерительной схемы (характеризующий условия измерения данного ЭРЭ); время задержки измерения (необходимое для ожидания окончания переходных процессов в ИП из-за влияния реактивных цепей ГУ); адреса дополнительных контрольных точек (для повышения точности измерения); адреса точек «разделения» (для исключения влияния соседних ЭРЭ); адреса дополнительных точек «разделения» (необходимых при измерении дискретных ЭРЭ, образующих «треугольник» с определенным соотношением проверяемого Z_x и шунтирующих $Z_{ш1}, Z_{ш2}$ сопротивлений ЭРЭ— см. рис. 3.3). Кроме того, в некоторых случаях следует изменить порядок записи адресов контрольных точек в строке ЯПД-программы (также для повышения точности измерения).

Прежде чем перейти к рассмотрению соответствующих алгоритмов, введем некоторые обозначения и сокращения: проверяемые ЭРЭ— R_x, L_x, C_x, VD_x ; шунтирующие ЭРЭ— $R_{ш1}, R_{ш2}, C_{ш1}, C_{ш2}$ и $L_{ш1}, L_{ш2}, VD_{ш1}, VD_{ш2}$.

Для формирования недостающих частей полного описания ГУ на ЯПД предлагается следующая последовательность анализа описания электрической схемы проверяемого узла, представленной в виде таблицы соединений и перечня элементов [53, 83].

1. Определяется тип ЭРЭ.

2. Находится номинальный диагностический параметр у проверяемого ЭРЭ.

3. Проверяется, есть ли параллельно подключенные к контролируемому ЭРЭ другие элементы, определяется их влияние.

4. Проверяется наличие контуров, из пассивных цепей, определяется их влияние.

В представленной последовательности анализа проверяемого ГУ этапы 1—3 служат для выбора ИП, этапы 2—4 — для уточнения адресов контрольных точек и выбора дополнительных контрольных точек (если они необходимы для повышения точности преобразования диагностических параметров ЭРЭ), этап 4 предназначен для определения точек «разделения». В целом вся последовательность анализа ГУ служит для получения информации о контролируемых ЭРЭ при максимальной достоверности проверки, что в основном достигается за счет минимизации погрешности преобразования диагностического параметра в цифровое значение необходимым выбором ИП, контрольных точек и точек «разделения».

Основные типы применяемых в СПД ИП и их условные обозначения приведены в гл. 3. Выбор ИП для диагностирования пассивных цепей типа R , L , C является одним из наиболее сложных и трудоемких, поэтому на алгоритмах выбора ИП для указанных цепей остановимся более подробно. Как уже упоминалось, для уменьшения влияния p - n переходов полупроводниковых приборов в процессе проверки пассивных линейных двухполюсников в ИП применено тестовое напряжение, не превышающее 100 мВ. Поэтому при анализе электрических цепей в ГУ будем считать, что p - n переходы при указанном тестовом сигнале имеют очень большое сопротивление, практически не влияющее на контроль пассивных линейных двухполюсников.

Алгоритмы выбора ИП для проверки сопротивлений резисторов приведены ниже. Для уменьшения погрешности преобразования сопротивлений применяют различные схемы ИП, которые дают наибольший эффект при определенных сопротивлениях проверяемых резисторов. В зависимости от этого диапазон проверки сопротивлений разбит на три поддиапазона: $B_1 = [r_{01}, r_{02}[$; $B_2 = [r_{02}, r_{03}[$; $B_3 = [r_{03}, r_{04}[$, где в практически реализованной СПД границы поддиапазонов равны $r_{01} = 0,1$ Ом; $r_{02} = 8$ Ом; $r_{03} = 2$ кОм; $r_{04} = 2$ мОм. Разбивка на поддиапазоны обусловлена применением двух- и четырехпроводного подключения к схемам ИП, а также применением ИП с включением контролируемого резистора на входе или в цепи ОС операционного усилителя.

Если параллельно проверяемому резистору R_x подключен конденсатор C_x , то в строке ЯПД указывается в относительных единицах время, необходимое для окончания переходных процессов в ИП. Оно равно

$$Q = \kappa R_0 C_x / \tau_n, \quad (5.1)$$

где $\kappa=0,5$ для схем типа U и $\kappa=5$ для схем типа I ; R_0 — сопротивление образцового резистора для соответствующего диапазона преобразования; τ_n — длительность импульсов, при помощи которых формируется время задержки в измерительном блоке.

Обозначим ЭРЭ, которые установлены на ГУ, множеством K . Это множество K является объединением попарно-непересекающихся подмножеств K^j : $K = \bigcup_{j=1}^n K^j$, где $K^j \subset K$; n — число типов ЭРЭ в ГУ; $K^1 = K^R$ — подмножество резисторов; $K^2 = K^C$ — подмножество конденсаторов; $K^3 = K^L$ — подмножество индуктивных; $K^4 = K^{VD}$ — подмножество диодов и стабилитронов; $K^5 = K^{VS}$ — подмножество тиристоров и т. д. Проверяемый элемент множества K обозначим через κ_x , проверяемый элемент подмножества K^R через R_x , а номинальное значение его диагностируемого параметра через r_x . Аналогично для подмножества K^C соответственно C_x и c_x , для подмножества K^L — L_x и l_x . Тогда справедливо следующее: если $\kappa_x \in K^R$, то $\kappa_x = R_x$; если $\kappa_x \in K^C$, то $\kappa_x = C_x$ и если $\kappa_x \in K^L$, то $\kappa_x = L_x$. Обозначим параллельное соединение двух ЭРЭ символом \parallel , например параллельное соединение резистора R_x с конденсатором C_x будет записано как $R_x \parallel C_x$. Тогда алгоритм выбора ИП для проверки сопротивлений в первом поддиапазоне B_1 будет следующим.

Алгоритм А5.1.

- 1°. Если $\kappa_x \in K^R$, то перейти к 2°, иначе — к А5.2
- 2°. Если $r_x \in B_1$, то перейти к 3°, иначе — к 9°.
- 3°. Если $R_x \parallel L_x$, то перейти к 4°, иначе — к 5°.
- 4°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП RVM. Перейти к 9°.
- 5°. Если $R_x \parallel C_x$, то перейти к 6°, иначе — к 8°.
- 6°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП RIM.
- 7°. Записать в строку ЯПД перед типом ИП значение задержки Q , вычисленное по (5.1). Перейти к 9°.
- 8°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП RIM.
- 9°. Конец.

Для второго и третьего поддиапазонов сопротивлений можно составить аналогичные алгоритмы выбора ИП.

Для проверки конденсаторов диапазон преобразования емкости разбит на два поддиапазона: $B_4 = [c_{01}, c_{02}]$; $B_5 = [c_{02}, c_{03}]$, где в практически реализованной СПД границы поддиапазонов равны $c_{01} = 100$ пФ; $c_{02} = 0,78$ мкФ; $c_{03} = 10\,000$ мкФ. Разделение на два поддиапазона обусловлено применением двух методов проверки конденсаторов: на переменном напряжении и на постоянном токе по методу заряда емкости конденсатора. Предлагается следующий алгоритм выбора ИП для проверки конденсаторов.

Алгоритм А5.2.

- 1°. Если $\kappa_x \in K^C$, то перейти к 2°, иначе — к 9°.

2. Если $c_x \in B_4$, то перейти к 3°, иначе — к 4°.
- 3°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП SU . Перейти к 9°.
- 4° Если $c_x \in B_5$, то перейти к 5°, иначе — к 8°.
- 5° В строку ЯПД перед обозначением контрольной точки X записать тип ИП SIM .
- 6° Контрольной точке X присвоить номер той узловой точки, которая соединена с положительным выводом проверяемого электролитического конденсатора. Контрольной точке Y присвоить номер узловой точки, имеющей связь с противоположным выводом конденсатора.
- 7°. Записать в строку ЯПД перед типом ИП значение задержки Q , вычисленное по (5.1). Перейти к 9°.
- 8° Вывести сообщение: « c_x выходит за границы диапазона»
- 9°. Конец.

При проверке индуктивностей диапазон преобразования также разбит на два поддиапазона: $B_6 = [l_{01}, l_{02}]; B_7 = [l_{02}, l_{03}[$ В практически реализованной СПД границы поддиапазонов равны $l_{01} = 1$ мГн; $l_{02} = 204,8$ мГн; $l_{03} = 10$ Гн. Разделение на два поддиапазона обусловлено применением двух- и четырехпроводного подключения проверяемой индуктивности к ИП. Алгоритм выбора ИП для проверки индуктивностей выглядит следующим образом.

Алгоритм А5.3.

- 1°. Если $k_x \in K^L$, то перейти к 2°, иначе — к А5.4.
- 2°. Если $l_x \in B_6$, то перейти к 3°, иначе — к 4°.
- 3° В строке ЯПД перед обозначением контрольной точки X записать тип ИП LUM . Перейти к 7°.
- 4° Если $l_x \in B_7$, то перейти к 5°, иначе — к 6°.
- 5° В строке ЯПД перед обозначением контрольной точки X записать тип ИП LU . Перейти к 7°.
- 6° Вывести сообщение: « l_x выходит за границы диапазона»
- 7° Конец

Рассмотрим теперь алгоритмы нахождения точек «разделения» для каждого пассивного линейного двухполюсника (ПЛД). Для реализации этих алгоритмов на ЭВМ целесообразно от конкретной схемы перейти к ее графовой модели. Пусть $G(V, E)$ — неориентированный граф без петель и кратных ребер, где $V = \{v_1, v_2, \dots, v_n\}$ — множество вершин графа (соответствующих узлам схемы); $E = \{e^1, e^2, \dots, e^m\}$ — множество его ребер (соответствующих ПЛД). Каждое ребро e^i ($i = \overline{1, m}$) графа G представляет собой неупорядоченную пару некоторых вершин: $e^i = \{v_{i1}, v_{i2}\}$.

Математически задача нахождения точек «разделения» для каждого ПЛД сводится к определению для каждого ребра e графа G минимального количества вершин, удаление которых из графа вместе с инцидентными им ребрами делает данное ребро ациклическим.

Для решения поставленной математической задачи можно предложить следующую процедуру P .

- 1°. Разбить граф G на связные компоненты с одновременным подсчетом степеней вершин — алгоритм А5.4.
- 2°. Из каждого связного компонента G_j ($j = \overline{1, k_G}$) графа G выделить макси-

мальный подграф G^{i_j} , не содержащий вершин со степенью 1 — алгоритм А5.5 (здесь k_G — количество связанных компонентов графа).

- 3°. В каждом графе G^j ($j=1, k_G$) найти множество C_j всех элементарных циклов методом поиска в глубину с возвращением — алгоритм А5.6.
- 4°. Для каждого циклического ребра e^{p_j} ($p=1, t_j$) каждого графа G^j ($j=1, k_G$), где t_j — число циклических ребер графа G^j , выполнить следующие действия: выделить из множества C_j подмножество C^{p_j} циклов, содержащих ребро e^{p_j} ; рассматривая каждый цикл из C^{p_j} как множество образующих его вершин (за исключением двух вершин, инцидентных ребру e^{p_j}), построить минимальное сечение семейства C^{p_j} — алгоритм А5.7. Приведем последовательно алгоритмы А5.4—А5.7.

Алгоритм А5.4.

Ребро, инцидентное вершинам v_i и v_j , будем обозначать $e_{ij}=\{v_i, v_j\}$.

- 1°. Положить число связанных компонентов равным 0: $k_G = 0$.
- 2°. Образовать множество $E' = E$.
- 3°. Если $E' = \emptyset$, то перейти к 21°, иначе — к 4°.
- 4°. Увеличить k_G на 1: $k_G = k_G + 1$.
- 5°. Выбрать любой элемент из E' : $e_{ij} = \{v_i, v_j\} \in E'$.
- 6°. Образовать новый граф $G_{k_G} = \langle V_{k_G}, E_{k_G} \rangle$, где $V_{k_G} = \{v_i, v_j\}$; $E_{k_G} = \{e_{ij}\}$.
- 7°. Удалить из множества E' элемент e_{ij} (положить $E' = E' \setminus E_{k_G}$).
- 8°. Присвоить вершинам v_i и v_j графа G_{k_G} степень 1: $p(v_i) = 1$; $p(v_j) = 1$.
- 9°. Образовать множество $V'_{k_G} = V_{k_G}$.
- 10°. Если $V'_{k_G} = \emptyset$, перейти к 3°, иначе — к 11°.
- 11°. Выбрать любой элемент из V'_{k_G} : $v_e \in V'_{k_G}$.
- 12°. Если существует вершина v_k из множества V , инцидентная вершине v_e , и такая, что ребро $e_{ke} = \{v_k, v_e\}$ принадлежит множеству E , т. е. если $(\exists v_k \in \in V) (\{v_k, v_e\} \in E')$, то перейти к 14°, иначе — к 13°.
- 13°. Удалить вершину v_e из V'_{k_G} (положить $V'_{k_G} = V'_{k_G} \setminus \{v_e\}$). Перейти к 10°.
- 14°. Удалить ребро e_{ke} из E' (положить $E' = E' \setminus \{e_{ke}\}$).
- 15°. Добавить ребро e_{ke} в множество ребер E_{k_G} (положить $E_{k_G} = E_{k_G} \cup \{e_{ke}\}$).
- 16°. Увеличить степень вершины v_e на 1: $p(v_e) = p(v_e) + 1$.
- 17°. Если $v_k \in V'_{k_G}$, перейти к 20°, иначе — к 18°.
- 18°. Добавить вершину v_k в множество вершин V_{k_G} (положить $V_{k_G} = V_{k_G} \cup \{v_k\}$).
- 19°. Присвоить вершине v_k степень 1: $p(v_k) = 1$. Перейти к пункту 12°.
- 20°. Увеличить степень вершины v_k на 1: $p(v_k) = p(v_k) + 1$, перейти к пункту 12°.
- 21°. Конец алгоритма.

После применения алгоритма А5.4 к графу G число k_G будет характеризовать количество связанных компонентов графа G , графы G_j ($j=1, 2, \dots, k_G$) будут представлять собой связанные компоненты графа G . При этом для каждой вершины v_i будет вычислена ее степень $p(v_i)$.

Алгоритм А5.5.

Данный алгоритм следует применить к каждому связному компоненту $G_j(V_j, E_j)$ графа G .

- 1°. Образовать граф $G'_j(V'_j, E'_j) = G_j(V_j, E_j)$ и множества $V' = \emptyset$, $E' = \emptyset$, $A = \{v \in V'_j | p(v) = 1\}$.
- 2°. Если $A = \emptyset$, то перейти к 13°, иначе — к 3°.
- 3°. Выбрать любую вершину $v_i \in A$.
- 4°. Удалить из множества V'_j вершину v_i (положить $V'_j := V'_j \setminus \{v_i\}$).
- 5°. Добавить в множество V' вершину v_i (положить $V' := V' \cup \{v_i\}$).
- 6°. Выбрать $v_l \in V$ такую, что $e_{il} = \{v_i, v_l\} \in E'_j$.
- 7°. Уменьшить степень вершины v_l на 1: $p(v_l) := p(v_l) - 1$.
- 8°. Удалить из множества E'_j ребро e_{ij} (положить $E'_j := E'_j \setminus \{e_{il}\}$).
- 9°. Удалить из множества A вершину v_i (положить $A := A \setminus \{v_i\}$).
- 10°. Добавить в множество E' ребро e_{il} (положить $E' := E' \cup \{e_{il}\}$).
- 11°. Если $p(v_i) = 1$, то перейти к 12°, иначе — к 2°.
- 12°. Добавить в множество A вершину v_i (положить $A := A \cup \{v_i\}$).
- 13°. Конец алгоритма.

После окончания работы алгоритма А5.5 граф G'_j будет представлять собой максимальный подграф графа G_j , не содержащий вершин степени 1. «Выброшенные» вершины будут сгруппированы в множестве V' , «выброшенные» ребра — в множестве E' .

Алгоритм А5.6.

Для его описания введем дополнительные обозначения. Слово D длины N — это последовательность из N вершин графа G'_j : $D = \langle v_{i_1}, v_{i_2}, \dots, v_{i_N} \rangle$; s -й элемент слова D — это s -я по счету вершина: $d_s = v_{i_s}$.

- 1°. Образовать семейство $C_j = \emptyset$.
- 2°. Если $E'_j = \emptyset$, то перейти к 23°, иначе — к 3°.
- 3°. Образовать $E_2 = \emptyset$.
- 4°. Выбрать любое $e^i = \{v_{i_1}, v_{i_2}\} \in E'_j$.
- 5°. Удалить ребро e^i из множества E'_j (положить $E'_j := E'_j \setminus \{e^i\}$).
- 6°. Образовать слово $D = \langle d_1 d_2 \rangle$, где $d_1 = v_{i_1}$; $d_2 = v_{i_2}$. Положить $N = 2$.
- 7°. Образовать множество $E_1 = E'_j$.
- 8°. Добавить ребро e^i в множество E_2 (положить $E_2 := E_2 \cup \{e^i\}$).
- 9°. Если $(\exists e^r \in E_1)(d_N \in e^r)$, то перейти к 10°, иначе — к 13°.
- 10°. Обозначить через v' единственный элемент множества $e^r \setminus \{d_N\}$.
- 11°. Удалить ребро e^r из множества E_1 (положить $E_1 := E_1 \setminus \{e^r\}$).
- 12°. Добавить ребро e^r в множество E_2 (положить $E_2 := E_2 \cup \{e^r\}$).
- 13°. Если $v' = d_1$, то перейти к 14°, иначе — к 16°.
- 14°. Образовать множество $F = \bigcup_{i=1}^{N-1} \{\{d_i, d_{i+1}\}\} \cup \{e^r\}$.
- 15°. Добавить F в множество C_j (положить $C_j := C_j \cup \{F\}$). Перейти к 9°.
- 16°. Если $\exists s (2 \leq s < N) \wedge (v' = d_s)$, то перейти к 9°, иначе — к 17°.
- 17°. Добавить вершину v' к слову D (положить $D := \langle D v' \rangle$, положить $N = N + 1$, $d_N = v'$).
- 18°. Образовать множество $E_3 = \{e^q \in E_2 | d_N \in e^q\} \cup \{d_{N-1}, d_N\}$.
- 19°. Положить $E_1 := E_1 \cup E_3$.
- 20°. Положить $E_2 := E_2 \setminus E_3$.

21°. Удалить из слова D элемент d_N (положить $N=N-1$).

22°. Если $N=1$, перейти к 2°, иначе — к 9°.

23°. Конец алгоритма.

Данный алгоритм необходимо применить к каждому графу G'_j , полученному алгоритмом А5.5. По окончании работы данного алгоритма множество C_j будет представлять собой семейство всех элементарных циклов графа G'_j (при этом каждый цикл — это семейство образующих его ребер, т. е. неупорядоченных пар вершин).

Алгоритм А5.7.

Пусть C^p_j — семейство циклов, содержащих ребро e^p_j , графа G'_j ; $C^p_j = \{D_i \in C_j | e^p_j \subset D_i\}$, $i = \overline{1, k^p_j}$. Здесь D_i — циклы (множества вершин); k^p_j — количество циклов в C^p_j . Элементы множества D_i будем обозначать через d_i . Множество $T \subset \bigcup_k D_k$ называется сечением семейства C^p_j , если оно пересека-

ется со всеми множествами из семейства C^p_j ; T является сечением $\stackrel{\text{def}}{=} (\forall D_i \in C^p_j) [(D_i \cap T \neq \emptyset) \wedge (T \subset \bigcup_k D_k)]$. Множество T_{\min} называется минимальным сечением семейства C^p_j , если оно является сечением семейства C^p_j и всякое другое сечение содержит не меньше элементов, чем T_{\min} .

1°. Образовать множества $S := C^p_j$, $T := \emptyset$.

2°. Если $S = \emptyset$, то перейти к 7°, иначе — к 3°.

3°. Выбрать любое из минимальных по количеству элементов множество $S_i \in S$.

4°. Выбрать из элементов множества S_i такой элемент a_i , который содержится в наибольшем числе множества семейства S (или один из таких элементов).

5°. Удалить из семейства S такие множества, которые содержат элемент a_i (положить $S := S \setminus \{S_j \in S | a_i \in S_j\}$).

6°. Добавить в множество T элемент a_i (положить $T := T \cup \{a_i\}$). Перейти к 2°.

7°. Конец алгоритма.

Для машинной реализации описанной выше процедуры P целесообразно выбрать списочное представление графа как наиболее экономное с точки зрения занимаемой оперативной памяти. При этом используемые в алгоритме А5.7 множества E_1, E_2, E_3 занимают ту же область памяти, что и множество E'_j ребер графа, и идентифицируются с помощью индексов.

Проиллюстрируем приведенную процедуру на графе (рис. 5.5,а) некоторой гибридной схемы. Заметим, что каждый ПЛД схемы представлен ребром графа. Первоначально списочное представление графа имеет вид, приведенный в табл. 5.8 (первые три столбца). После выполнения п. 1° процедуры P исходный граф распадается на связные подграфы G_1 и G_2 (рис. 5.5,б). При этом каждому ребру присваивается индекс, равный номеру компонента (табл. 5.8, 4-й столбец). Выполнив п. 2°, получим подграфы G'_1 и G'_2 (рис. 5.5,в). При этом удаленные в процессе выполнения п. 2° ребра условно отнесены к «нулевому» компоненту графа G , а остальные — сгруппированы по компонентам (табл. 5.9, первые четыре столбца). Найденные алгоритмом А5.7 циклы записываются в виде матрицы C (табл. 5.10). После выполнения п. 4° формируются точки разделения (табл. 5.9, 5-й столбец).

После определения точек «разделения» уточняются контрольные точки X и Y . Для этого вычисляются полные сопротивления $Z_{ш1}$ и $Z_{ш2}$ (см. рис. 3.3), и более высокоомную ветвь треугольного соединения подключают ко входу OY

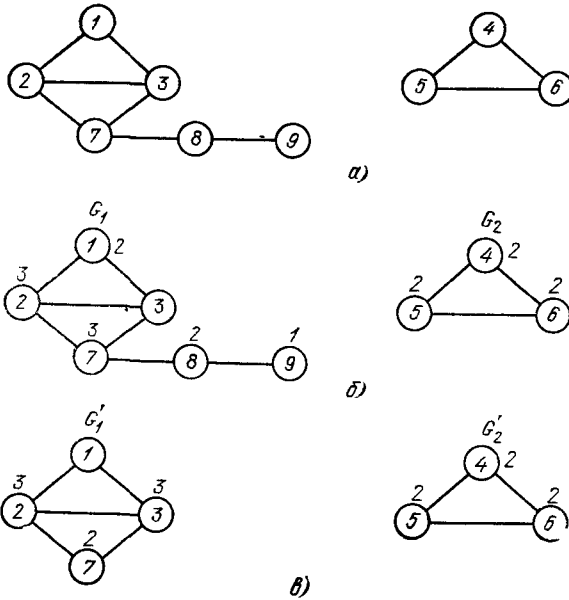


Рис. 5.5. Преобразование графа ГУ процедурой:

a — исходный граф *G*; *б* — связанные подграфы G_1 и G_2 графа *G*; *в* — подграфы G'_1 и G'_2 , не содержащие вершины со степенью 1

(коммутатор *X*), а вторую ветвь выводят на коммутатор *Y*. В схемах ИП типа *RIM*, *RUM*, *RVM*, *LUM*, *CIM* применяется четырехпроводное подключение проверяемого ЭРЭ к схеме преобразователя. Поэтому контрольным точкам *W* и *Z* присваиваются номера конечных точек, имеющих связь с узловой точкой, номер которой присвоен контрольным точкам *X* и *Y*.

На завершающем этапе формирования строки ЯПД для проверки пассивных линейных двухполюсников проводится анализ треугольных соединений

Таблица 5.8. Компоненты связности графа

Номер ребра	Ребра графа		Номер компонента
	Номер первой вершины	Номер второй вершины	
1	2	7	1
2	7	3	1
3	7	8	1
4	4	5	2
5	5	6	2
6	1	2	1
7	2	3	1
8	6	4	2
9	1	3	1
10	9	8	1

Таблица 5.9. Точки разделения графа ГУ

Номер ребра	Ребра графа		Номер компонента	Точки разделения
	Номер первой вершины	Номер второй вершины		
1	7	8	0	—
2	8	9	0	—
3	1	2	1	3
4	1	3	1	2
5	2	3	1	1,7
6	2	7	1	3
7	3	7	1	2
8	4	5	2	6
9	4	6	2	5
10	5	6	2	4

Таблица 5.10. Циклы графа ГУ

Номер цикла	Вершины графа						
	1	2	3	4	5	6	7
1	1						
2	1	1					
3		1	1				1
4			1	1	1	1	1

для определения одно- или двухпроводного «разделения». Это необходимо для устранения дополнительной погрешности, возникающей из-за смещения напряжения общей точки проверяемой схемы относительно общей точки ИП [52]. Если соотношение сопротивлений резисторов $R_{ш1}$ и $R_{ш2}$ (см. рис. 3.3), прилегающих к проверяемому резистору R_x треугольного соединения

$$A_1 = R_{ш1}R_{ш2}/r_x \geq B_8, \quad (5.2)$$

где B_8 — параметр, определяемый метрологическими характеристиками ИП и типом структурной схемы КУ, то можно обойтись одной точкой «разделения». В противном случае следует указать две точки «разделения».

Параметр B_8 определяется из соотношения

$$B_8 = r_k/\delta_k, \quad (5.3)$$

где r_k — сопротивление замкнутых контактов реле и соединительных проводников КУ от точки подключения к ГУ до входа схемы ИП; δ_k — относительная погрешность ИП из-за влияния треугольных соединений ПЛД на проверяемом ГУ.

Если при измерении на переменном напряжении

$$A_2 = Z_{ш1}Z_{ш2}/Z_x \geq B_8, \quad (5.4)$$

где $Z_{ш1}$, $Z_{ш2}$ — сопротивления прилегающих к проверяемому ЭРЭ ветвей треугольного соединения на частоте тестового сигнала; Z_x — сопротивление проверяемого ЭРЭ на частоте тестового сигнала, то указывается одна точка «разделения», в противном случае следует указать две точки «разделения».

Для проверки правильности функционирования полупроводниковых диодов в ГУ можно применить следующий алгоритм выбора ИП (рис. 5.6).

Алгоритм А5.8.

- 1°. Если $K_x \in K^{VP}$, то перейти к 2°, иначе перейти к алгоритму выбора ИП для БТ.
- 2°. Если $VD_x \parallel L_x$, то перейти к 3°, иначе — к 4°.
- 3°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП VDV . Перейти к 9°.
- 4°. Если параллельно VD_x включен другой p - n переход, то перейти к 5°, иначе — к 6°.
- 5°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП VDF . Перейти к 9°.
- 6°. Если проверяемый VD_x термокомпенсированный или двуханодный стабилизатор, то перейти к 7°, иначе — к 8°.
- 7°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП VDT . Перейти к 9°.

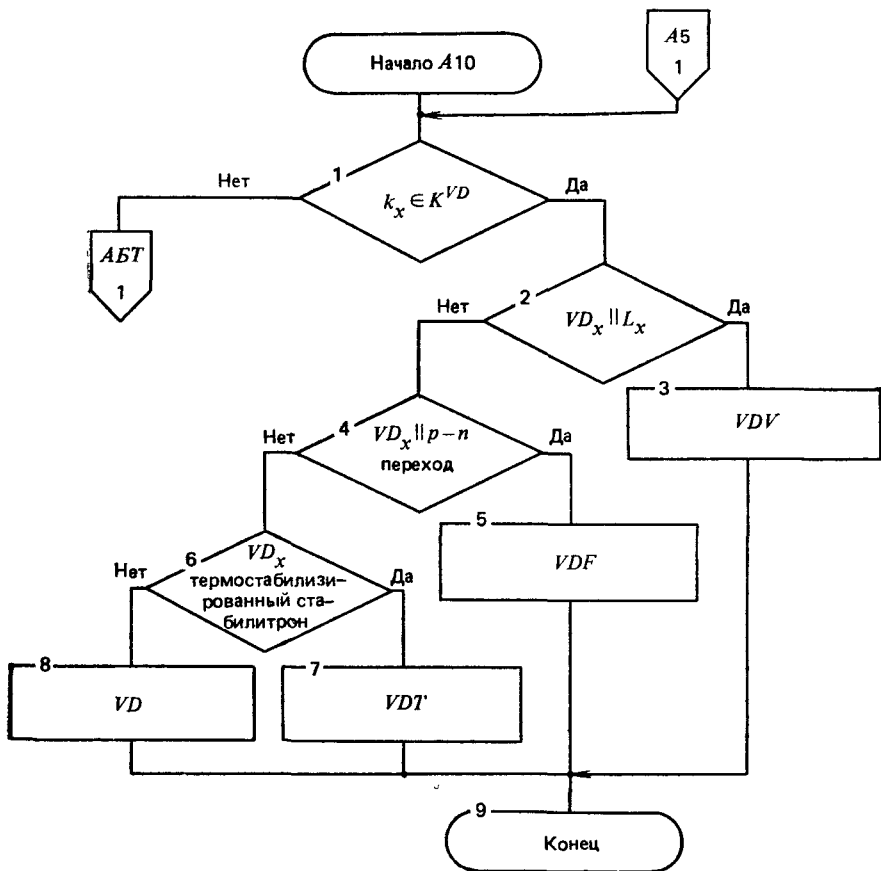


Рис. 5.6. Алгоритм выбора ИП для проверки полупроводниковых диодов

8°. В строку ЯПД перед обозначением контрольной точки X записать тип ИП VD.

9°. Конец алгоритма.

Работоспособность элементарных многополюсников проверяют при помощи схем ИП, описанных в гл. 3. За исключением транзисторов, каждому из гипов элементарных многополюсников соответствует одна схема ИП, условное обозначение которой указывается в строке ЯПД. Для проверки функционирования транзисторов используют схемы типа PF, NF, FP, FN. Проверки БТ по коэффициенту передачи (см. рис. 3.27) и полевых транзисторов по крутизне характеристики (см. рис. 3.30) применяются в особых случаях, что указывается в первичной записи строки ЯПД. Если параллельно выводам транзистора подключен конденсатор, то в строке ЯПД указывается задержка Q, рассчитываемая по (5.1).

У механических реле проверяют целостность обмотки по сопротивлению в схеме ИП типа *RI*, *RIM* и работоспособность в схеме ИП типа *KO* или *KC*. Это записано двумя строками ЯПД в полном описании ГУ. У стабилитронов контролируется правильность установки в схеме ИП типа *VD* или *VDT*, проверяется работоспособность в схеме типа *S*, что также указывается двумя строками ЯПД в полном описании ГУ. Для линейных интегральных схем также существует две проверки: одна на правильность ориентации в ГУ (проверяют сопротивление между двумя выводами ИС в схеме типа *RU* или *RUM*) и вторая на работоспособность в схеме типа *A* или *AR*. Вопросы формирования строк ЯПД-программ для диагностирования ЦИС были изложены в гл. 4.

В заключение в качестве примера рассмотрим формирование полного описания на ЯПД фрагмента схемы ГУ, приведенного на рис. 5.2. Так как сопротивление проверяемого резистора $R1 \ r_1 = 1 \text{ кОм} \pm 10\% < r_{03}$, а диод *VD3* и *p-n* переход транзистора *VT1* представляют разрыв электрической цепи для применяемого тестового сигнала, то строка ЯПД для проверки *R1* будет иметь вид *R1 кОм 1 % 10 RIM X7 Y8 Z28 W25*.

Емкость проверяемого конденсатора *C1* составляет $C_1 = 1000 \text{ пФ} \pm 10\%$, что согласно алгоритму А5.2 приведет к следующей строке ЯПД: *C1 пФ 1000 % 10 CU X5Y1*. Точки «разделения» для рассмотренных вариантов включения резистора *R1* и конденсатора *C1* отсутствуют, ибо нет электрических контуров.

Для проверки диодов *VD1—VD4* задаем прямой ток диода 10 мА, что создает прямое падение напряжения для диодов КД503А равным 0,8 В, а для диодов КД509А равным 0,6 В, и тогда в соответствии с алгоритмом А5.4 получим:

VD1	В0,6	%30	VD10	X4	Y5;
VD2	В0,6	%30	VD10	X6	Y7;
VD3	В0,8	%30	VD10	X9	Y7;
VD4	В0,6	%30	VD10	X8	Y10;

Имеющийся в схеме фрагмента ГУ биполярный транзистор *VT1* проверяем в ключевом режиме по напряжению насыщения при токах базы $I_B = 2 \text{ мА}$ и коллектора $I_K = 20 \text{ мА}$, которое согласно [58] составит не более 0,4 В, и тогда строка на ЯПД будет иметь вид *VT1 В 0,4 % —40 NF2 X9 Y1 Z34*;

Сопротивление обмотки реле *K1* типа РЭС 55А в соответствии с его паспортом РС4.569.612 П2 равно $950 \text{ м} \pm 10\%$ и тогда, применив схему ИП типа *RIM* для проверки целостности обмотки реле, получим следующую строку на ЯПД для полного описания фрагмента ГУ: *K1 Ом95 % 10 RIM X8 Y10 Z34 W29*; В этой строке не указаны точки «разделения», поскольку нет электрических контуров, в которые входила бы обмотка реле (*p-n* переходы считаются разрывом электрической цепи).

Для проверки работоспособности реле *K1* с нормально замкнутым контактом применим схему ИП типа *KC* (см. рис. 3.32). Напряжение срабатывания реле равно 5 В, что указывается в строке на ЯПД после типа ИП: *K1 : 2 —1 KC5 X8 Y11 Z38 G10*;

Проверку правильности установки на диагностируемом ГУ имеющейся ЦИС типа S155ЛАЗ выполняем в схеме ИП для контроля полупроводниковых диодов (см. рис. 3.21,а) по прямому падению напряжения на одном из входных защитных диодов. Это напряжение при токе 1 мА составляет около 0,6 В, и строка на ЯПД в этом случае будет *DD1, В0,6 %30 VD1 X2 Y1*;

Затем записываются строки на ЯПД в полном описании фрагмента ГУ для проверки функционирования ЦИС.

DD1.1 S155 ЛАЗ (2, 3) (4)
ВХОДНАЯ СИГНАТУРА 91
ВЫХОДНАЯ СИГНАТУРА 5D
ПВ 2, 3;
DD1.2 S155 ЛАЗ (4, 5) (6)
ВХОДНАЯ СИГНАТУРА 91
ВЫХОДНАЯ СИГНАТУРА 5D
ПН2;

5.4. АЛГОРИТМЫ ПОСТРОЕНИЯ ЯПД-ПРОГРАММ ЦИФРОВЫХ ФРАГМЕНТОВ ГИБРИДНЫХ УСТРОЙСТВ

Рассмотрим на конкретном примере алгоритм подготовки ЯПД-программ для тестирования цифровых и гибридных компонентов ГУ (рис. 5.7). Прежде всего в заданной принципиальной электрической схеме ГУ выделяются аналоговые фрагменты (АФ), цифровые фрагменты (ЦФ) и гибридные фрагменты (ГФ). Пусть имеются фрагменты ЦФ и ГФ (рис. 5.8). На схеме вручную представляются узловые и топологические точки. Далее составляется первичное описание ОД, которое состоит из таблицы соединений и сокращенной ЯПД-программы.

Таблица соединений состоит из трех столбцов. В первом записываются в порядке возрастания номера всех узловых точек, имеющих на проверяемой схеме. Во втором столбце в i -й строке записываются номера выходов микросхем, ЭРЭ и внешних входов (псевдовходов) схемы, которые соответствуют узловой точке, номер которой имеется в i -й строке первого столбца. В третьем столбце в i -й строке записываются в порядке возрастания номера топологических точек, число которых равно числу элементов в i -й строке второго столбца. Для рассматриваемого примера таблица соединений имеет вид, аналогичный табл. 5.2.

Оператор L' сокращенной ЯПД-программы включает следующие идентификаторы: $L' = l_1 l_2 l_3 l_4$, где l_1 — обозначение ЭРЭ по ГОСТ; l_2 — позиционное обозначение ЭРЭ на принципиальной электрической схеме; l_3 — серия ЦИС; l_4 — тип ЦИС.

Для рассматриваемого примера сокращенная ЯПД-программа имеет вид:

DD1S155IE7
DD2S155ID3
DD3S155IP1
DD4.1S155TM2
DD5.1S155LA4

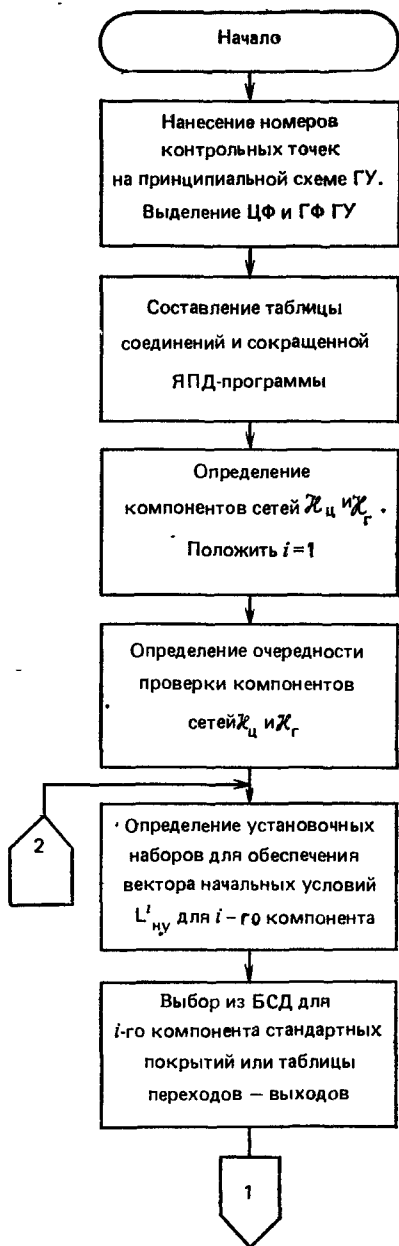
Первичное описание ОД содержит только тот объем информации, который имеется на принципиальной электрической схеме ОД. Все остальные сведения, касающиеся функционирования логических элементов (ЛЭ) микросхем наиболее распространенных серий, и нумерации их выводов содержатся в библиотеке справоч-

ных данных (БСД), которая составляется заранее. Справочная информация о ЛЭ в БСД задается в табличной форме и содержит сведения о реализуемой логической функции (в виде $D_{ст}$ покрытия) или режиме функционирования (в виде таблицы переходов-выходов) ЛЭ при его стандартном включении.

Особенностью ряда ЛЭ является то, что на одном ЛЭ можно реализовать множество функций при различных соединениях входов (выходов) ЛЭ либо при подаче на некоторые входы констант логического 0 или логической 1. Поэтому для некоторых широко применяемых вариантов включения ЛЭ в БСД хранятся соответствующие им покрытия или таблицы переходов-выходов. В остальных случаях программным способом на основе анализа таблицы соединений и БСД формируются фактическое $D_{ф}$ — покрытие или фактические режимы работы проверяемого ЛЭ.

После составления первичного описания ОД формируются полная ЯПД-программа и массив управляющих слов. Вначале составляется графовая модель ЦФ и ГФ и определяются компоненты цифровой сети $H^ц$ и гибридной сети $H^г$. В рассматриваемом примере (см. рис. 5.8) имеются элементы $DD1$, $DD2$, $DD4.1$, $DD5.1$, VD , C , которые охвачены одной ОС. В счетчике возможны только два режима работы: параллельное занесение нулевого вектора (по сигналу запрета ЗАП) и суммирование (до семи включительно). По достижении в счетчике кода 7 триггер $DD4.1$, первоначально находящийся в состоянии 0, устанавливается в состояние 1 и переводит счетчик в исходное (нулевое) состояние.

Для индивидуальной проверки триггера на их рабочих входах могут быть выставлены векторы $L^{DD1}_{и.у}$ и $L^{DD4.1}_{и.у}$.



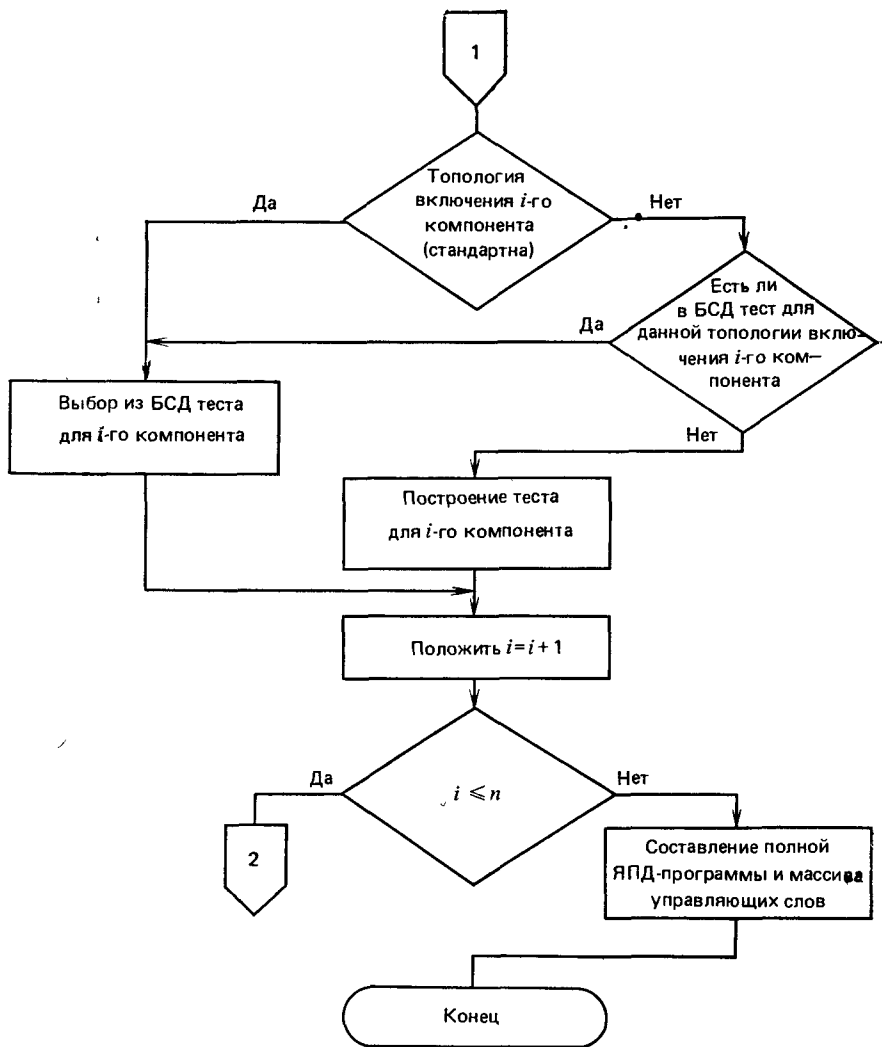


Рис. 5.7. Алгоритм подготовки ЯПД-программ для тестирования ЦФ и ГФ

Для индивидуальной проверки дешифратора $DD2$ на его первых трех входах (четвертый вход постоянно находится в 0) должны быть логические 1. Поскольку из-за наличия цепи ОС состояние счетчика (111) неустойчиво, то вектор $L^{DD2}_{н.у}$ не может быть получен. Следовательно, компонентами цифровой сети в рассматриваемом примере являются элементы $DD1$, $DD3$, $DD4.1$, $DD5.1$, а также совокупность элементов $DD1$, $DD2$. Дешифратор $DD2$ не является компонентом цифровой сети из-за невозможности выставить на его входах начальные условия.

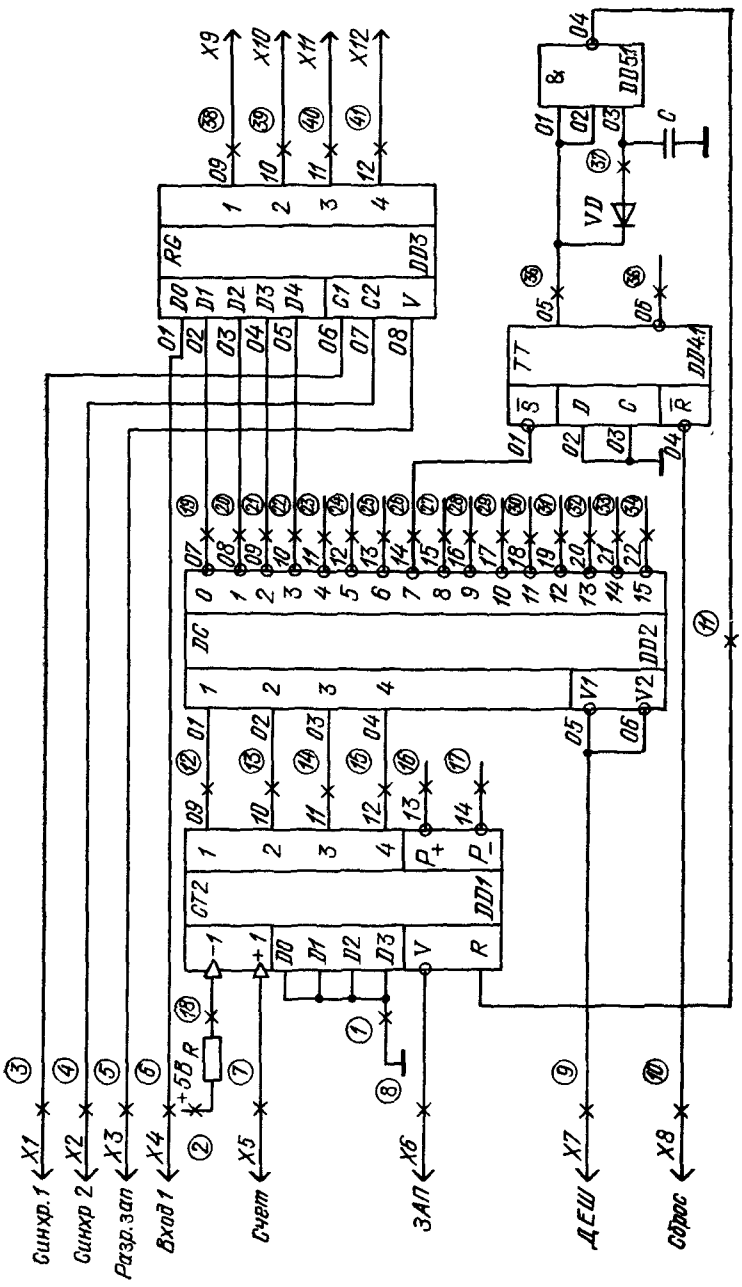


Рис 5.8. Пример ЦФ и ГФ

Гибридная сеть H^r рассматриваемого примера содержит один гибридный компонент, состоящий из $DD5.1$, VD и C . Элемент $DD5.1$ является также и цифровым компонентом. Необходимо отметить, что задание начальных условий не требуется в том случае, когда входы проверяемого ЛЭ связаны только с аналоговыми компонентами (указанные входы будем называть псевдовходами цифровой сети H^c). На псевдовходы цифровой сети H^c можно подавать любые внешние тестовые сигналы (1 или 0). После нахождения компонентов сетей определяется очередность их проверки.

В рассматриваемом примере вначале проверяют аналоговые компоненты (VD или C) в составе гибридного компонента. Затем цифровые компоненты в следующем порядке: $DD1$, $DD4.1$, $DD5.1$. Далее проверяют совокупность элементов $DD1$, $DD2$. Последним — элемент $DD5.1$. Очередность проверки компонентов выбирается таким образом, чтобы сигналы начальных условий проходили только через ранее проверенные элементы.

Если во время проверки ОД обнаруживается дефектный ЛЭ, то в существующих системах функционального тестирования, у которых тестовые сигналы подаются с краевого разъема печатной платы, необходимо прекратить процесс диагностирования, устранить найденный дефект и затем продолжить проверку объекта до следующего обнаружения дефекта. Необходимость производить остановы в существующих системах при обнаружении большинства дефектов вызвана тем, что дефектный элемент блокирует или искажает прохождение тестовой информации в исследуемом объекте. При такой стратегии диагностирования на этапе массового производства РЭА, когда существует большой поток дефектов, затраты времени на проверку каждого изделия особо велики.

Системы поэлементного диагностирования обладают существенным преимуществом по сравнению с системами функционального тестирования с точки зрения обнаружения кратных дефектов и сокращения времени нахождения дефектного ЛЭ. Если j -й ЛЭ в реальной схеме окажется неисправным, то через него не могут быть переданы сигналы начальных условий. В этом случае на выход j -го ЛЭ можно подавать любые тестовые сигналы (данный ЛЭ подлежит замене) и одновременно проводить корректировку вектора начальных условий. Следовательно, при наличии кратных дефектов ЦФ может быть проверен без остановов.

При этом выходы неисправного ЛЭ можно считать дополнительными входами ОД. В таком случае нет необходимости остерегаться от ситуации, когда на выход неисправного ЛЭ, находящегося в состоянии логического 0, приходится принудительно наводить сигнал логической 1 (см. § 1.3). В процессе диагностирования формируется массив дефектных ЛЭ с указанием их обозначения на принципиальной схеме. После окончания тестирования такой массив дефектов выводится на экран дисплея.

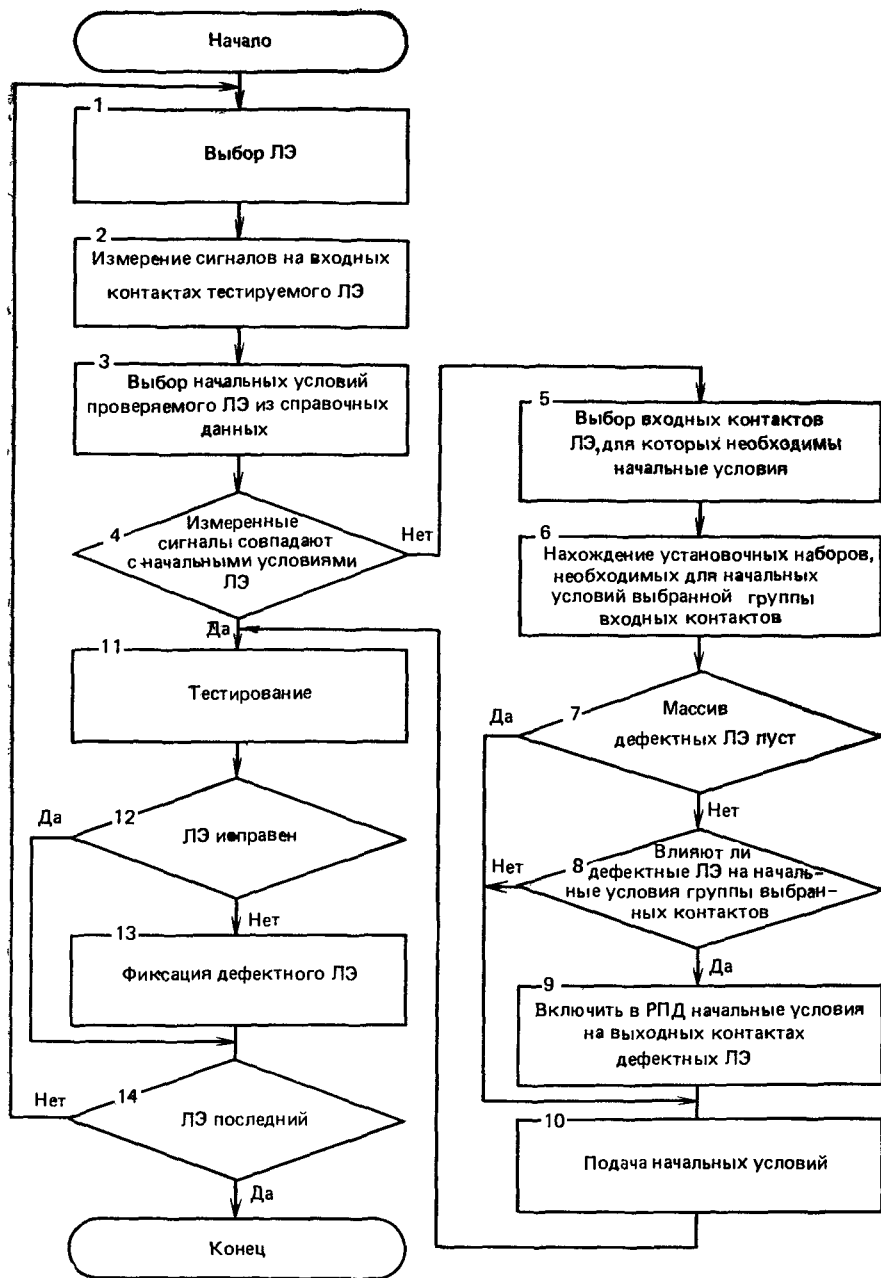


Рис 5 9 Алгоритм безостановочного тестирования

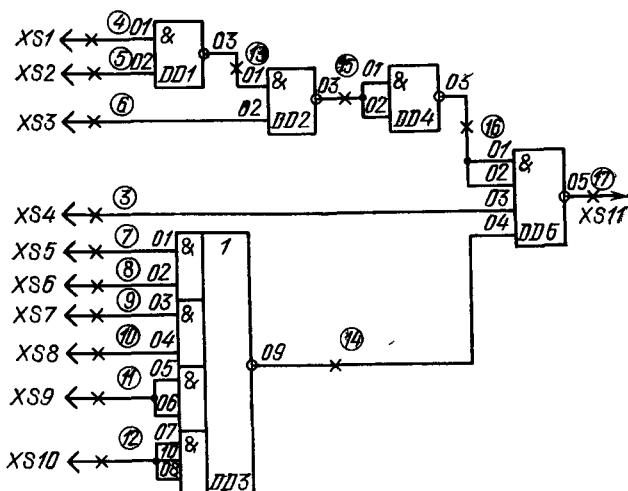


Рис. 5.10. Фрагмент комбинационной схемы

Алгоритм безостановочного тестирования приведен на рис. 5.9. Рассмотрим работу алгоритма на примере фрагмента комбинационной схемы, изображенной на рис. 5.10. Пусть в результате тестирования ЛЭ *DD2* признан дефектным. Характер дефекта такой, что ЛЭ *DD2* реализует логическую функцию y' , показанную в табл. 5.11.

Узловая точка 15 (обозначим ее W_{15}) при данном дефекте считается дополнительным входом рассматриваемого фрагмента схемы, и при тестировании ЛЭ *DD4* в эту точку подаются необходимые тестовые сигналы. Выбор очередного ЛЭ (*DD5*) выполняется в блоке 1 (см. рис. 5.9). Измерение сигналов на входных контактах ЛЭ *DD5* происходит в блоке 2. Система зафиксировывает нулевой потенциал в узловой точке 16 и, например, сигнал логической 1 в точке 3 и логического 0 в точке 14 схемы.

Выбор начальных условий для ЛЭ *DD5*, которые вычислены предварительно, происходит в блоке 3. Сравнение сигналов начальных условий и измеренных на входных контактах ЛЭ *DD5*

Таблица 5.11. Функция, реализуемая неисправным ЛЭ *DD2*

x_1	x_2	y'
0	0	1
0	1	1
1	0	1
1	1	1

Таблица 5.12. Проверяющий тест для ЛЭ *DD5*

Тестовые наборы	Узловые точки		
	16	3	14
1	1	1	1
2	0	1	1
3	1	0	1
	1	1	0

Таблица 5.13. Сокращенный тест для ЛЭ DD5

Тестовые наборы	Узловые точки		
	16	3	14
1	0	H	H
2	H	0	H
3	H	H	0

покажет их отличие в узловых точках 3, 16, 14. В блоке 5 осуществляется выбор входных контактов ЛЭ DD5, для которых начальные условия еще не обеспечены. В данном случае эта группа контактов — 01, 02 (узловая точка 16) и 04 (узловая точка 14) ЛЭ DD5. Нахождение

установочных наборов, необходимых для обеспечения начальных условий выбранной группы контактов (блок 6), покажет, что для их установки на входы схемы необходимо подать, например, следующие сигналы: $xs5 = xs7 = xs9 = xs10 = W_{15} = 0$.

После определения последовательности установочных сигналов происходит подача начальных условий на входные контакты ЛЭ DD5 (блок 10). Тест для проверки ЛЭ DD5 (блок 11) может иметь, например, вид, показанный в табл. 5.12 или в сокращенном виде — табл. 5.13 (символ H означает присутствие потенциала начальных условий). Поскольку ЛЭ DD5 является последним проверяемым элементом фрагмента схемы, алгоритм заканчивает свою работу.

После определения очередности проверок компонентов выбираются из БСД или определяются фактические покрытия D_{Φ} или фактические режимы работы ЛЭ.

Из-за ограниченного числа n одновременно коммутируемых контрольных штырей релейного коммутатора m -входные ($m > n$) ЛЭ должны проверяться за несколько циклов. В каждом цикле проверки на непроверяемые ($m - n$) входы (называемые вспомогательными в данном цикле) должны быть поданы такие сигналы, которые не препятствуют передаче информации от группы проверяемых входов на выход ЛЭ. Выбор группы входов ЛЭ, которые могут проверяться в течение одного цикла проверки, определяются особенностями конкретного типа ЛЭ и выбором алгоритма тестирования ЛЭ. В БСД покрытия и таблицы переходов входов даны с разбиением по группам входов, проверяемых в одном цикле проверки.

После выбора из БСД или получения фактических покрытий или фактических таблиц переходов-выходов решается задача синтеза тестов для компонентов. Для некоторых широко применяемых вариантов включения ЛЭ в БСД хранятся тесты. В остальных случаях программным способом синтезируются тесты для цифровых компонентов. Тест T для проверяемого ЛЭ объединяет тесты для каждого цикла проверки ЛЭ: $T = \bigcup_{v=1}^r T^v$, где r — число циклов проверки ЛЭ. На v -м цикле проверки ЛЭ тест T^v представляет собой совокупность теста T_1^v информационных входов, теста

T^v_2 синхровходов, векторов $L_{н.у}$ начальных условий выходных реакций T^v_4 . Тест T^v_1 представляет собой $(8 \times \Omega)$ -матрицу, элементами которой являются символы 0 или 1 ($\Omega \leq n-1$). Тесты T^v_2 и T^v_4 тоже матрицы с одинаковым числом (восемь) строк и разным числом столбцов.

Тест T^v_1 представляется в сжатом виде (в виде входной сигнатуры). Сжатие теста T^v_1 осуществляется с использованием теории линейной последовательностной машины (ЛПМ) [73]. В данном случае используется ЛПМ в виде соединения конечного числа элементов задержек и сумматоров по модулю 2. Аналитически ЛПМ описывается с помощью характеристических матриц. Для сжатия теста T^v_1 используется $(n-1)$ -разрядная ЛПМ типа Мура, которая описывается характеристическими матрицами A_z и B_z . При $n=4$ в качестве характеристических матриц A_z и B_z могут быть выбраны, например, следующие:

$$A_z = \begin{vmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \\ 1 & 0 & 0 \end{vmatrix}; \quad B_z = \begin{vmatrix} 0 & 0 \\ 0 & 0 \\ 1 & 1 \end{vmatrix}. \quad (5.5)$$

Разрядность ЛПМ Z_A обусловлена числом одновременно коммутируемых контрольных штырей релейного коммутатора, а выбор матриц (5.5) основан на том, чтобы ранг матрицы $\|A_z^{n-1}B_z, A_z^{n-2}B_z, \dots, A_z B_z, B_z\|$ был равен n . Граф переходов ЛПМ Z_A при значениях характеристик матриц имеет вид, представленный на рис. 5.11. Из фиксированного начального состояния $S_A(0)$ ЛПМ будет последовательно переходить в определенные состояния согласно графу переходов (рис. 5.11) при воздействии входной последовательности $U(t)$, равной

$$U(t) = \bigcup_{i=1}^m U_i(t), \quad (5.6)$$

где $U_i(t)$ — входное воздействие, переводящее ЛПМ Z_A из состояния S_{i-1} в состояние S_i . Коды внутренних состояний ЛПМ Z_A интерпретируются как тестовые наборы из T^v_1 . Задача сжатия входных тестовых воздействий заключается в выборе такой последовательности переходов в графе переходов ЛПМ Z_A , чтобы полученная при этом последовательность кодов состояний ЛПМ Z_A включала все наборы из теста T^v_1 для всех $v=1, \dots, n$.

Входная последовательность (5.6) длины $m=8$, соответствующая одному циклу проверки ЛЭ, называется входной сигатурой. Число входных сигатур равно числу циклов проверки и числу операторов ЯПД для заданного ЛЭ. Процедура сжатия выходных

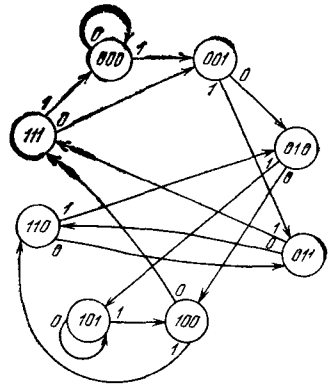


Рис. 5.11. Граф переходов ЛПМ

реакций проверяемого ЛЭ выполняется с помощью 8-разрядной ЛПМ Y , имеющей следующие характеристические матрицы:

$$A_Y = \begin{vmatrix} 0 & 0 & 1 & 1 & 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \end{vmatrix}; \quad B_Y = \begin{vmatrix} 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{vmatrix}. \quad (5.7)$$

Выбор характеристических матриц (5.7) основан на том, что ранг матрицы $\|A^7_Y B_Y, A^6_Y B_Y, \dots, A_Y B_Y, B\|$ должен быть равен восьми.

Исходными данными для процедуры сжатия являются: выходные реакции T_4^v , характеристические матрицы (5.7) и начальное состояние $S_Y(0)$, которое может быть выбрано, например, нулевым. На v -м цикле сжатия ЛЭ на q -м выходе ЛЭ получается 8-битовая выходная последовательность $V_q(t) = \bigcup_{i=1}^8 V_{iq}(t)$, $V_{iq}(t) = \{0, 1\}$, где $V_{iq}(t)$ — значение выходной реакции на q -м выходе ЛЭ при подаче i -го входного набора. На v -м цикле сжатия выходные последовательности со всех анализируемых выходов ЛЭ объединяются в выходную последовательность $V_v(t)$ длины $8r$ бит (где r — число анализируемых выходов ЛЭ) $V_v(t) = \bigcup_{q=1}^r V_q(t)$. Последовательности $V_q(t)$ объединяются в последовательность в порядке подключения выходов ЛЭ. Последовательности $V_v(t)$, полученные на каждом цикле сжатия, объединяются в одну общую выходную последовательность $V_s(t)$ длины $8kr$ бит: $V_s(t) = \bigcup_{v=1}^r V_v(t)$.

Задача сжатия выходных реакций ЛЭ заключается в определении конечного состояния $S_Y(t)$, в которое перейдет ЛПМ из состояния $S_Y(0)$ при подаче на вход ЛПМ последовательности $V_s(t)$. Конечное состояние $S_Y(t)$ называется выходной сигнатурой. Для удобства восприятия входная и выходная сигнатуры представляются в виде двух символов в шестнадцатеричном алфавите.

В табл. 5.14 представлен сжатый тест для первого цикла проверки микросхемы К155ИР1, который представляется в виде входной сигнатуры $U(t) = 01110111$ или $U(t) = 77$. В последующих двух циклах проверки вспомогательные входы К155ИР1 становятся контролируемыми. После трех циклов проверки будет получена выходная сигнатура $H3$. На синхровход C на каждом такте подается положительный импульсный сигнал, который обозначается символом a .

Таблица 5.14. Сжатый тест для проверки регистра К155ИР1

Входная сигнатура	Состояния ЛПМ			Синхро- вход	Началь- ные ус- ловия	Контро- лируемые выходы ЛЭ
	$S_1(t)$	$S_2(t)$	$S_2(t)$			
$U(t)$			D_4	C_2	V	Q_1
			T_1^1	T_2^1	$L_{\text{НУ}}$	T_4^1
1	0	0	1	α	1	x
1	0	1	1	α	1	x
0	1	1	0	α	1	x
1	0	1	0	α	1	1
0	1	0	0	α	1	1
1	1	1	0	α	1	0
0	0	1	1	α	1	0
1	1	1	1	α	1	0

Для обеспечения вектора начальных условий $L^{DD3}_{н.у}$ на входах микросхемы К155 должны быть найдены установочные наборы, которые подаются либо на внешние входы ЦФ, либо во внутренние точки ЦФ. Указанные установочные наборы, составляющие частично-установочную последовательность для проверяемого ЛЭ, могут быть следующих видов: потенциальные высокие (ПВ); потенциальные низкие (ПН), импульсные положительные (ИП), импульсные отрицательные (ИН). В рассматриваемом примере для обеспечения вектора $L^{DD3}_{н.у}$ в первом цикле проверки на внешние входы схемы необходимо подать сигналы в следующей последовательности: 1) СИНХР 1 (ПН), СИНХР 2 (ПВ), РАЗР. ЗАП (ПВ), ВХОД 1 (ПВ), ДШ (ПН); 2) СБРОС (ИН); 3) ЗАП (ИН); 4) СЧЕТ (ИН); 5) СЧЕТ (ИН); 6) СЧЕТ (ИН); 7) СЧЕТ (ИН).

По сравнению с сокращенной ЯПД-программой оператор L полной ЯПД-программы включает дополнительно условный адрес ЛЭ (идентификатор l_5), входную сигнатуру (идентификатор l_6), выходную сигнатуру (идентификатор l_7) и установочные наборы для ЛЭ (идентификатор l_8). Идентификаторы l_1-l_5 записываются в одной строке. Для записи каждого идентификатора l_6-l_8 используется новая строка, причем идентификатор l_8 может быть размещен в нескольких строках. Для проверки одного ЛЭ число операторов полной ЯПД-программы равно числу циклов проверки этого ЛЭ. Например, для микросхемы К155ИР1 (см. рис. 5.8) операторы полной ЯПД-программы будут иметь вид:

DD3 S155 IP1 (D19, 20, V5 C4) (Q38, 39)
 ВХОДНАЯ СИГНАТУРА 77
 ПН 3, 9

ПВ 4, 5, 6
ИН 10
ИН 8
ИН 7
ИН 7
ИН 7
DD3 S155 ИР1 (D21, 22 V5 C4) (Q40, 41)
ВХОДНАЯ СИГНАТУРА 77
ПН 3, 9
ПВ 4, 5, 6
ИН 10
ИН 8
ИН 7
ИН 7
ИН 7
DD3 S155 ИР1 (D6 V5 C4) (Q38, 39, 40, 41)
ВХОДНАЯ СИГНАТУРА 50
ВЫХОДНАЯ СИГНАТУРА НЗ
ПН 4, 5, 9
ПВ 3, 6

6. ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ СИСТЕМ ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ

6.1. СТРУКТУРА ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ

Система поэлементного диагностирования является комплексом программных и технических средств. Для обеспечения работы аппаратуры СПД необходимо создание развитых программных средств. Оператор воспринимает СПД через программное обеспечение, и оттого насколько оно удобно и совершенно во многом зависит эффективность использования аппаратуры при диагностировании. Появление микропроцессоров позволило разделить задачи, решаемые центральными и местными устройствами управления, повысив тем самым эффективность диагностирования. Вместе с ростом универсальности блока управления возросли сложность и многообразие задач, решаемых программным обеспечением СПД. Программное обеспечение СПД охватывает все многообразие задач по обеспечению функционирования и успешной эксплуатации СПД в условиях массового производства и при проведении исследовательских работ, связанных с отработкой методов диагностирования новых изделий РЭА.

Проблемная ориентация определяет структуру программного обеспечения СПД. Однако при всем разнообразии ОД существуют характеристики программного обеспечения СПД, независимые от класса ОД. Независимость структуры программного обеспечения СПД обусловлена тем, что при всем разнообразии конкретных проверок и диагностируемых объектов решаемые при этом задачи эквивалентны.

Несмотря на существенные различия рассмотренных СПД в структурном и организационном отношении, адаптация програм-

много обеспечения (ПО) сводится к наладке информационной базы и форм выходной информации. Опыт создания ряда СПД позволил определить оптимальную структуру ПО и требования к ее элементам. Это, в свою очередь, позволяет создавать программные комплексы для СПД более широкого класса, реализуемые на различных вычислительных комплексах с минимальными затратами труда программистов, и дает возможности для их развития и модернизации.

Под ПО СПД понимается совокупность программ, позволяющая использовать СПД для решения задач диагностирования ОД. Необходимость разработки ПО диктуется рядом обстоятельств, среди которых наиболее существенными являются: упрощение общения оператора с системой и системы с оператором; сокращение времени составления программ диагностирования; повышение эффективности использования СПД.

Назначением программного обеспечения является согласование различных применений и способов работы СПД с целью увеличения ее производительности, повышение производительности программистов, адаптируемость программ к изменяющимся аппаратным ресурсам, возможность расширения программного обеспечения. Весь комплекс программ, включаемый в СПД, образует систему программного обеспечения [84, 85]. В СПД программное обеспечение подразделяется на системное и специальное программное обеспечение (рис. 6.1). Системное программное обеспечение предназначено для управления ресурсами системы как аппаратными (управляющей микро-ЭВМ, ОЗУ, коммутатором, измерительным блоком, устройствами ввода-вывода и т. д.),

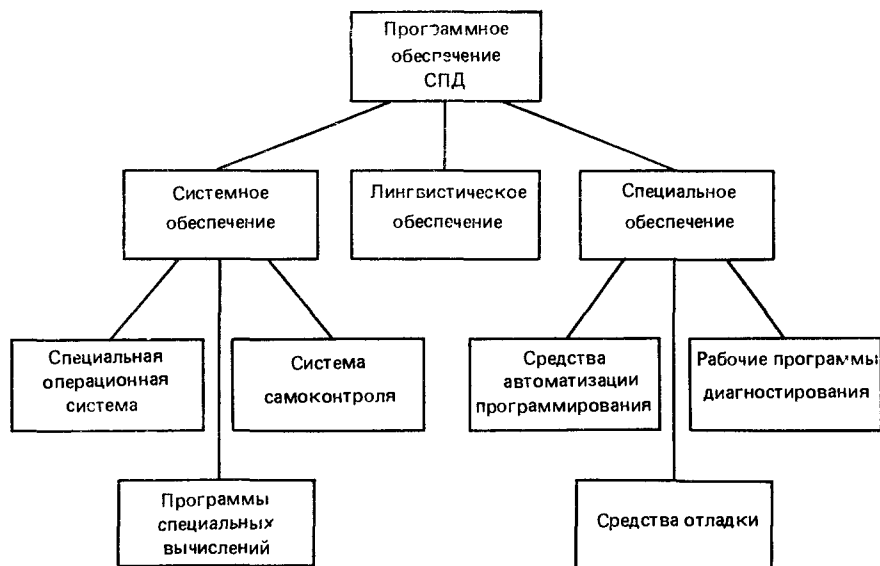


Рис 6.1 Структура программного обеспечения СПД

так и информационными — рабочими программами диагностирования (РПД), массивами дефектов, библиотеками данных и т. д. Обработка информационных ресурсов производится программами специальных вычислений, реализующих функции статистической обработки массивов дефектов, вычисления специальных функций и т. п. Функцией системного программного обеспечения является также самоконтроль системы, который обеспечивает оперативный и диагностический контроль работоспособности СПД.

Специальное программное обеспечение СПД представляет собой средства автоматизации программирования, средства отладки программ диагностирования и прикладные программы — рабочие программы диагностирования. Оно позволяет с помощью компилятора ЯПД сформировать из первичного полное описание печатного узла на ЯПД, а затем сгенерировать РПД и записать ее в библиотеку РПД. Интерпретатор ЯПД осуществляет отладку РПД в диалоговом режиме на эталонном печатном узле. Средства автоматизации программирования с помощью ретранслятора позволяют осуществить перевод РПД в исходную ЯПД-программу. Одновременно при создании полного описания создается массив информации, необходимый для построения графического изображения печатного узла и используемый в ремонтной станции для идентификации дефектов печатного узла. Массив графической информации заносится в библиотеку графических изображений печатных узлов. Важным моментом при разработке программного обеспечения СПД является создание лингвистического обеспечения.

Структурно простым решением является создание иерархии языков. Одни языки предназначены для организации взаимодействия между отдельными этапами диагностирования, другие для описания самого диагностирования в отдельных частях процесса. Лингвистическое обеспечение СПД представляет собой развитую иерархическую структуру. На верхнем уровне находятся языки, посредством которых происходит общение оператора с СПД. При работе СПД с точки зрения ПО различаются следующие категории пользователей: оператор системы — пользователь, занимающийся непосредственно диагностированием в производственных условиях на цеховой СПД, или оператор ремонтной станции; разработчик программ диагностирования, создающий и отлаживающий рабочие программы диагностирования для конкретных ОД при помощи специального ПО; системный программист, обслуживающий СПД, расширяющий и совершенствующий ее системные возможности.

Для всех рассмотренных категорий характерен прямой контакт пользователя с системой, при котором пользователь с помощью терминала непосредственно готовит программы диагностирования либо управляет процессом диагностирования; причем контакт осуществляется в диалоговом режиме. Диалоговый режим осуществляется посредством диалогового языка, являющегося средст-

вом, обеспечивающим максимально удобный контакт пользователя с системой диагностирования и упорядочивающий процесс диагностирования. Такой язык должен обладать выразительностью, обеспечивающей простоту использования; гибкостью, позволяющей применять его для описания различных режимов работы СПД; проблемной ориентацией, заключающейся в применении терминов, понятных пользователю системы. Диалоговый язык пользователя с системой можно в общем случае представить совокупностью двух взаимосвязанных языков: управления процессом диагностирования, т. е. описания требуемых действий СПД для решения задачи диагностирования; сообщений системы, с помощью которых пользователь получает сведения о состоянии и возможных режимах использования системы.

Язык управления представлен в системе набором команд и директив пользователя. Исходя из функционального назначения, директивы языка управления образуют следующие группы: задания режимов функционирования СПД, подготовительные, служебные, выдачи результатов. В языке управления используется дескрипторный синтаксис. Язык сообщений СПД определяется множеством сообщений, выдаваемых на терминальные устройства пользователя: системный или диагностический дисплей. Эти сообщения максимально приближены к естественному языку пользователя.

Пример использования рассмотренных языков приведен ниже.

```
НАЧАЛО РАБОТЫ СПД
ВВЕДИТЕ ДАТУ
<15 — МАИ — 85>
ЗАГРУЗИТЕ РПД
<ЗАГРУЗКА>
РПД ЗАГРУЖЕНА
ЗАДАЙТЕ РЕЖИМ
<ГОТОВНОСТЬ>
СПД ГОТОВА К РАБОТЕ
ЗАДАЙТЕ РЕЖИМ
<ПУСК>
```

```
15 — МАИ — 85
ОД N 146591
```

```
ДЕФЕКТЫ:
R1Ø<
C3<<
VT1=НФ
L11=#
```

```
КОНЕЦ ПРОВЕРКИ
ЗАДАЙТЕ РЕЖИМ
<ГОТОВНОСТЬ>
СПД ГОТОВА К РАБОТЕ
ЗАДАЙТЕ РЕЖИМ
<ПУСК>
```

```
15 — МАИ — 85
ОД N 146591
```

```
ДЕФЕКТОВ НЕТ
КОНЕЦ ПРОВЕРКИ
ЗАДАЙТЕ РЕЖИМ
```

В угловых скобках заключены директивы управления. При включении СПД на системном терминале распечатываются сообщение о начале работы системы и запрос на введение даты. После введения оператором текущей даты система печатает требование о загрузке РПД. Пользователь вводит директиву на загрузку РПД. По окончании загрузки необходимо проверить готовность основных блоков системы к работе. Для этого оператор вводит директиву «Готовность», и программа первичного самоконтроля производит проверку функционирования блоков СПД. При готовности системы к работе на терминал выдается соответствующее сообщение. Оператор запускает СПД на выполнение РПД. При наличии дефектов в ОД на диагностический дисплей и диагностическую печать выводятся мнемонические обозначения массива дефектов. После проверки всего ОД выводится сообщение об окончании проверки.

Для ремонтной станции пример диалога приведен ниже.

```
ВВЕДИТЕ НОМЕР ОД,  
ДАТУ, ПОРЯДКОВЫЙ НОМЕР ОД  
<0123456, 15 — МАЙ — 85, 5>  
ДЕФЕКТЫ:  
1. E1 (R1, C2) = 5 (R6, C4)  
2. E3 (+VD1) # 201 (C5)  
ВВЕДИТЕ НОМЕР СТРОКИ  
ИСПРАВЛЕННОГО ЭЛЕМЕНТА  
<1> <BK>  
<2> <BK>  
РЕМОН ОД ЗАКОНЧЕН  
ВВЕДИТЕ НОМЕР ОД, ДАТУ,  
ПОРЯДКОВЫЙ НОМЕР ОД
```

Для станций программирования диалоговый язык представляет собой язык директив стандартных операционных систем общего назначения, расширенный специальными директивами, применяемыми для подготовки рабочих программ диагностирования. Использование такого языка предполагает высокую квалификацию программиста, работающего на такой станции. Пример диалога пользователя на станции программирования приведен ниже.

```
СППД: ЗАДАЙ РЕЖИМ (Р-РЕДАК, Т-ТРАНС, И-ИНТЕРП, Д-ИСПОЛН,  
А-ПЛ—ЯПД, В-ПЛ—РПД, I-ЯПД—ПЛ, J-РПД—ПЛ, S E)  
СППД: ВВОДИ СТРАНИЦУ № X  
СППД: ИСПРАВЬ ОШИБКУ В ОПЕРАТОРЕ 110  
СППД: УКАЖИ ФРАГМЕНТ ЯПД-ПРОГРАММЫ ДЛЯ ИНТЕРПРЕТАЦИИ  
(XXX, УУУ)
```

Подготовка исходной графической информации для ремонтной станции производится на станции программирования в диалоговом режиме. Графический дисплей снабжен устройством ОС в виде маркера и светового пера, а также функциональной клавиатурой, позволяющей оперировать графическими изображениями. Комбинируя возможности светового пера и клавиатуры, программист вводит в память ЭВМ через экран дисплея первоначаль-

ную конфигурацию ОД, а затем с помощью ЭВМ дополняет ее и детализирует.

В зависимости от типа СПД программное обеспечение конкретной системы диагностирования комплектуется своим комплексом программ. Состав программного обеспечения для СПД цехового варианта, ремонтной станции и станции программирования показан на рис. 6.2—6.4. Причем первоначально каждая СПД имеет минимальный набор программных модулей, составляющих ядро и зашитых в ППЗУ. При включении системы в соответствии с комплексом технических средств, входящих в СПД, с помощью специальной программы — генератора — происходит автоматическая сборка недостающих модулей согласно структуре программного обеспечения конкретной СПД. Следовательно, программное

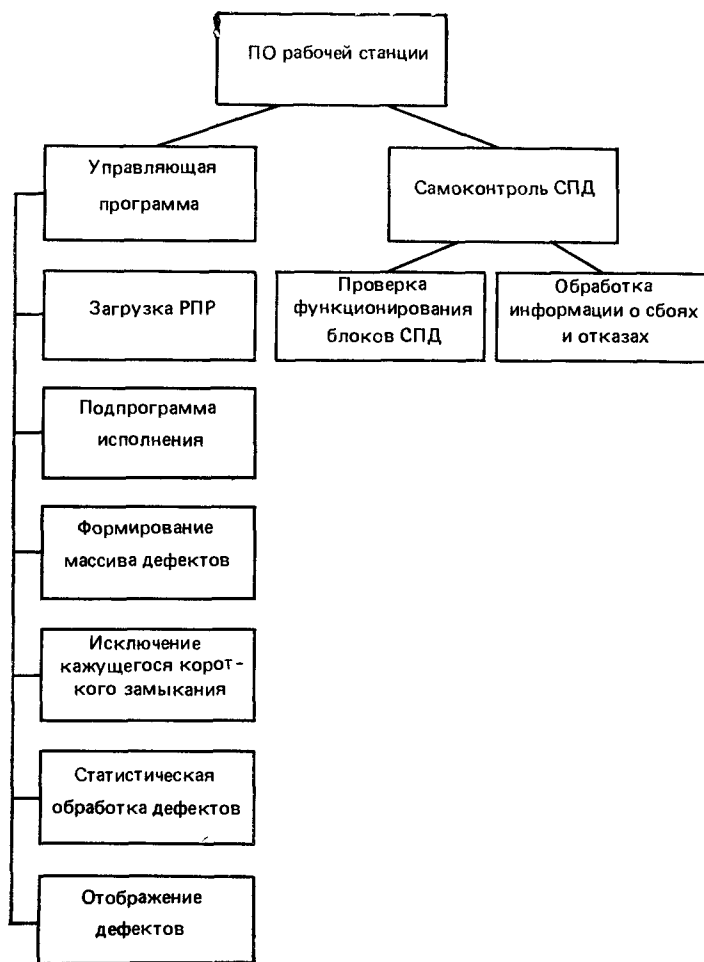


Рис. 6.2. Состав ПО СПД — Ц

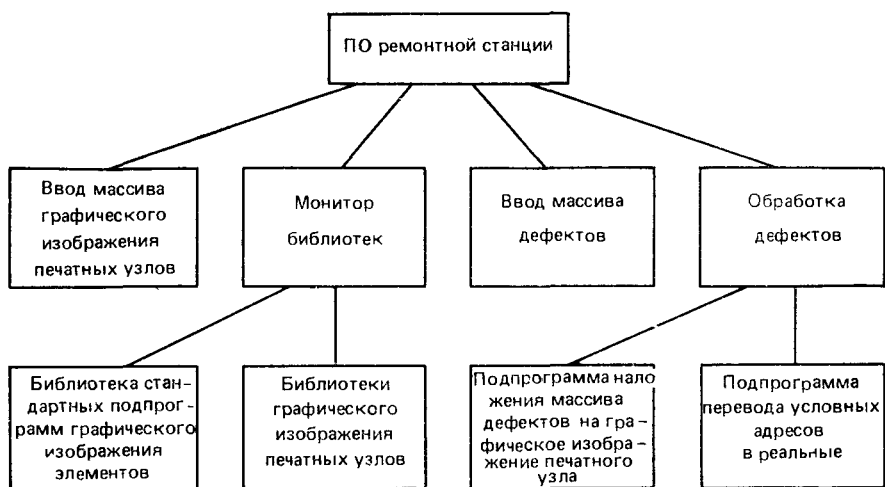


Рис 6.3 Состав ПО СПД — Р

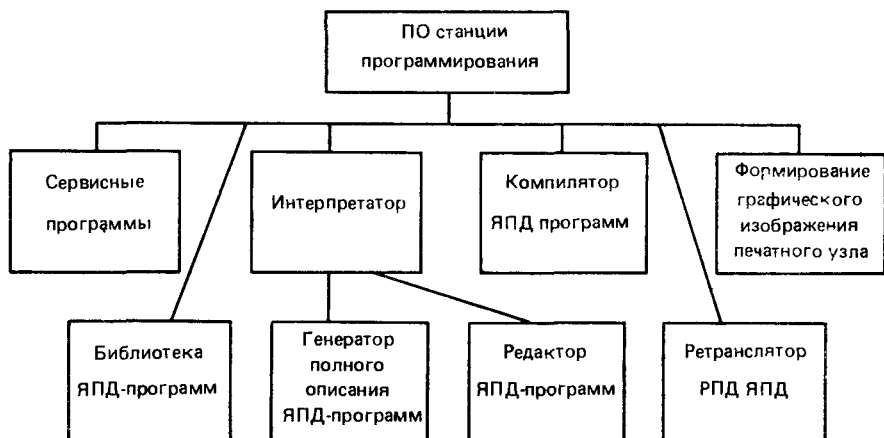


Рис. 6.4. Состав ПО СПД — П

обеспечение можно использовать в системах диагностирования с новыми внешними устройствами, а для других областей применения — с новыми программами по мере их появления. При предъявлении дополнительных требований к ПО в операционную систему СПД могут быть добавлены средства, реализующие дополнительные возможности.

6.2. КОМПЛЕКС ПРОГРАММ УПРАВЛЕНИЯ И САМОКОНТРОЛЯ

Системное ПО представляет собой исполнительные программные средства СПД. Основная часть системного ПО — это специальная операционная система (рис. 6.5).

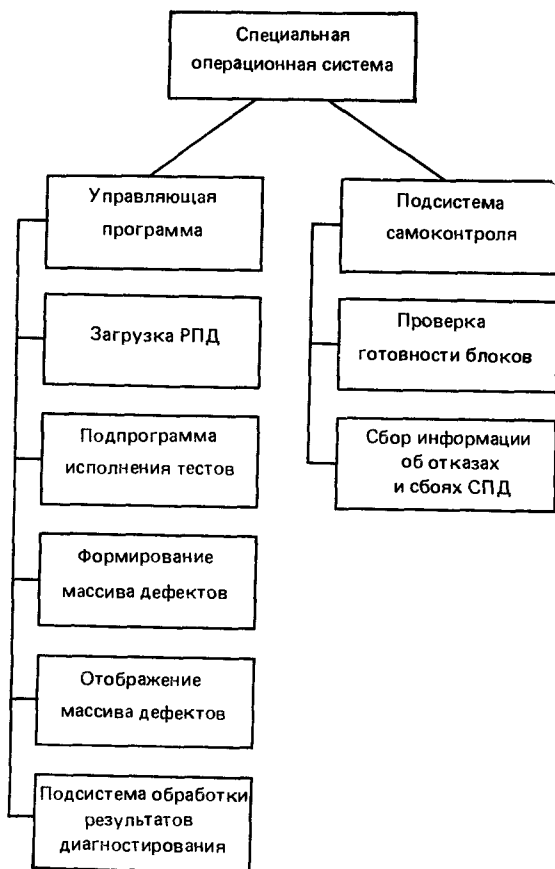


Рис. 6 5. Структура СОС

Под специальной операционной системой (СОС) СПД понимается совокупность программ, предназначенных для организации процесса диагностирования ОД при функционировании СПД. Специальная операционная система обеспечивает начальный ввод рабочих программ диагностирования в ЗУ управляющей микро-ЭВМ при включении системы, пуск комплекса управляющих программ в заданном режиме работы, управление последовательностью выполнения тестов отдельных элементов, а также диспетчеризацию обмена сообщениями с внешними пользователями системы.

Специальная операционная система является одной из наиболее специфических частей ПО СПД машинной ориентации, так как ее структура и функции в значительной мере определяются не только характером задач, решаемых системой диагностирования, но и логической структурой конкретной применяемой управляющей микро-ЭВМ.

Особенностью функционирования СПД, как и любого вычислительного управляющего комплекса, является то, что в ней решается один и тот же фиксированный набор РПД. Циклическая реализация этого набора требует меньшего объема аппаратных ресурсов и значительно меньшей степени динамичности их распределения. Поэтому при работе СПД в условиях производства СОС является простой и требует малых аппаратных ресурсов для своей реализации. Однако, как и всякая другая часть ПО, СОС является универсальной составляющей комплекса программ и должна содержать элементы адаптации, учитывающие различные варианты комплекса технических средств СПД в различных режимах.

Основным назначением СОС СПД являются: обеспечение простого способа оформления задания на процесс диагностирования; обеспечение равномерной загрузки блоков системы; оптимальное использование всех ресурсов СПД обеспечение возможности подключения новых программ в систему алгоритмов управления; взаимодействие с системой самоконтроля как при включении системы диагностирования, так и оперативно в процессе ее функционирования.

Управление ходом диагностирования операционной системой заключается в организации реакций на прерывание, в организации обмена между микропроцессорными блоками СПД, предоставлении необходимых ресурсов, в динамике выполнения тестов и в организации сервиса.

Ядро СОС разбивается на отдельные программные модули. Каждый модуль реализует одну из функций СОС СПД. Модульная структура ядра позволяет компоновать ПО отдельных СПД различными комбинациями модулей, ориентированных на решение конкретных функциональных задач. Такая структура ядра СОС позволяет в процессе развития СПД заменять отдельные модули, видоизменяя их, а также добавлять новые. Отличительной особенностью таких модулей, составляющих ядро ОС, является их независимость друг от друга. Процесс создания конкретной СОС, учитывающей особенности СПД, а также программ диагностирования, осуществляется автоматически при включении системы с помощью специальной программы — генератора системы. Средства генерации системы представляют собой совокупность программы и правил, необходимых для выполнения генерации. В процессе генерации системы происходит автоматическая сборка программных модулей в единый комплекс для каждой СПД в отдельности. Данный подход особенно эффективен для таких СПД, в которых довольно часто возникает потребность в реконфигурации или изменении организации процесса диагностирования.

Основу СОС составляет управляющая программа [85]. Ее назначение — автоматизировать управление работой СПД. Управляющая программа выполняет функции подготовки СОС к функ-

ционированию, загрузки РПД и подготовки их к выполнению, управлению ходом исполнения РПД и процедурами ввода-вывода информации.

По выполняемым функциям управляющая программа делится на две части: управление исполнением РПД и управление данными. Управление исполнением РПД выполняет следующие функции: обработку прерываний, загрузку РПД в ОЗУ, управление основной памятью, организацию ввода-вывода для выполнения операций, связанных с окончанием процесса диагностирования ОД. Управляющая программа работает по прерываниям. Обработка прерываний заключается в том, что управляющая программа распознает тип прерывания и передает управление соответствующей программе его обработки. Важной особенностью управляющей программы являются максимальное облегчение работы оператора и обеспечение надежной защиты от его неправильных действий. В связи с этим в управляющей программе предусмотрен синтаксический и семантический контроль директив оператора.

Управляющая программа работает в двух режимах: ДИСПЛЕЙ и ПУЛЬТ. В режиме ПУЛЬТ управление системой осуществляется с помощью кнопок пульта оператора. Управляющая программа анализирует задаваемые оператором режимы и подключает к выполнению необходимые программные модули. В режиме ДИСПЛЕЙ управление работой системы осуществляется с помощью директив, подаваемых с клавиатуры дисплея.

Специальная операционная система предоставляет оператору возможность управления СПД, обеспечивая его двусторонней связью. С одной стороны, система выдает оператору сообщения, позволяющие следить за ходом процесса диагностирования, и требует ответа на запросы. С другой стороны, операционная система принимает и обрабатывает директивы оператора СПД. Оператор может управлять степенью своей активности и сам решать, брать инициативу на себя или отдать ее системе. Управляющая программа осуществляет общее управление диалогом, анализирует ответы оператора, производит в зависимости от ответов пользователя переход из одной точки диалога в другую.

При разработке программного модуля управления диалогом учитываются две особенности. С одной стороны, ориентируясь на начинающего оператора, диалог должен вестись по жесткому алгоритму. С другой стороны, предпочтительный для опытного пользователя режим будет представлять трудности для начинающего оператора. Решение этого противоречия заключается в том, что диалог ведется посредством лаконичных фраз, но при возникновении неясности пользователь вместо ответа может задать системе вопрос и получить указания о дальнейших действиях. Управляющая программа осуществляет выполнение рабочей программы диагностирования либо в пошаговом, либо в автоматическом режиме.

Программа-загрузчик производит загрузку РПД с устройства ввода с одновременным контролем правильности ввода. При поступлении команды ПУСК управляющая программа определяет подпрограмму, необходимую для обработки текущего теста, и вызывает эту подпрограмму для исполнения. При наличии дефекта при проверке ОД при помощи подпрограммы формирования массива дефектов осуществляется занесение информации о дефекте в определенную зону ОЗУ, что позволяет накапливать результаты диагностирования и обрабатывать их. Подсистема статистической обработки производит вычисление статистических характеристик результатов диагностирования по одному или по группе параметров.

Супервизор прерываний анализирует прерывание и определяет путь его обработки. Супервизор основной памяти выделяет и освобождает основную память, хранит сведения о всех используемых областях основной памяти. Управление операциями обмена с системным терминалом, пультом оператора, устройствами диагностической печати осуществляется супервизором ввода-вывода. Супервизор ввода-вывода получает управление по запросам от программ на выполнение операции ввода-вывода и по прерываниям ввода-вывода по окончании операции. Для повышения достоверности создается система самоконтроля СПД, выполняющая следующие основные функции: обнаружение внезапных отказов (при этом особое внимание уделяется обнаружению сбоев, которые могут привести к пропуску дефектного ОД); выявление постепенных отказов, т. е. система обеспечивает информацией, необходимой для регулировки СПД в интервалах между регламентными работами; обеспечение поиска места неисправности с глубиной поиска до блока, узла и т. д.

Структура системы самоконтроля приведена на рис. 6.6. В СПД осуществляются следующие виды самоконтроля: функционирования, работоспособности и диагностический. Самоконтроль функционирования обнаруживает внезапные отказы. При этом при помощи программ контроля готовности проверяется выполнение отдельными блоками и всей аппаратурой основных функций. Основная трудность при создании программ контроля готовности заключается в том, что самоконтроль не должен прерывать процесса диагностирования, т. е. не должен предусматривать ручных коммутаций, подключения специальных приборов и т. д. Организация самоконтроля требует введения в аппаратуру специальных схемных средств — дополнительных программируемых коммутаторов, контрольных точек, встраивания эталонных нагрузок и т. д. Для повышения быстродействия программа самоконтроля должна проверять только те блоки, которые задействованы в данный момент. Программа самоконтроля может вызываться для исполнения через заданные интервалы времени после определенного числа проверенных ОД по вызову оператора. Вся информация о возникших сбоях собирается и хранится в памяти управляю-

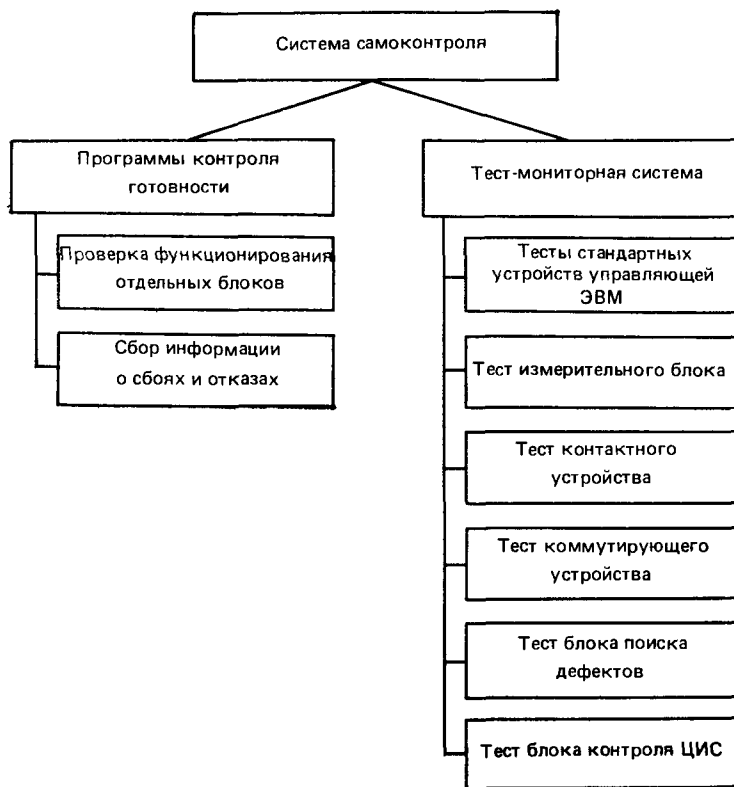


Рис. 6.6. Структура системы самоконтроля

щей микро-ЭВМ, а затем обрабатывается соответствующим образом.

Программы контроля готовности составляют неотъемлемую часть специальной операционной системы и осуществляют оперативный самоконтроль СПД. Для количественной оценки ухода точностных и других параметров СПД за допустимые пределы предусматривается самоконтроль работоспособности, обеспечивающий обнаружение постепенных отказов. При диагностическом самоконтроле максимально используются результаты самоконтроля функционирования и работоспособности, анализ которых позволяет произвести локализацию неисправностей СПД до блока, а в некоторых случаях до отдельного узла.

Комплекс программ диагностического самоконтроля и контроля работоспособности составляет тест-мониторную систему, которую можно построить на основе стандартных тест-мониторных систем путем добавления соответствующих тестовых программ. Эти программы не входят в состав управляющей программы СОС, представляют собой комплекс самостоятельных программ и по-

строены по иерархическому принципу. При обнаружении отказа проверка производится по программам, детально анализирующим работу отдельных блоков. На экран дисплея выводятся диагностические сообщения об отказах. Диагностические программы самоконтроля используют диалог, назначение которого помочь оператору системы выбрать оптимальную последовательность действий для скорейшей локализации неисправности системы.

6.3. РАБОЧИЕ ПРОГРАММЫ ДИАГНОСТИРОВАНИЯ

В СПД прикладными программами являются РПД. Прикладные программы в СПД выполняются под управлением специальной операционной системы. Подготовка РПД производится на станции программирования. При подготовке РПД исходная ЯПД-программа должна трансформироваться в машинную программу на внутреннем языке СПД. Под внутренним языком СПД будем понимать совокупность форматов тестов и порядок записи РПД. Архитектура системы и ее технические характеристики оказывают существенное влияние на структуру внутреннего языка СПД.

Однородную по структуре для группы ЭРЭ информацию, необходимую для их проверки, назовем типом теста. Состав типов тестов и уровень их информационной сложности зависит от аппаратурных возможностей СПД. Если считать список типов тестов заданным, то задачу выбора внутреннего языка системы можно сформулировать следующим образом: определить такую систему форматов типов тестов, чтобы при некоторых ограничениях оптимизировать время исполнения РПД и объем памяти, занимаемой программой. Для решения этой задачи необходимо определить состав и количество форматов тестов и выбрать наиболее подходящие из них. Разрядность большинства микро-ЭВМ равна 16, форматы тестов, используемых в РПД имеют 16-разрядную структуру, т. е. каждый элементарный тест состоит из совокупности 16-разрядных слов, в которых записана необходимая информация для проведения процесса диагностирования.

Рабочая программа диагностирования представляет собой набор тестов, предназначенных для поэлементного диагностирования ОД. Рабочая программа диагностирования вводится с внешнего носителя информации (перфоленты, магнитных дисков, магнитных лент и т. д.) в определенную область ОЗУ управляющей ЭВМ СПД при помощи специальной программы загрузки. Формат РПД на носителе информации и формат РПД, размещенной в ОЗУ СПД, имеют различную структуру. Началом РПД на внешнем носителе является признак РПД, содержащий одно 16-разрядное слово, в котором в кодах КОИ-7 закодированы буквы русского алфавита «ПД». Следующие два слова содержат идентификатор РПД. В идентификаторе содержится информация об ОД. Идентификатор имеет структуру, показанную на рис. 6.7. Пример обозначения условного номера ОД ЭВ7.104.659 с номе-

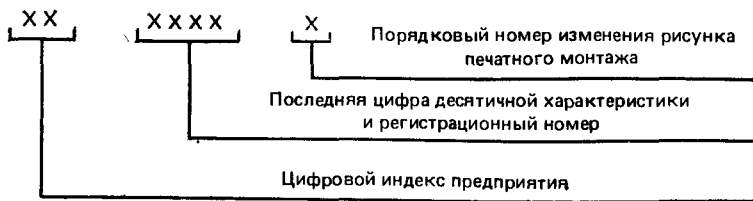


Рис. 6.7. Структура идентификатора РПД

ром изменения рисунка печатного монтажа 1 следующий — 0146591. Таким образом, идентификатор РПД представляет собой условный номер в двоично-десятичном коде и состоит из 28-разрядного числа. Идентификатор предназначен для соответствия между проверяемым ОД и РПД, используемой для диагностирования этого узла.

За идентификатором следуют тесты переменной длины, состоящие из тела теста, контрольной суммы и ограничивающиеся номером строки и разделителем. Номер строки представляет собой номер оператора ЯПД-программы в двоично-десятичном коде. Номер строки занимает одно 16-разрядное слово. Контрольная сумма длиной в одно 16-разрядное слово определяется сложением по модулю 2 всех слов теста, расположенных до контрольной суммы. За контрольной суммой следует признак конца теста — разделитель (2 байта) с содержимым 377₈ (рис. 6.8). Концом РПД является сочетание 4 байт с содержимым 377₈. Формат РПД, расположенной в ОЗУ (рис. 6.9), состоит из тестов переменной длины, ограниченной заголовками. Рабочая программа диагностирования ограничена идентификатором и разделителем. Расположенная в ОЗУ РПД получается из РПД на перфоленточном носителе в результате проверки на правильность загрузки РПД и исключения той информации из РПД, которая необходима для осуществления этой проверки при помощи программы-загрузчика.

Рассмотрим построение форматов тестов для различных типов ЭРЭ. Как уже отмечалось, при контроле топологии осуществляется проверка на целостность проводников и на наличие ложных соединений между проводниками печатного монтажа ГПУ. В соответствии с этим различают формат теста для контроля целостности проводников и формат теста для контроля ложных соединений проводников. Структура формата теста при контроле целостности проводников показана на рис. 6.10.

Первое 16-разрядное слово теста при контроле целостности проводников является номером строки исходной программы диагностирования. Номер строки в тесте необходим в режиме отладки программы диагностирования. Номер строки кодируется в двоично-десятичном коде. Второе слово теста представляет собой заголовок теста и служит для записи в него вспомогательной информации.

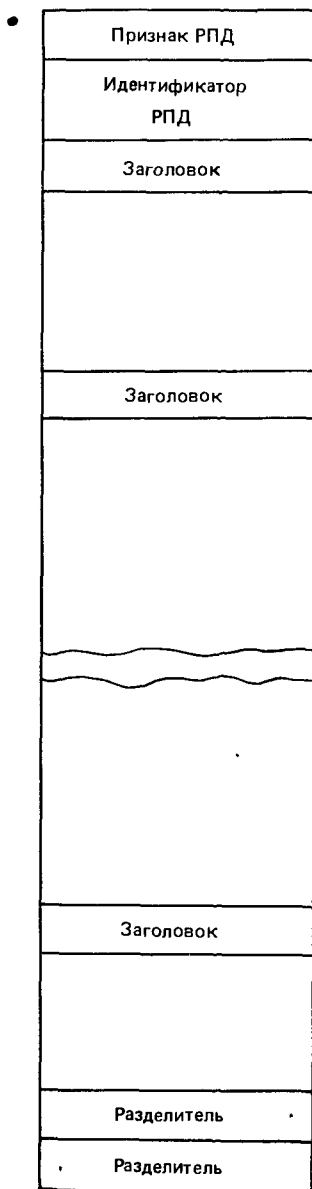
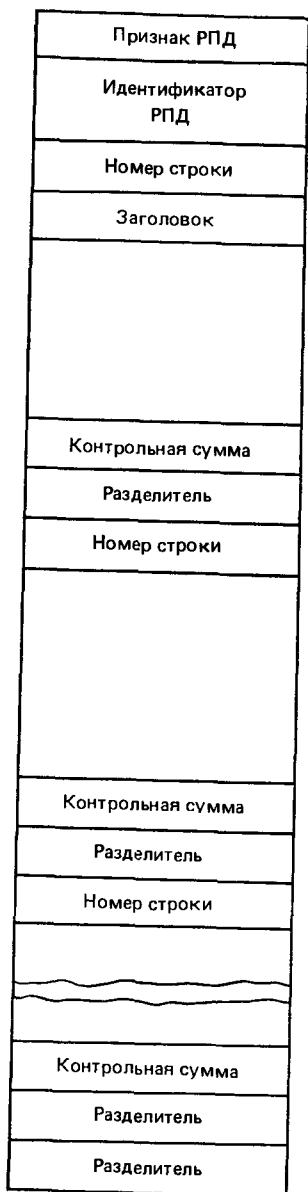


Рис. 6.8. Формат РПД на перфоленточном носителе информации

Рис. 6.9. Формат РПД, расположенный в ОЗУ

Разряды																			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0				
Номер строки																			
1	тысячи				сотни				десятки				единицы						
Заголовок																			
2	Наличие двух слов	Резерв				Тип теста				Количество слов в тесте									
	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	1	1		
3																			
3	Резерв			Номер узловой точки										Код ЭРЭ					
	0	0	0											0	0	0	0	1	
4																			
4	Обрыв в БКТ	Наличие смещения	Номер топологической точки										Резерв						
	0	1	0	1	0											0	0	0	0
5																			
5	Время задержки	VX/OC	Метод	Тип измеряемой схемы				f_0	U_0			R_0							
	1	0	1	0	0	0	0	0	1	0	0	0	1	1	0	0	1	0	
6																			
6	Контрольная сумма																		
7																			
7	Разделитель																		
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1																			

Рис. 6.10. Формат теста при контроле целостности проводников

В разрядах 0—7 второго слова хранится информация о количестве слов в тесте (без учета слов номера строки, контрольной суммы и разделителя) для организации счетчика при выборке необходимого теста из всей РПД. В разрядах 8—11 второго слова помещается код типа теста. Тип теста при контроле целостности проводников кодируется следующим образом:

разряды	11	10	9	8
код	0	0	0	1

Код типа теста необходим для выбора соответствующей программы исполнения теста. Разряды 12—14 второго слова резервные и заполняются нулями. В разряд 15 второго слова помещается признак наличия второго слова заголовка: 1 — наличие, 0 — отсутствие второго слова.

Третье слово теста необходимо для указания номера узловой точки в соответствующем коммутаторе. В разряды 0—4 третьего слова записан код ЭРЭ. В разряды 5—12 третьего слова записывается номер узловой точки. Номер узловой точки кодируется в двоичном коде. Разряды 13—15 резервные и заполняются нулями.

Четвертое слово теста поступает в блок контроля топологии. Разряды 0—4 резервные и заполняются нулями. В разряды 5—12 записывается номер конечной топологической точки в двоичном коде. Разряды 5—12 и 13 формируются следующим образом. Адреса конечных топологических точек с 128 по 382 соответствуют коммутатору КТЗ. При этом в разряд 13 заносится 1, а в разрядах 5—12 записывается двоичный код числа $n-127$, т. е. адресу 128 соответствует запись 1 в разряды 5—12 и т. д. Адреса конечных топологических точек с 383 по 638 соответствуют коммутатору КТ4. При этом в разряд 14 заносится 0, а в разрядах 5—12 двоичный код числа $n-382$. При получении кодов топологических точек необходимо избегать ситуации, при которой при проверке одного проводника использовались одновременно коммутаторы КТЗ и КТ4. В разряд 14 четвертого слова теста записывается признак наличия смещения в зависимости от того, проверяется на контактроне одна плата или несколько. В разряд 15 заносится признак типа теста, необходимый для блока контроля топологии. При контроле целостности проводников признак равен 0.

Пятое слово теста поступает в измерительный блок для выбора необходимой схемы измерения. В разряде 15 пятого слова записывается признак задержки: 1 — наличие, 0 — отсутствие задержки.

Шестое слово — контрольная сумма, определяемая сложением по модулю 2 кода заголовка и всех слов теста с последующим дополнением до нечетного. Конец теста определяется седьмым словом и является разделителем 177777.

Первое слово теста при контроле ложных соединений проводников представляет собой номер строки исходной программы ди-

агностирования. Номер строки кодируется в двоично-десятичном коде. Второе 16-разрядное слово является заголовком теста и кодируется аналогично второму слову теста при контроле целостности проводников. В третьем слове теста хранится информация, поступающая в блок контроля топологии. В разрядах 0—4 третьего слова теста находится код ЭРЭ, имеющий фиксированные значения для контроля ложных соединений 00001₂. В разрядах 5—12 помещается количество узловых точек печатной платы в двоичном коде. Разряд 13 резервный и заполняется нулем. В разряд 14 третьего слова записывается признак наличия смещения в зависимости от того, проверяется на контактном поле один ОД или несколько. В разряд 15 записывается 1, что означает, что данный тест предназначен для контроля ложных соединений проводников. Четвертое слово теста поступает в измерительный блок и представляет собой константу 001062₈. Пятое слово — контрольная сумма, определяемая сложением по модулю 2 кода, заголовка и всех слов теста с последующим дополнением до нечетного. Шестое слово — разделитель 17777₈.

Тест для контроля ЭРЭ предназначен для контроля и диагностирования: резисторов, конденсаторов, индуктивностей, диодов, транзисторов. Первое слово данного теста (рис. 6.11) является номером строки исходной программы диагностирования, записанной на ЯПД. Номер строки кодируется в двоично-десятичном коде. Второе слово — заголовок теста. В разрядах 0—7 второго слова помещается количество слов в тесте в двоичном коде (без учета номера строки, контрольной суммы и делителя) для использования в счетчике при поиске теста определенного ЭРЭ в РПД. В разряды 8—11 второго слова помещается код типа теста. Тип теста при контроле ЭРЭ кодируется следующим образом:

разряды	11	10	9	8
код	0	0	1	0

Разряды 12—14 резервные и заполняются нулями. Разряд 15 является признаком наличия второго слова заголовка; 0 — отсутствие, 1 — наличие.

Третье слово теста поступает в блок поиска дефектов. В разрядах 0—4 записывается код ЭРЭ. При наличии дефекта по коду ЭРЭ в ПЗУ алгоритмов блока поиска дефектов выбирается сегмент ПЗУ, в котором хранится алгоритм поиска дефектов контролируемого ЭРЭ. В разрядах 5—15 кодируется номер ЭРЭ согласно перечню элементов в двоично-десятичном коде.

Четвертое слово пересылается в регистр данных блока поиска дефектов для формирования верхнего и нижнего граничного значений контролируемого параметра. В разрядах 0—6 четвертого слова помещается информация о номинале контролируемого параметра ЭРЭ — ФПОД (фиксированное процентное отклонение допуска), которое определяется умножением номинального значе-

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	Номер строки															
1	тысячи				сотни				десятки				единицы			
	Заголовок (первое слово)															
2	1	Количество слов ИП			Количество слов БПД			Тип теста			Количество слов в тесте:					
		1	0	1	0	0	1	0								
	Номер ЭРЭ												Код ЭРЭ			
3	сотни				десятки				единицы							
	Признак преобразования				0		ФПОД									
4	0	0	0													
5	Время задержки		Тип измерительной схемы				f_0		U_0				R_0			
															0	1
	Время задержки															
6	0	0	1	0												
7	Номер коммутатора				Адрес контрольной точки (точки разделения)											
													0	0	0	0
	Контрольная сумма															
8																
	Разделитель															
9	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

Рис. 6.11. Формат теста при контроле ЭРЭ

ния контролируемой величины (параметра) на число 10^n ($n = \pm 1, \pm 2, \dots$), где n выбирается таким образом, чтобы произведение содержало две значащие цифры (либо одну при контроле трансформаторов с коэффициентом трансформации $N > 10$). Разряд 7 четвертого слова резервный, заполняется нулем. В разрядах 8—12 кодируется признак преобразования.

Пятое слово поступает в регистр данных измерительного блока для выбора измерительной схемы и задаваемого диапазона измерений. В разрядах 0—3 указывается код эталонного резистора, в разрядах 4—6 — код эталонного напряжения, в разрядах 7—8 — код частоты, в разрядах 9—12 — тип измерительной схемы. Разряд 13 заполняется 1, если применяется шеститочечная схема измерения, и 0, если трехточечная. Разряд 14 заполняется 1, если измерения проводятся на входе ОУ, и 0, если измерения проводятся в цепи ОС ОУ. Разряд 15 — признак задержки. Сигнал 1 в разряде 15 означает наличие шестого слова теста и длительного переходного процесса при измерении ЭРЭ, сигнал 0 — отсутствие длительного переходного процесса при измерении ЭРЭ и отсутствие шестого слова теста.

Шестое слово поступает в регистр данных измерительного блока. В этом слове хранится задержка, на которую необходимо приостановить процесс измерений, вследствие длительного переходного процесса. Седьмое слово поступает в блок коммутаторов. В разрядах 0—7 седьмого слова теста содержится информация об адресе контрольной точки или точки разделения, записанная в двоичном коде. Разряды 8—11 резервные и заполняются нулями. Разряды 12—14 — номер коммутатора, в который пересылается номер контрольной точки или точки разделения. Разряд 15 — признак наличия последующих слов, передаваемых в блок коммутаторов. Два последних слова в тесте представляют собой контрольную сумму и разделитель.

Структура теста для проверки ЛИС аналогична описанным форматам для контроля дискретных ЭРЭ. Структура теста при контроле ЦИС приведена ниже.

Первое слово теста представляет собой номер строки исходной программы диагностирования. Номер строки кодируется в двоично-десятичном коде. Второе слово теста — заголовок. В разрядах 0—7 второго слова записывается количество слов в тесте (без учета номера строки, заголовка, контрольной суммы и разделителя) в двоичном коде. В разрядах 8—11 кодируется тип теста. При контроле ЦИС тип теста кодируется следующим образом:

разряды	11	10	9	8
код	0	0	1	1

Третье слово теста содержит информацию о номере проверяемой ЦИС. В разрядах 0—4 записывается код ЦИС. Разряды 5—15 содержат порядковый номер ЦИС, закодированный в двоично-десятичном коде.

Четвертое слово передается в блок контроля ЦИС. Разряды 0—1 определяют режим работы пятого коммутатора. Разряды 2—5 содержат информацию о количестве выходов проверяемой ЦИС, закодированную в двоичном коде. Разряд 6 определяет тип проверки: сигнал 1—проверка производится с помощью сигнатур, сигнал 0—с помощью последовательности импульсов. В разрядах 7—10 в двоичном коде записана информация о числе групп входов, определяемом количеством строк исходной программы диагностирования, необходимых для проверки данных ЦИС.

В пятом слове теста в зависимости от разряда 6 четвертого слова может присутствовать входная (выходная) сигнатура соответственно в разрядах 0—7 и 8—15 (если в четвертом слове в разряде 6—1) или число импульсов в двоичном коде в разрядах 0—7 (если в 6 разряде четвертого слова 0). После пятого слова теста следуют 16-разрядные слова, в которых находится информация о потенциальных и импульсных начальных условиях. После информации о начальных условиях следуют слова, в которых записана информация о контрольных точках. Эта информация передается в блок коммутаторов. Структура слов, передаваемых в коммутаторы, аналогична структуре седьмого слова теста для контроля ЭРЭ.

Перейдем теперь к описанию алгоритма формирования РПД. В основе этого алгоритма лежит использование справочной ин-

Таблица 6.1. Структура строки таблицы соответствия ЯПД и РПД

Номер реквизита	Назначение реквизита
1	Номер строки данной таблицы, описывающей лексему, которую следует искать в тексте полного описания ГУ, если описываемая данной строкой данной таблицы лексема найдена в тексте полного описания
2	Номер строки данной таблицы, описывающей лексему, которую следует искать в тексте полного описания ГУ, если описываемая данной строкой данной таблицы лексема не найдена в тексте полного описания (если этот реквизит равен нулю, то отсутствие лексем означает ошибку)
3	Тип лексемы: 0—символьная; 1—числовая, которую необходимо преобразовать в двоичное число; 2—числовая, которую необходимо преобразовать в двоично-десятичное число; 3—конец строки полного описания ГУ; 4—конец текста ЯПД-программы
4	Длина символьной лексемы
5	Символьная лексема или верхняя граница числовой лексемы
6	Коэффициенты i, j, k для пересчета числовой лексемы по формуле $2^i 10^j x^k$ перед записью кода числа в РПД
7	Номер слова в тесте, в которое следует поместить код числовой лексемы
8	Количество слов N теста для кода данной лексемы в РПД (эти слова могут располагаться в разных частях теста)
9	Номер первого слова теста данной лексемы, первое слово теста, ..., номер N -го слова теста, N -е слово теста

формации о структуре полного описания схемы и кодах РПД, аналогичной ЯПД-таблице. Эта справочная информация сформирована в виде таблицы соответствия ЯПД и РПД. Такая таблица состоит из строк, каждая из которых описывает одну конструкцию ЯПД и соответствующую ей группу кодов РПД. Структура строки этой таблицы приведена в табл. 6.1. Приведем теперь сам алгоритм.

- 1°. Установить номер лексемы в таблице $n := 1$.
- 2°. Если третий реквизит n -й строки таблицы равен 0,3 или 4 перейти к 16°, иначе — к 3°.
- 3°. Если в строке ЯПД-программы найдено число, то перейти к 7°, иначе — к 4°.
- 4°. Если второй реквизит n -й строки таблицы равен нулю, перейти к 6°, иначе — к 5°.
- 5°. Положить n равным второму реквизиту, перейти к 2°.
- 6°. Выделить сообщение об ошибке. Перейти к 18°.
- 7°. Если найденное число не превосходит верхней границы, указанной в пятом реквизите, перейти к 8°, иначе — к 4°.
- 8°. Преобразовать найденное число x по формуле $x = 2 \cdot 10^k \cdot x^h$ в соответствии с коэффициентами из 6-го реквизита.
- 9°. Если третий реквизит равен 1, преобразовать в двоичное число, иначе — в двоично-десятичное.
- 10°. Записать число x в тест в соответствии с седьмым реквизитом таблицы.
- 11°. Записать в тест N слов в соответствии с восьмым и девятым реквизитами.
- 12°. Если третий реквизит равен 3, перейти к 13°, иначе — к 14°.
- 13°. Записать в тест код конца строки полного описания ГУ. Перейти к 17°.
- 14°. Если третий реквизит равен 4, перейти к 15°, иначе — к 5°.
- 15°. Записать в тест код конца РПД. Перейти к 18°.
- 16°. Если лексема, указанная в пятом реквизите n -й строки (с длиной, указанной в четвертом реквизите), есть в строке ЯПД-программы, перейти к 11°, иначе — к 4°.
- 17°. Положить n равным первому реквизиту n -й строки таблицы. Перейти к 2°.
- 18°. Конец алгоритма.

Использование таблицы соответствия ЯПД и РПД позволяет менять структуру РПД без изменения алгоритма.

6.4. ПОДСИСТЕМА ПОДГОТОВКИ РАБОЧИХ ПРОГРАММ ДИАГНОСТИРОВАНИЯ

Подсистема автоматизированной подготовки РПД предназначена для получения на перфоленте синтаксически и семантически отлаженных РПД. Отлаженные РПД образуют для СПД так называемую библиотеку РПД, организованную на перфоносителях. Таким образом, подсистема автоматизированной подготовки тестов, которая далее будет именоваться как станция подготовки программ диагностирования (СППД), является специа-

лизированным программно-аппаратурным средством обеспечения соответствующих сервисных функций СПД.

Станция подготовки имеет расширенный состав периферийного оборудования за счет включения в конфигурацию станции дополнительных внешних устройств ввода-вывода применяемой ЭВМ «Электроника-60», в частности перфоленточного перфоратора и накопителя на гибких магнитных дисках. Поскольку здесь одновременно будет идти речь о двух разновидностях программ, приведем предварительное пояснение. Программное обеспечение СПД есть совокупность программ (программных модулей), разработанных и отлаженных на языке Ассемблер ЭВМ «Электроника-60» и предназначенных для управления работой универсального процессора (вычислителя) этой ЭВМ. Это традиционное употребление термина «программа».

Специальный программный модуль — PISP, предназначенный для управления с помощью ЭВМ оборудованием диагностирования ГУ, превращает вычислитель ЭВМ в специализированный процессор, по отношению к которому РПД выступают как входные коды для PISP. Совокупность кодов РПД естественно называть программой для СПД (но не программой для ЭВМ!). Далее термины РПД и ЯПД-программа используются только в этой трактовке.

Подготовка тестов на СПД предполагает использование тех или иных сервисных функций — режимов работы СПД, которые описаны далее. Процесс подготовки РПД начинается с разработки ЯПД-программы, состоящей из первичного описания и таблицы соединений, и ввода ее в СПД, например в режиме РЕДАКТИРОВАНИЕ, который предусматривает одновременный контроль синтаксиса операторов вводимой в ЭВМ ЯПД-программы. Одним из наиболее сложных по реализации и основным является режим ИНТЕРПОЛЯЦИИ, в котором осуществляется не только синтаксический анализ операторов вводимой и отлаживаемой ЯПД-программы, но и их семантический контроль. Семантический контроль ЯПД-программы (и ее эквивалента РПД) понимается как исполнение отлаживаемого теста на оборудовании диагностирования при условии, что на КУ устанавливается заведомо исправный эталонный ГУ. В этой ситуации семантически корректная ЯПД-программа (или РПД) не должна приводить к появлению ошибок диагностирования ГУ. Появление такой ошибки рассматривается в режиме ИНТЕРПРЕТАЦИЯ как семантическая ошибка соответствующего оператора ЯПД-программы, подлежащая устранению посредством диалога пользователя с ПО СПД.

Управление процессом работы, т. е. выбор последовательности тех или иных режимов работы ПО СПД задается пользователем в диалоге посредством экранного пульта (дисплея), а такие режимы как РЕДАКТИРОВАНИЕ и ИНТЕРПРЕТАЦИЯ расширяют возможности диалога за счет дополнительных функционально-ориентированных директив. После окончательной от-

Рис. 6.12. Функциональная схема ПО СПД

ладки ЯПД-программы, используя режим **ТРАНСЛЯЦИЯ**, можно получить соответствующий эквивалент РПД в памяти ЭВМ, а с помощью других режимов вывести ЯПД-программу и (или) РПД на перфоленду. Полученная отлаженная РПД затем передается в состав библиотеки РПД СПД.

Функциональное назначение режимов работы по СПД. Функциональная схема ПО СПД представлена на рис. 6.12. В функции мониторной программы входит поддержание диалога при переходе с режима на режим, а также предварительная подготовка состояния операндов и полей в оперативной памяти ЭВМ. Основными полями являются: область для размещения ЯПД-программы (поле ЯПД) и область для размещения РПД-программы (поле РПД).



Поле ЯПД организовано как многостраничная память. Каждая страница имеет формат, в точности совпадающий с 21-й строкой экрана дисплея. В свою очередь, верхние две строки экрана дисплея всегда используются для диалога, а последняя 24-я строка — для вспомогательных целей. Поля ЯПД, РПД предварительно очищаются при каждом новом старте монитора, но при переключениях режимов сохраняются неизменными, а имеющаяся в них информация (РПД и ЯПД-программы соответственно) фигурирует как целевой объект процесса подготовки и отладки некоторого теста.

Перечень режимов описываемой версии ПО СПД, следующий: режим ввода ЯПД-программы с перфоленды в поле — ЯПД (ПЛ-ЯПД); вывод ЯПД-программы из поля ЯПД на перфоленду (ЯПД-ПЛ); ввод РПД с перфоленды в поле РПД (ПЛ-РПД); вывод РПД из поля РПД на перфоленду (РПД-ПЛ); сортировка операторов ЯПД-программы в поле ЯПД (режим **СОРТИРОВКА операторов ЯПД**); ручной ввод и редактирование текста ЯПД-программы с клавиатуры экранного пульта (режим **РЕДАКТИРОВАНИЕ ЯПД-текста**); трансляция ЯПД-программы для получения полного описания схемы на ЯПД (полной ЯПД-программы) и когда РПД в поле РПД (режим **ТРАНСЛЯЦИЯ ЯПД-РПД**); функция отладки ЯПД-программ полностью реализуется режимом интерполяции текстов-фрагментов ЯПД-программы (режим

ИНТЕРПРЕТАЦИЯ). В этом режиме предполагается предварительная установка в СППД эталонного, заведомо исправного ГУ заданного типа, тестирующую РПД для которого надо создать. Данный режим объединяет в себе возможности режимов РЕДАКТИРОВАНИЕ, ТРАНСЛЯЦИЯ и ПМ PISP.

Выбор того или иного режима работы ПО СППД осуществляется с помощью диалога путем набора с клавиатуры на экране дисплея соответствующих директив. Внутри многих режимов ПО СППД работает автоматически, без вмешательства пользователя, а внутри таких режимов, как РЕДАКТИРОВАНИЕ и ИНТЕРПРЕТАЦИЯ, с введением диалога. Комбинируя последовательности режимов, можно достигать различные цели эксплуатации ПО СППД. Например, выполнив последовательность режимов (ПЛ-ЯПД)→(ЯПД-ПЛ)→(ЯПД-ПЛ)→(ТРАНСЛЯЦИЯ)→(РПД-ПЛ), можно получить две новых копии ЯПД-программы на перфоленте и один экземпляр РПД на перфоленте. Время работы ПО СППД между двумя рестартами монитора (или ПО СППД, что то же самое), между которыми выполняется целеориентированная последовательность режимов, называется сеансом работы ПО СППД.

Имеют смысл, в частности, такие последовательности режимов: сеансы (знак «/» означает или): (ПЛ-ЯПД) / РЕДАКТИРОВАНИЕ→ИНТЕРПРЕТАЦИЯ → ТРАНСЛЯЦИЯ → ИСПОЛНЕНИЕ / (РПД-ПЛ); (ПЛ-РПД)→ИСПОЛНЕНИЕ; для модификации теста — (ПЛ-ЯПД) → РЕДАКТИРОВАНИЕ → ИНТЕРПРЕТАЦИЯ →(ЯПД-ПЛ) и др.

В одном сеансе возможно выполнение произвольных по длине и по последовательности цепочек режимов. Режимы, связанные с вводом или выводом перфоленты, режимы СОРТИРОВКА и ТРАНСЛЯЦИЯ достаточно просты и не требуют дополнительных пояснений.

Режим РЕДАКТИРОВАНИЕ позволяет непосредственно с клавиатуры экранного пульта осуществлять последовательное постраничное заполнение поля ЯПД предложениями ЯПД-программы. На экране дисплея, где автоматически высвечивается текущее состояние очередной страницы, пользователю предоставляется максимальная свобода в наборе или исправлении предложений текста (использован плавающий макет структуры предложений и все возможности управления курсором экрана). Обмен между полем ЯПД и экраном осуществляется постранично. По мере заполнения текущей страницы осуществляется автоматическое ее «перелистывание». В процессе набора текста ЯПД регулярно выполняется сортировка операторов текста и их синтаксический анализ. В случае синтаксической ошибки номер ошибочного оператора сообщается пользователю и на экране высвечивается страница, содержащая данный ошибочный оператор. Условием выхода из режима РЕДАКТИРОВАНИЕ является отсутствие синтаксической ошибки в тексте и появление восклицательного знака (!),

используемого в качестве признака «логический конец ЯПД-программы».

Режим ИНТЕРПРЕТАЦИЯ позволяет дополнительно к возможностям режима РЕДАКТИРОВАНИЕ осуществлять (кроме синтаксического) еще и семантический контроль правильности ЯПД-программы. Семантический контроль — основное назначение режима — реализуется следующим образом. В СППД устанавливается эталонный ГУ нужного типа. В поле ЯПД предварительно вводится ЯПД-программа, предназначенная для диагностирования элементов ГУ этого же типа, либо ввод и редактирование текста с экранного пульта производится возможностями самого режима интерпретации. После указания в диалоге размеров фрагмента ЯПД-программы его интерпретация сводится: во-первых, к синтаксическому анализу фрагмента ЯПД-программы; во-вторых, к трансляции фрагмента и генерации; в третьих, к исполнению полученной РПД на эталонном ГУ. Очевидно, что семантически верная РПД не должна обнаруживать какие-либо диагностические ошибки. В противном случае оператор ЯПД-текста, в котором диагностическая ошибка обнаружилась, считается семантически некорректным. Такая ситуация возможна, например при указании в операторе номера элемента, несуществующего в ГУ (синтаксически такой оператор может быть верен). Испытанная в режиме ИНТЕРПРЕТАЦИЯ на синтаксическую и семантическую корректность ЯПД-программа уже считается отлаженной и пригодной (после трансляции в РПД-код) для диагностирования ГУ средствами СПД.

Структура программного комплекса ПО СППД. Программное обеспечение СППД представляет собой совокупность стандартизированных программных модулей (ПМ), реализующих заданный набор логически завершенных действий. Организуя вызов и исполнение ПМ в соответствующей последовательности, можно реализовать любой из режимов работы ПО СППД. Управление режимами осуществляет управляющая программа — монитор. Такие режимы, как ПЛ-ЯПД, ПЛ-РПД, ЯПД-ПЛ, РПД-ПЛ и СОРТИРОВКА, реализуются соответствующими пятью ПМ. Первые четыре ПМ обеспечивают ввод-вывод РПД или ЯПД-программ. Программный модуль SORT предназначен для сортировки (упорядочения) операторов ЯПД-программы по возрастанию их номеров.

Остальные четыре режима реализуются посредством цепочек обращений к различным стандартам ПМ. Для передачи параметров от одних модулей к другим разработан межмодульный интерфейс — глобальное поле, в котором размещаются значения тех или иных переменных, предусмотренных ПМ. Кроме того, межмодульный интерфейс включает в себя несколько особых переменных — индикаторов (флажков), значения которых вырабатываются в ПМ, но анализируются в алгоритме монитора или наоборот. Приведем некоторые индикаторы.

SOST — единственный флажок, устанавливаемый монитором и указывающий программным модулям, в каком конкретном режиме (состоянии) находится СППД.

SOST-2 — режим ИНТЕРПОЛЯЦИЯ. SOST-1 — режим РЕДАКТИРОВАНИЕ, SOST-0 — остальные режимы (режимы подготовки ЯПД, РПД-программ на перфоленте).

OSHD («ошибка диалога») — вырабатывается во время трансляции, OSHD-0 — ошибки нет. OSHD-1 обнаружена формальная ошибка в сообщении пользователя в диалоге внутри режима ИНТЕРПРЕТАЦИЯ.

OSHT («ошибка текста в поле ЯПД») — вырабатывается во время трансляции или интерпретации. В первом случае ошибка является синтаксической, во втором — семантической. OSHT-0 — ошибки нет, OSHT-1 — обнаружена соответствующая ошибка, при этом в поле интерфейса помещается номер ошибочного оператора ЯПД-программы.

КТР («конец тест-программы на ЯПД») — вырабатывается во время трансляции. Обычно КТР=0. Если в поле ЯПД в режимах РЕДАКТИРОВАНИЕ или ИНТЕРПРЕТАЦИЯ обнаруживается последовательность символов «!!», то это является условием (КТР-1) монитору: набор ЯПД-программы завершен (первый восклицательный знак) и редактирование текста необходимо закончить (второй восклицательный знак).

Указанные переменные (флажки) позволяют монитору контролировать ход выполнения режима и управлять последовательностью обращений к ПМ в зависимости от обстановки, формально отражаемой значениями элементов множества $M = \{SOST, OSHD, OSHT, КТР\}$. Диалоговые сообщения, выводимые на экран дисплея при работе ПО СППД, приведены в табл. 6.2.

Опишем вкратце основные режимы работы ПО СППД.

РЕДАКТИРОВАНИЕ. В этом режиме осуществляется ввод с экрана дисплея первичного описания ГУ и таблицы соединений, либо корректировка ранее записанной в поле ЯПД (в других режимах) ЯПД-программы. Корректировка и набор информации на экране производится в автономном режиме работы дисплея.

Таблица 6.2. Сообщения Монитора

Метка	Текст сообщения
GPS1	СППД: _УК_РЕЖ.(Р-РЕД, Т-ТР, И-ИНТ, Д-ИСП, А-ПЛ-ЯПД, В-ПЛ-РПД, I-ЯПД-ПЛ, J-РПД-ПЛ, S, E)
GPS2	СППД: _ВВОДИ_СТРАНИЦУ_ N _X
GPS3	СППД: _СТРАНИЦА_ N _X _ИСПРАВЬ_ОШИБКУ_ В_ ОПЕРАТОРЕ_ XXXX
GPS4	СППД: _УКАЖИ_ ФРАГМЕНТ_ ЯПД-ПРОГРАММЫ_ ДЛЯ_ ИНТЕРПРЕТАЦИЙ. (XX, YY)

ТРАНСЛЯЦИЯ. Содержимое поля ЯПД проходит обработку в три этапа: семантико-синтаксический контроль первичного описания ГУ и таблицы соединений с выдачей сообщений об обнаруженных ошибках на экран дисплея; если ошибок нет, то из первичного описания и таблицы соединений формируется полное описание ГУ (полная ЯПД-программа); на основании полной ЯПД-программы формируется РПД.

ИНТЕРПРЕТАЦИЯ. Набранный на экране фрагмент полной ЯПД-программы, не содержащий синтаксических ошибок, транслируется в соответствующий фрагмент РПД. Полученный фрагмент РПД под управлением ПМ RISP поступает на исполнение (при условии, что на контактном устройстве установлен эталонный ГУ).

ИСПОЛНЕНИЕ. Полностью подготовленная РПД под управлением модуля RISP поступает на исполнение (при условии, что на контактном устройстве установлен подлежащий проверке ГУ).

ВВОД с ПЛ в поле ЯПД. Подготовленные на ПЛ первичное описание и таблица соединений или полное описание ГУ вводятся в поле ЯПД.

ВВОД с ПЛ в поле РПД. РПД с ПЛ вводится в поле РПД.

ВЫВОД ЯПД-программы на ПЛ. Сформированные в поле ЯПД первичное описание и таблица соединений (или полное описание ГУ) выводятся на ПЛ в символьном виде.

ВЫВОД РПД на ПЛ. Содержимое поля РПД выводится на ПЛ в двоичном виде.

7. ПРАКТИЧЕСКАЯ РЕАЛИЗАЦИЯ МИКРОПРОЦЕССОРНЫХ СИСТЕМ ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ

7.1. СТРУКТУРНАЯ СХЕМА СИСТЕМЫ ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ

Типичный вариант структурной схемы СПД узлов РЭА на базе микро-ЭВМ «Электроника-60» приведен на рис. 7.1. Данная структурная реализация также позволяет использовать СПД в качестве станции подготовки тестов [92].

В состав СПД входит: микро-ЭВМ «Электроника-60» с расширением до 40 Кбайт ОЗУ; базовый набор периферийных устройств с интерфейсами, содержащий фотоэлектрическое устройство ввода FS-1501, перфоратор ленточный ПЛ-150М, накопитель «Электроника ГМД-7012», системный дисплей ВТА-2000-30, АЦПУ DZM-180; блок внутренней магистрали (МБ); преобразователь параметров элементов (ППЭ); блок контроля топологии (БКТ); блок функциональных проверок (БФП) активных элементов и аналоговых ИС; блок контроля цифровых ИС (БК ЦИС); блок поиска дефектов (БПД); коммутатор контрольных точек (КТ); драйверы устройств пользователя; контакtron.

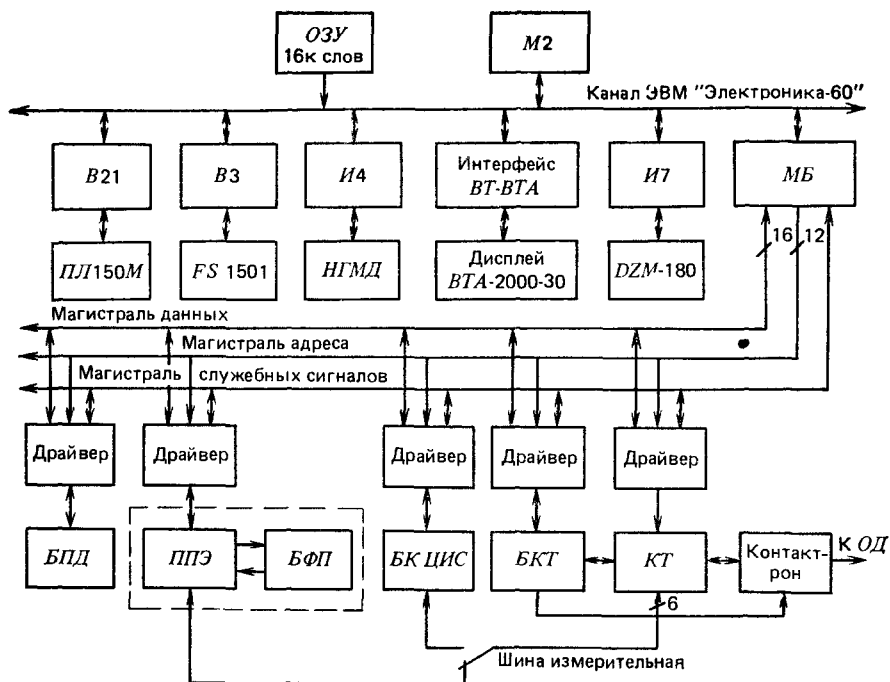


Рис. 7.1. Структурная схема СПД

Основные технические характеристики системы:

Размеры контролируемого печатного узла, мм, не более	155×275
Максимальное количество точек подключения, шт:	
узловых	255
топологических	510
Количество одновременно подключаемых контрольных точек, шт.	6
Количество одновременно «заземляемых» контрольных точек, шт.	255
Измерение параметров ЭРЭ печатного узла в диапазонах:	
сопротивления, Ом	0,1—2·10 ⁶
емкости, мкФ	1·10 ⁻⁴ —1·10 ⁴
индуктивности, Гн	1·10 ⁻³ —10
напряжения, В	1·10 ⁻² —40
Основная погрешность измерения параметров ЭРЭ в составе печатного узла, %, не более:	
сопротивления	1
емкости	5
индуктивности	2
напряжения	0,5
Среднее время контроля одного ЭРЭ, мс	25
Потребляемая мощность, кВт, не более	2

Система осуществляет контроль работоспособности и правильности установки диодов, транзисторов, цифровых ИС ТТЛ и ТТЛШ малой и средней степени интеграции, аналоговых ИС се-

рий К140, К544, К153 и т. п.; резисторов, конденсаторов и т. п. в составе печатного узла.

Кратко остановимся на назначении основных нестандартных устройств и блоков СПД. Блок внутренней магистрали предназначен для расширения функциональных возможностей микро-ЭВМ «Электроника-60» и организует прямой доступ к внешним регистрам устройств пользователя. Блок внутренней магистрали позволяет обеспечить подключение к каналу ЭВМ 2048 16-разрядных регистров (с адресами от 160 000 до 167 777) и обеспечивает выполнение всех команд ЭВМ над внешними регистрами со всеми методами адресаций, если внешние регистры доступны по чтению и записи. Входные шины МБ формируют следующие магистрали: 16-разрядную двунаправленную инверсную магистраль данных; 12-разрядную однонаправленную с возможностью выставления высокого полного сопротивления магистраль адреса; магистраль служебных сигналов, содержащую 6-разрядную шину вектора прерывания. Для устройств и блоков системы определены следующие адреса (табл. 7.1).

Регистр каждого из устройств или блоков СПД, имеющий младший адрес, является регистром состояний. Драйверы устройств пользователя предназначены для подключения устройств и блоков СПД к магистралям МБ путем организации программно-доступных регистров устройств пользователя. Преобразователь параметров элементов (ППЭ) предназначен для преобразования параметров ($R - L - C$) диагностируемых ЭРЭ в цифровой код и может работать в режиме преобразования как на постоянном, так и на переменном токе. Блок контроля топологии (БКТ) осуществляет контроль печатного монтажа ГУ на целостность проводников и отсутствие ложных соединений между разобщенными проводниками. Процедура поиска ложных соединений основана на групповом методе, обеспечивающем высокое быстродействие СПД в данном режиме. Блок контроля ЦИС предназначен для диагностирования ЦИС малой и средней степени интеграции. Блок функциональных проверок (БФП) обеспечивает проверку работоспособности активных ЭРЭ (транзисторов, аналоговых ИС и т. п.) в составе контролируемого печатного узла. Блок поиска дефектов (БПД) осуществляет поиск дефектов диагностируемых ЭРЭ и формирует коды символов мнемонических обозначений идентифицированных видов дефекта. Коммутатор контрольных точек (КТ) обеспечивает до шести независимых изолированных соединений между диагностируемым ЭРЭ и СД, а также «заземление» необходимого количества контрольных точек на ГУ

Таблица 7.1. Распределение адресного пространства памяти

Устройство, блок	Адресное пространство
ППЭ (с БФП)	167 040—167 056
БКТ	167 220—167 236
ЦИС	167 260—167 276
БПД	167 240—167 256
КТ	167 200—167 216

для исключения влияния шунтирующих цепей на диагностируемый ЭРЭ.

Контактрон («ложе из гвоздей») предназначен для подключения контролируемого печатного узла к СД и содержит подпружиненные штыри, прижимающиеся к контактными площадкам печатных проводников. Контроль различных типов ГУ обеспечивается сменой рабочих головок контактрона.

Система полементного диагностирования работает следующим образом. По командам с пультового терминала (дисплей ВТА-2000-30) производится загрузка РПД контролируемого ГУ. В качестве носителя РПД может использоваться перфолента, либо гибкие магнитные диски. После установки контролируемого печатного узла в контактрон дается команда на исполнение РПД.

Контроль ГУ начинается с проверки топологии печатного монтажа в режиме поиска обрывов проводников. Результаты проводимых измерений, поступающие из ППЭ, анализируются БКТ. При наличии обрывов БКТ формирует условные номера пар контрольных точек, между которыми обнаружено отсутствие электрической связи — номер узловой точки и номер концевой (топологической) точки, которые считываются ЭВМ и помещаются в буфер дефектов. В режиме поиска ложных соединений при наличии замыканий БКТ формирует условные номера пар замкнутых проводников (номера узловых точек, между которыми обнаружены ложные соединения), и они также помещаются в буфер дефектов. После окончания режима проверки топологии буфер дефектов выводится на дисплей, либо на устройство документирования (DZM-180). При обнаружении на проверяемом ГУ дефектов топологии дальнейшая проверка узла прекращается.

Рассмотрим несколько подробнее работу СПД при диагностировании пассивных ЭРЭ (резисторов, конденсаторов и т. п.). В данном режиме в КТ поступает информация (в виде необходимого набора управляющих слов) об адресах контрольных точек подключения к диагностируемому ЭРЭ и, если необходимо, о точках разделения («заземления»); в ППЭ — о типе исходной измерительной схемы для диагностируемого ЭРЭ, диапазоне измерения и т. п.; в БПД — о типе ЭРЭ, его номинале, допустимых отклонениях от номинала. После реализации теста проверки исправности ЭРЭ результат измерения параметра поступает из ППЭ в БПД, где происходит его сравнение с допустимыми граничными значениями для данного параметра, предварительно сформированными и хранящимися в БПД.

В случае выхода контролируемого параметра ЭРЭ за допустимые граничные значения БПД переходит в режим поиска дефекта согласно алгоритму диагностирования для данного типа ЭРЭ, хранящемуся в ПЗУ БПД. Из ПЗУ БПД извлекается информация о новом режиме измерения (очередная элементарная проверка согласно алгоритму диагностирования ЭРЭ) и поступает в ППЭ для реализации. После проведения повторного измерения результат поступает в БПД, анализируется и т. д. Процесс поис-

ка длится до полной идентификации вида дефекта (технического состояния, в котором находится диагностируемый ЭРЭ). Затем результат диагностирования выводится на дисплей и документируется с указанием порядкового номера ЭРЭ и вида дефекта. В режиме диагностирования пассивных ЭРЭ осуществляется также проверка ориентации (правильности установки) ЦИС.

Проверка активных ЭРЭ и аналоговых ИС на работоспособность производится *БФП*, если отсутствуют дефекты типа *с*, *р*, *и* на предыдущих этапах проверки печатного узла. Допусковая оценка измеряемых величин при проверке работоспособности ЭРЭ данного типа осуществляется в *БПД*. Если нет необходимости проводить допусковую оценку измеряемых параметров (например, при проверке ЭРЭ в ключевом режиме), когда достаточно зафиксировать моменты включения и выключения ЭРЭ, то суждение о годности ЭРЭ вырабатывает *БФП* по принципу «годен — негоден».

При контроле ЦИС определенные входы и выходы диагностируемой ЦИС подключаются к *БК ЦИС*. После подачи на ГУ (по отдельному каналу, минуя *КТ*) импульсных и потенциальных начальных условий, сформированных в *БК ЦИС* и необходимых для установки исходных состояний на входах диагностируемой *ЦИС*, по измерительной шине на входы ЦИС подаются тестовые воздействия, и с выходов снимаются отклики, которые затем сравниваются в *БК ЦИС* с эталонными. Порядковый номер неисправной *ЦИС* выводится на дисплей и документируется. ЭВМ «Электроника-60» обслуживает все периферийные устройства СПД, управляет работой устройств и блоков системы, обеспечивает сбор, хранение и вывод диагностической информации.

При эксплуатации СПД в цеховых условиях основными требованиями, предъявляемыми к системе, являются высокая надежность и простота обслуживания. На рис. 7.2 представлена структурная схема цехового варианта СПД — СПД — Ц. Управление системой осуществляется с пульта оператора, содержащего минимальный набор органов управления системой и сигнализацией, в качестве которых используются программно-управляемые кнопки с элементами индикации.

Для хранения управляющих программ в СПД — Ц используется *ППЗУ*. В данной системе может отсутствовать перфоленточное устройство ввода РПД, так как в некоторых случаях РПД удобно хранить в виде сменных модулей *ППЗУ*. Так как управление системой осуществляется с пульта оператора, то в качестве устройства отображения, применяется диагностический дисплей с весьма ограниченными функциями, а документирование результатов диагностирования осуществляется при помощи диагностической (узкой) печати.

Управляющая программа СПД. Управляющая программа предназначена для управления работой СПД. Основными функциями управляющей программы являются управление и контроль за вводом РПД; сбор, хранение и вывод диагностической информа-

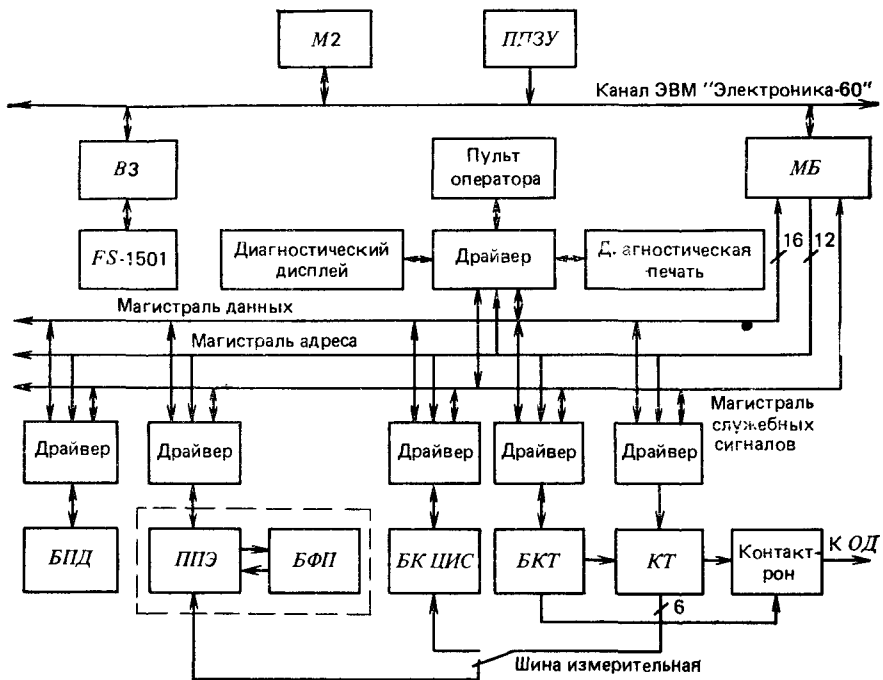


Рис. 7.2. Структурная схема СПД (вариант СПД-Ц)

ции; управление исполнением отдельных тестов ЭРЭ; обслуживание всех периферийных устройств СПД.

Структурная схема алгоритма управляющей программы приведена на рис. 7.3. После включения питания системы управляющая программа, находящаяся в ППЗУ микро-ЭВМ, начинает диалог с оператором. Подпрограмма печати распечатывает на дисплее сообщение «Начало работы СПД. Для загрузки РПД нажмите 3». Управляющая программа ожидает ввода РПД. После нажатия на клавишу 3 подпрограмма загрузки вводит РПД в память микро-ЭВМ. Подпрограмма загрузки осуществляет контроль вводимой РПД. При обнаружении ошибок ввода на дисплее распечатывается соответствующее сообщение об ошибке ввода. После загрузки РПД в память происходит очистка зон памяти, необходимых для хранения информации о встретившихся на ОД дефектах.

При нормальном завершении ввода РПД подпрограмма печати распечатывает на дисплее сообщение «РПД загружена. Задайте режим». Оператор задает автоматический режим работы СПД, вводя с клавиатуры символ «А». Программа устанавливает указатели зон памяти (выходных буферов) в начало соответствующих зон.

Управляющая программа обрабатывает заголовок теста. Фрагмент подпрограммы обработки заголовка теста приведен в

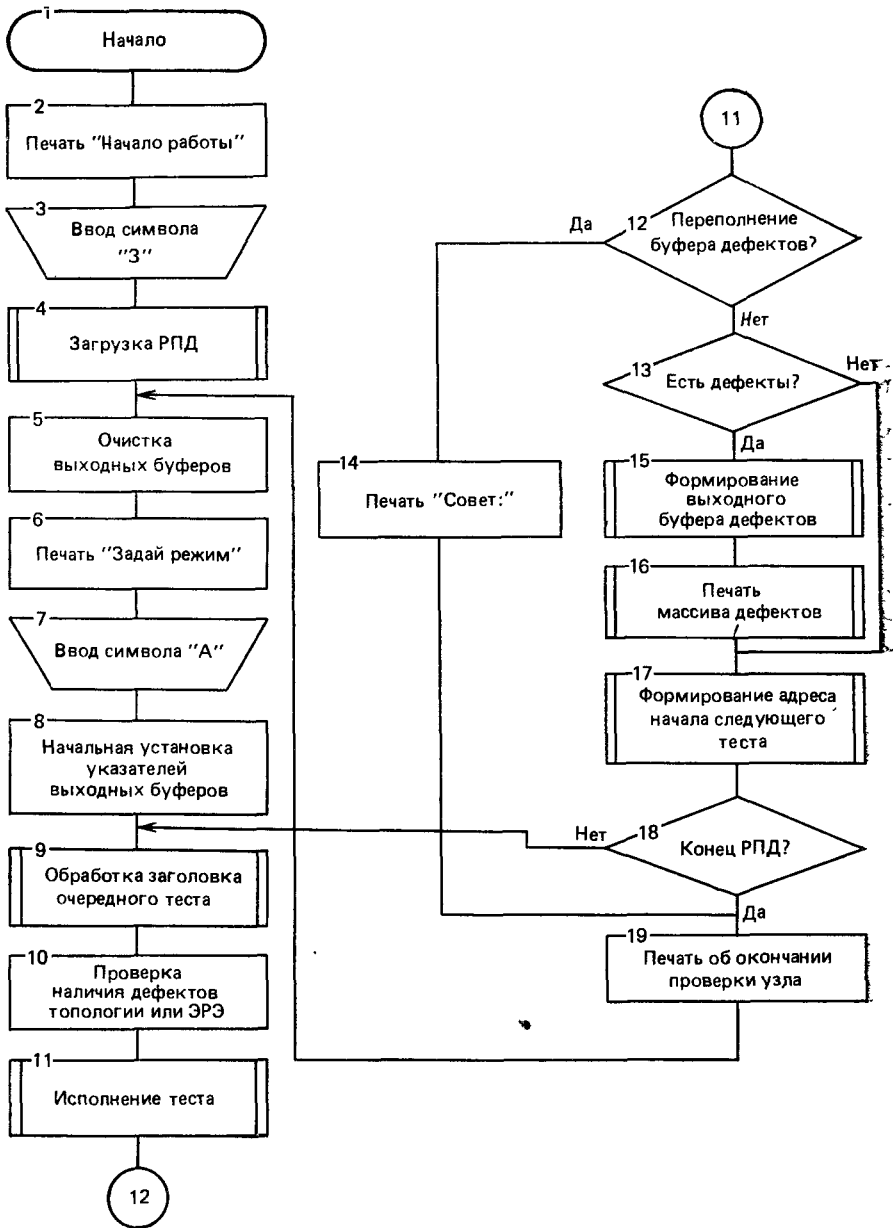


Рис. 7.3. Блок-схема алгоритма управляющей программы

Т а б л и ц а 7.2. Фрагмент подпрограммы обработки заголовка теста

Строки программы	Комментарий
MOV @ BUF PR, R1	Для обработки записать содержимое заголовка очередного теста в PОН1
ASLB R1	Определение количества ячеек, занимаемых телом теста
SWAB R1	Подготовка для обработки старшего байта заголовка
VIC#177 760, R1	Определение типа теста
ASL R1	
QMPB#2, R1	Тест топологии?
BEQ M12	Да
TST BUFKD	Дефекты топологии исправлены?
BNE M1Ø	Нет
GMPB #10, R1	Тест ЦИС?
BNE M12	Нет
TST BUFDR	Дефекты ЭРЭ исправлены?
BNE M21	Нет

табл. 7.2. По типу теста анализируются условия принадлежности текущего теста к тесту топологии, ЭРЭ или ЦИС. Если текущий тест — тест ЭРЭ или ЦИС, то проверяется наличие исправленных дефектов топологии или ЭРЭ соответственно. При обнаружении неисправленных дефектов топологии или ЭРЭ подпрограмма печати распечатывает на дисплее сообщение «Исправьте дефекты топологии» или «Исправьте дефекты ЭРЭ».

При отсутствии соответствующих неисправленных дефектов производится исполнение текущего теста. После этого проверяется условие переполнения буфера дефектов. Если буфер переполнен, происходит печать сообщения на дисплее «Проверь и исправь дефекты», и проверка ОД системой заканчивается. Если же переполнение буфера дефектов не произошло, то проверяется наличие дефекта, обнаруженного при исполнении текущего теста. При наличии дефекта происходит формирование массива дефектов и печать мнемонического обозначения дефекта на дисплее. При отсутствии дефекта при проверке элемента текущим тестом формируется адрес начала следующего теста и программа проверяет условие конца РПД. Если обнаружен конец РПД, осуществляется печать сообщения «Конец проверки», и программа возвращается на начало. В противном случае происходит обработка заголовка следующего теста.

К серийно выпускаемым системам внутрисхемного контроля аналоговых, цифровых и гибридных ПУ следует отнести технологическую систему 1013 [86]. Структурная схема системы представлена на рис. 7.4. Система обеспечивает контроль топологии ПУ, контроль параметров ЭРЭ, контроль ПУ на соответствие таблице напряжений, контроль токов, потребляемых ПУ по шинам питания.

Система обладает следующими техническими характеристиками.

Максимальное количество каналов контроля, в том числе:	
аналоговых	760
цифровых	480
Максимальный размер контролируемых ПУ, мм	240×360
Адаптер	индивидуальный, сменный
Минимальное расстояние между соседними игольчагами контактами адаптера, мм	2,5
Способ контроля ЦИС	внутрисхемный на соответствие таблицы истинности
Виды стимулирования ЦИС:	
для комбинационных ЦИС	импульсное
для ЦИС с памятью	статическое
Максимальное количество стимулируемых входов ЦИС, шт.	240
Максимальное количество контролируемых выходов ЦИС, шт.	240
Программируемое питание ПУ:	
напряжение до ± 50 В, ток до 2 А (два источника);	
напряжение до 30 В, ток до 3 А; напряжение до 100 В, ток до 0,3 А.	
Диапазоны контролируемых параметров на переменном токе:	
сопротивление, МОм	$0,03 \cdot 10^{-6} - 10$
емкость, мкФ	$1 \cdot 10^{-6} - 1000$
индуктивность, Гн	$5 \cdot 10^{-6} - 100$
Диапазоны контролируемых параметров на постоянном токе:	
сопротивление, МОм	$0,003 \cdot 10^{-6} - 10$
сопротивление утечки, ГОм	0,01—10
напряжение, В	0,01—100
ток потребления, А	0,001—3
Выходные уровни ЦИС:	
ТТЛ, КМОП, В	0—1,6 (логический 0)
ТТЛ, В	1,6—5,5 (логическая 1)
КМОП, В	1,6—15 (логическая 1)
уровни при контроле топологии, Ом	3—15
Основные погрешности измерения контролируемых параметров, %	
на переменном токе:	
R, C, L (на основных частотах измерения 1 и 10 кГц)	1—2 (10 Ом—100 кОм) 2—6 (10—1 Ом, 100 кОм—1 МОм)
R, C, L (на вспомогательных частотах измерения 0,1 и 100 кГц)	6—12 (1—10 (МОм)
на постоянном токе:	
сопротивление	0,6—3
напряжение	0,1—0,5

ток потребления	5—10
Погрешности контроля: выходных уровней ЦИС, В	0,1 (логический 0) 0,2 (логическая 1)
уровней при контроле топологии, Ом	1—2
Виды схем подключения к ЭРЭ с параметрами R , C , L :	двух-, трехзажим- ные, трехзажимные с расширенной за- щитой, четырех-, пяти-, шестизажим- ные
Управление	ЭВМ с объемом па- мяти 32К16-разряд- ных слов
Межприборная связь	канал общего поль- зования
Язык программирования	специализированный высокого уровня
Программноситель	перфолента
Производительность контроля: параметров ЭРЭ (кроме ЦИС)	5—17 ЭРЭ/с
ЦИС	5—12 ЭРЭ/с
топологии	150 проверок/с
Габаритные размеры, мм	1985×2250×1300
Масса, кг	750
Занимаемая площадь, м ² , не более	3,5

Пневматический привод развивает необходимое усилие для прижатия ПУ к игольчатому полю адаптера, который с помощью устройств связи подключается к входам коммутаторов контрольных точек. Выбираемые программно на коммутаторах точек контроля каналы контроля подключают к необходимым входам A_1 , B_1 , C_1 , A_2 , B_2 , C_2 матричного коммутатора точки контроля на ПУ, что позволяет реализовать многозажимные схемы подключения к объектам контроля ПУ. Коммутирующая матрица обеспечивает подключение контролируемых ЭРЭ к необходимым измерительным приборам, блокам. Управление системой осуществляется с помощью комплекта программ математического обеспечения через устройство управления. Для включения необходимых режимов работы системы, а также для отображения текущих результатов контроля в системе применен блок управления. Контроль параметров ЭРЭ на постоянном токе обеспечивает измерительный блок в матричном коммутаторе. Контроль параметров R , L , C на переменном токе обеспечивает анализатор L , C , R . Для обеспечения большинства видов измерений в системе применен вольтметр В2-32/1.

Контроль в системе осуществляется в двух режимах. В первом (без подачи питания на ПУ) проверяются: топология, сопротивление утечки между проводниками, параметры R , L , C ЭРЭ, диоды, стабилитроны, транзисторы. Во втором режиме (с подачей питания на ПУ) проверяются: ЦИС (ТТЛ, КМОП), токи потребления цифровой части ПУ, аналоговые ИС, нестандартные измерения напряжения (в том числе таблица напряжений), токи потребления аналоговой части ПУ.

При измерении параметров L , C , R как на переменном, так и постоянном токе, выходные напряжения измеряются вольтметром, а ЭВМ вычисляет контролируемые параметры. Повышение точности измерения на постоянном токе обеспечивается измерением «нуля» источника рабочего напряжения с соответствующей автоматической коррекцией данных для его программирования, проведением двух измерений с изменением полярности рабочего напряжения и расчетом среднего значения результата измерения, что исключает влияние паразитных напряжений постоянного тока в цепях и уход «нуля» схемы измерения.

Таблица 7.3. Текст программы

Текст программы	Класс оператора	Выполняемая функция
1 ПРОГ'02204115'	P	Задание номера программы
2 СБУН	P	Сброс универсальный
3 ЖДИ 100	P	Задержка 100 мс
5 КОМ ПРОВЕРКА ТОПОЛОГИИ	P	Комментарий
10 ИПП<5>0,18 В, 200 мА, 4%	P	Установка на источнике Б6-8/1 напряжения 0,18 В с допуском 4% и тока ограничения 200 мА
12 ТКЗ'КЗ'(1+78, 80)	K	Проверка отсутствия КЗ между 79 проводниками, каждый из которых представлен одной точкой контроля
285 РЕЗ'R12'1,8 кОм, 7% (36,431)	K	Измерения резистора R12 (1,8 кОм, $\pm 7\%$) по двухзжимной схеме подключения в точки контроля 36, 431
555, КОМ ПРОВЕРКА ТРАНЗИСТОРОВ	P	Комментарий
800 ИПП<6>—3 В, 200 мА, 5%	P	Источник для контроля транзисторов
802 ИПП<5>—3 В, 50 мА, 5%	P	Источник для контроля транзисторов
805 ТРАН'VT5-A' К, P, O (31,436,262)	K	Проверка кремниевого транзистора VT5 типа p-n-p в открытом состоянии в точках контроля 31, 436, 262

Таблица 7.4. Минимальные начальные параметры каналов контроля

Параметр	Режим замера параметра	Постоянный ток		Переменный ток	
		Двухзжимная схема подключения	Четырехзжимная схема подключения	Двухзжимная схема подключения	Четырехзжимная схема подключения
Сопротивление последовательное (R), Ом	Короткое замыкание	<2,5	<0,003	<2,5	<0,03
Сопротивление параллельное (R), МОм	Холостой ход	>300	>300	>100	>100
Емкость (C), пФ	Холостой ход	—	—	<1	—
Индуктивность (L), мкГ	Короткое замыкание	—	—	<20	<5

Программа контроля составляется пользователем на специализированном языке СТ-13, ориентированном на внутрисхемный контроль. В приведенном ниже примере текста программы контроля ПУ (табл. 7.3) указаны классы операторов (р — рабочие, к — контрольно-измерительные) и выполняемые ими функции. Для обеспечения точных измерений в системе реализованы конструктивные решения, обеспечивающие минимальные начальные параметры L , C , R каналов контроля (табл. 7.4).

Помимо программных средств подготовки и исполнения программ контроля, система 1013 обладает программной самодиагностикой. Исполнение программ самодиагностики осуществляется при подключении к системе вместо адаптера устройства самоконтроля, в состав которого включены необходимые средства, обеспечивающие метрологический контроль системы и проверку работоспособности системы и ее составных частей.

7.2. КОНТАКТНОЕ УСТРОЙСТВО

Одной из сложных задач при разработке СПД остается обеспечение надежного контактирования с ОД. В настоящее время это обеспечивается использованием специального контактного приспособления (КП), иногда называемого «ложем из гвоздей» [28]. Контактное приспособление содержит подпружиненные игольчатые штырьки (контрольные щупы), прижимающиеся к

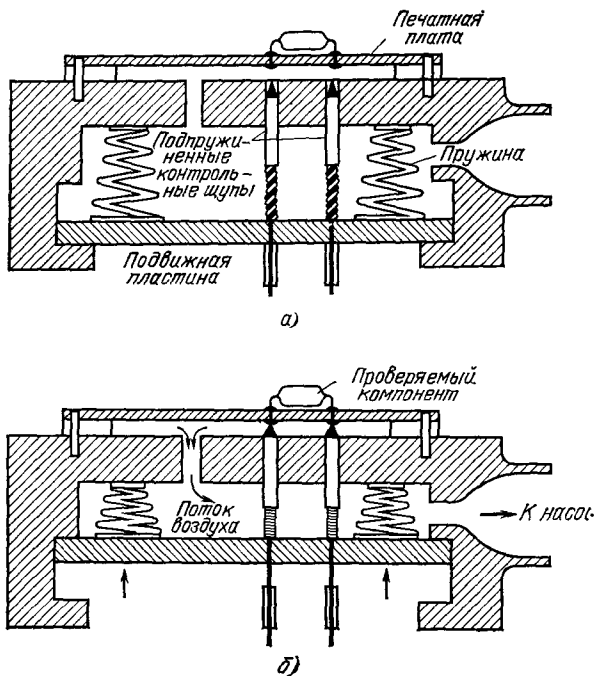


Рис. 7.5. Вакуумное контактное приспособление:
 а — исходное положение, б — рабочее положение

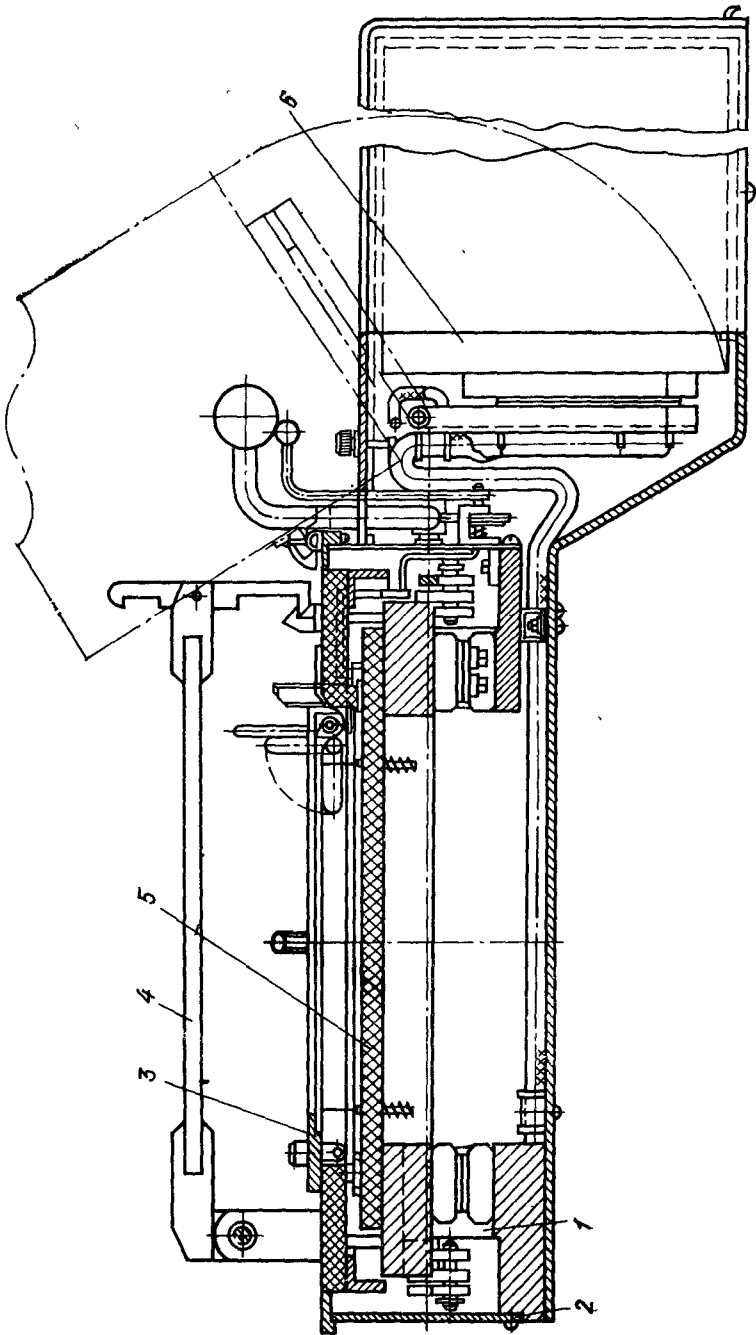


Рис. 7.6. Механическое контактное приспособление: 1 — привод механический; 2 — кожух; 3 — кассета 4 — крышка прижимная, 5 — плата контактная, 6 — коммутатор

контактным площадкам проводников с нижней стороны печатной платы, которые становятся контрольными точками. Типичное контактное приспособление, используемое в СПД, показано на рис. 7.5. Проверяемая плата удерживается в контакте с приспособлением при помощи вакуумной системы производительностью около 1,5 м³/мин, откачивающей воздух из приспособления.

Существуют три главных типа контактных приспособлений: вакуумные, механические (ручные) и пневматические. Главное различие между ними заключается в способе приведения их в действие [87].

Вакуумные КП, рассмотренные выше, используются наиболее широко. Главным в работе таких КП является герметизация, которую просто достичь с печатными платами и значительно сложнее с печатными узлами. Другое ограничение, связанное с вакуумным КП, — это усилие прижима подпружиненного игольчатого штыря. Для хорошего контакта требуется давление 120—160 г на один контактный штырь и соответствующее давление воздуха. При количестве контактных штырей более 1000 примененные вакуумные КП становятся нецелесообразными.

Механические КП, которые называют также «ручные», прижимают контролируемую плату, установленную в кассете 3, к неподвижным подпружиненным штырям (рис. 7.6). Прижимная крышка 4 устраняет возможный прогиб платы. Плотность размещения контрольных штырей у механических КП гораздо выше, чем у вакуумных. Однако возможности механических КП ограничиваются длиной рабочего рычага механического привода 1. К недостаткам можно также отнести более длительное время проверки печатного узла, чем при использовании вакуумных КП.

Пневматические КП во многом подобны механическим. Отличием является то, что ручной механический привод заменен пневматическим. Преимуществом пневматических КП служит то, что усилие прижима может быть максимальным, так как давление воздуха регулируется в широких пределах. Кроме того, уменьшается время проверки, и не возникает проблем, присущих механическим КП, вызывающих значительную усталость оператора. Надежное контактирование обеспечивается подпружиненными штырями, которые являются одним из важных компонентов системы. Контрольный штырь осуществляет физический и электрический контакт с платой, и через него информация с платы поступает в систему.

Конструкция контрольного штыря приведена на рис. 7.7. При разработке контрольных штырей должны учитываться два важных фактора — рабочий ход плунжера и диаметр гильзы. Рабочий ход плунжера может быть разным в зависимости от типа ПУ и установленных на нем ЭРЭ. Контрольные штыри выполнены в виде разъемных соединений. Обычно рабочий ход выбирается 8—16 мм. Диаметр штыря зависит от шага координатной сетки контролируемых узлов РЭА. Обычно диаметр штыря составляет 1,5 мм для плат с шагом 2,5 мм. Наиболее сложно выполнить контрольные штыри для плат с

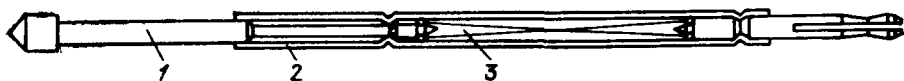


Рис. 7.7. Конструкция контрольного штыря:
1 — плунжер; 2 — гильза; 3 — пружина

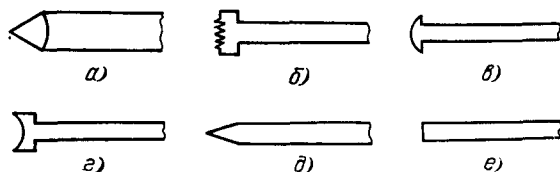


Рис. 7.8. Виды наконечников контрольных штырей:

a — гвоздь; *b* — пила; *c* — выпуклая чашка; *d* — вогнутая чашка; *e* — цилиндрические

шагом 1,25 мм. Гильза служит корпусом для всего контрольного штыря, а также является опорной поверхностью для скользящей части иголки.

В зависимости от типа платы и типов ЭРЭ, устанавливаемых на них, флуоресцентный наконечник выполняется с различными наконечниками. На рис. 7.8 (*a—e*) показаны различные наконечники, используемые в зависимости от монтажа платы, пайки и металлизированных переходных отверстий на них. Наконечники штыря в виде гвоздя идеальны для испытания печатных плат и контроля металлизированных отверстий в печатных узлах.

Пилообразные наконечники лучше всего подходят для подключения к выводам ЭРЭ различной длины и формы, т. е. необработанных выводов. Они создают довольно большую поверхность контактирования и одинаково эффективны для узлов припоя и «хвостов» ЭРЭ. Выпуклые (чашеобразный тип) наконечники удобнее всего для проверки скругленных паек, а также выводов ЭРЭ, когда повреждение штырька или врезание в него нежелательно. Вогнутые наконечники используют в случаях, когда в пайке или выводе ЭРЭ имеется полость, которую нельзя повредить или оставить след. Цилиндрические наконечники обычно применяют для проверки контактных площадок, например панелей печатных разъемов, которые не должны быть повреждены. И, наконец, пикообразные наконечники эффективны для прокалывания защитных покрытий и контроля качества паек.

7.3. КОММУТАТОР СИСТЕМЫ ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ

Коммутатор СПД предназначен для подключения контрольных точек ОД к измерительному устройству системы. Особенность коммутатора СПД заключается в том, что он должен обеспечить подключение измерительных приборов к каждому выводу любого из компонентов, входящих в состав ОД. Практически единственную возможность такого подключения дает коммутатор, использующий специальное контактное приспособление — контактрон типа «ложе из гвоздей», представляющий собой игольчатую матрицу, обеспечивающую подключение каждой контрольной точки ОД к измерительному блоку. Поскольку рисунок печатного монтажа, размеры ОД и число подключаемых точек изменяются в широких пределах, каждый контактрон является узкоспециализированным изделием, изготавливаемым по специальному заказу [28, 88].

Правильный выбор структуры построения КУ оказывает значительное влияние на основные параметры системы в целом. Главными требованиями, предъявляемыми к коммутаторам СПД, являются [84, 89]: способность выполнения эффективной проверки коротких замыканий между печатными проводниками; возможность замыкания любого количества контрольных точек ОД между собой; обеспечение шести независимых изолированных соединений между испытуемым изделием и измерительной схемой; наличие сопротивления изоляции между коммутирующими элементами и корпусом не менее 10 мОм с тем, чтобы гарантировать высокую точность измерений и возможность контроля токов утечки; ограничение паразитной емкости соединительной цепи от точек подключения ОД до точек подключения измерительного блока значением, позволяющим измерить емкость порядка 10 пФ; обеспечение гибкости (возможность управления каналами в любой последовательности и в любой комбинации); создание возможности наращивания; высокая надежность; обеспечение минимально возможных аппаратных затрат; контролепригодность.

В связи с тем, что современные полупроводниковые устройства не отвечают указанным требованиям по сопротивлению изоляции и последовательному полному сопротивлению, коммутирующие элементы СПД выполняются на электромеханических реле. Основными критериями выбора принципа построения коммутатора являются: количество контролируемых точек ОД, определяющее количество входных каналов; реализация методов измерений различных ЭРЭ, определяющая количество выходных каналов; быстродействие, определяющееся в основном выбранным типом коммутирующих элементов.

Выбор структуры коммутатора включает в себя две основные задачи, имеющие самостоятельное значение: организация схемы управления, организация исполнительной части коммутатора и ее взаимоотношения с системой программирования.

Количество входных каналов коммутаторов современных СПД составляет в большинстве случаев от одной до четырех тысяч. Количество выходных каналов определяется необходимостью реализации шеститочечных схем измерений и составляет в связи с этим не менее шести каналов. Быстродействие коммутатора определяется параметрами электромеханических ключей, выбранных в качестве коммутирующих элементов. В связи с большим количеством входных каналов наиболее целесообразной является организация схемы управления коммутирующим устройством на основе дешифратора [84]. При этом емкость единицы наращивания коммутатора обычно составляет 256 или 1024 входных канала. Наращивание коммутатора может производиться полностью автономными блоками по 256 либо 1024 канала соответственно.

Общими принципами организации исполнительной части коммутаторов СПД являются группирование ключей и соединение отдельных групп ключей в пирамиду. Реализация указанных принципов позволяет увеличить входное сопротивление и уменьшить

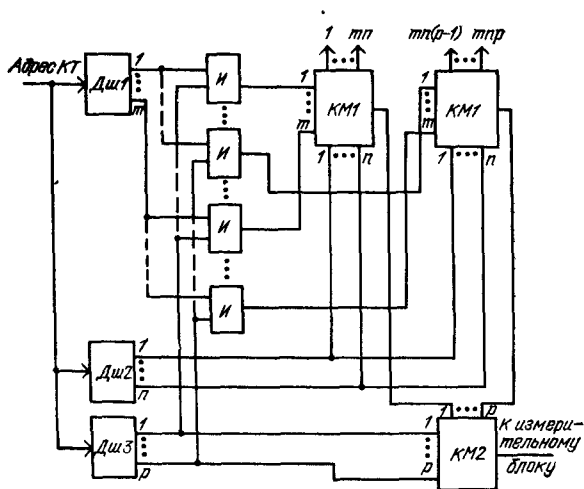
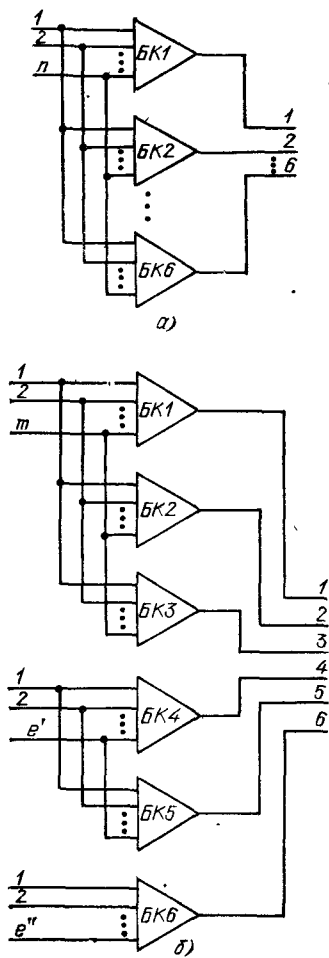


Рис. 7.9. Функциональная схема управления двухступенчатым коммутатором на основе дешифратора

входную емкость коммутатора. Кроме того, для уменьшения общего количества линий управления группы ключей коммутатора целесообразно организовать в виде матриц. При этом коммутирующие ключи располагаются на пересечении строк и столбцов матрицы. Срабатывание ключа происходит только при условии одновременного появления сигналов выборки соответствующей строки и столбца.

С учетом указанного один из возможных вариантов организации схемы управления коммутатором на основе дешифратора представлен на рис. 7.9. Представленный на рис. 7.9 двухступенчатый коммутатор содержит p групп первой степени коммутации $КМ1$, организованных в виде матриц ключей, состоящих из m строк и n столбцов, и вторую ступень коммутации $КМ2$. Коммутатор работает следующим образом. На входы дешифраторов $Дш1—Дш3$ поступает управляющее слово разрядности $R = \log_2 m + \log_2 n + \log_2 p$, представляющее собой двоичный код адреса контрольной точки. Сигнал выбранного столбца поступает с выхода дешифратора $Дш2$ на каждую из p групп $КМ1$. Однако сигнал выбранной строки поступает с выхода дешифратора $Дш1$ через соответствующую схему $И$ лишь на одну группу ключей первой степени коммутации, определяемую сигналами, присутствующими на выходе дешифратора $Дш3$. Сигналы с выхода дешифратора $Дш3$ обеспечивают также подключение одного из p входов $КМ2$ к измерительной шине.

Основные затруднения при разработке коммутирующих устройств СПД возникают при выборе структуры исполнительной части коммутатора. Отмеченное обстоятельство вызывается тем, что в процессе диагностирования ГУ или микросборки возникает



необходимость коммутации любой совокупности из шести в общем случае произвольно выбранных контрольных точек ОД к шести требуемым измерительным шинам. Очевидно, что универсальный коммутатор должен бы обеспечить возможность подключения любой из контрольных точек ОД к любой измерительной шине. Количество коммутирующих ключей Q_1 в таком коммутаторе равно (рис. 7.10, а) $Q_1 = N(n+r)$, где $N=6$ — количество блоков коммутации; n — количество контрольных точек ОД; r — количество ключей второй ступени.

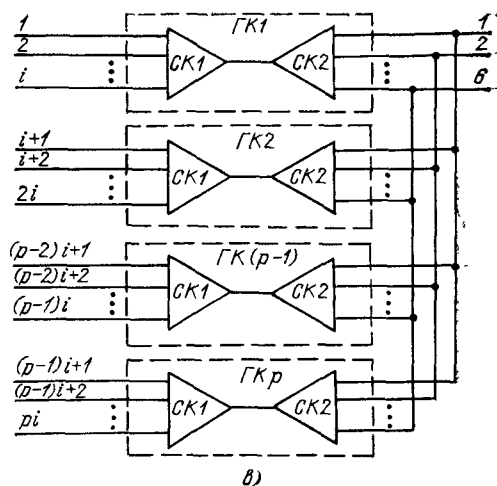


Рис. 7.10. Функциональная схема исполнительской части коммутатора системы поэлементного диагностирования

коммутации, зависящее от выбранной структуры построения блоков коммутации БК1—БК6.

В настоящее время в системах рассматриваемого класса используются менее универсальные и более простые коммутаторы, разработка и применение которых основывается на ряде следующих особенностей организации процесса диагностирования.

1. В каждый момент времени к измерителю подключается одна конкретная совокупность контрольных точек ОД.

2. К каждой из шести измерительных шин в процессе диагностирования ОД должны подключаться не все контрольные точки ГУ, а лишь определенная их часть.

3. Все множество контрольных точек ОД разбивается в процессе подготовки программ диагностирования на подмножество m узловых и l топологических точек. При этом три измерительные шины необходимо подключить лишь к узловым, а три — к топологическим точкам ОД.

4. Множество топологических точек l , в свою очередь, разбивается на два подмножества l' и l'' , причем контрольные точки подмножества l' необходимо подключить к двум, а контрольные точки подмножества l'' к одной оставшейся измерительной шине.

Описанное распределение контрольных точек ОД между блоками коммутации $БК1—БК6$ позволяет осуществить измерения параметров любого ЭРЭ в соответствии с методикой шеститочечных измерений и тем самым построить коммутатор с определенной степенью универсальности при меньшем расходе коммутирующих элементов (рис. 7.10,б). Количество блоков коммутации здесь также равно шести, однако, емкость каждого из них меньше, чем для схемы, показанной на рис. 7.10,а. Так, если проводники ГУ содержат в среднем по три контрольных точки, одна из которых является узловой, а две — топологическими, то емкость каждого из блоков $БК1—БК6$ уменьшится по сравнению с емкостью по схеме на рис. 7.10,а в три раза. Структура исполнительной части каждого из блоков коммутации одинакова и может быть построена, например, по пирамидальной схеме. Функциональная схема пирамидального блока коммутации на 256 контрольных точек приведена на рис. 7.11.

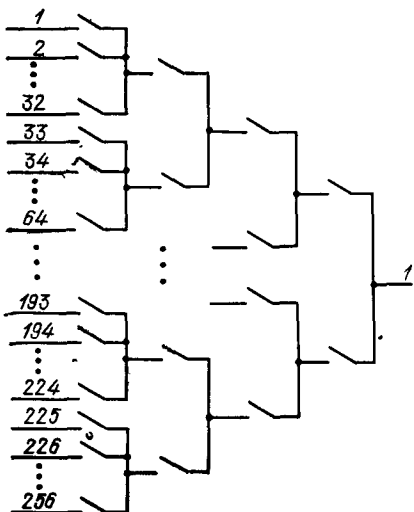


Рис. 7.11

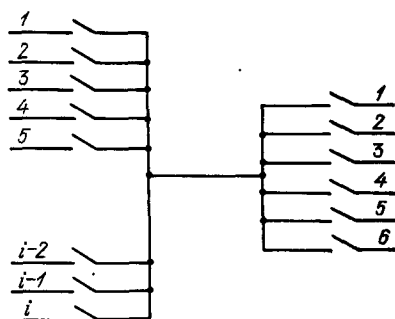


Рис. 7.12

Рис. 7.11. Функциональная схема пирамидального блока коммутации на 256 контрольных точек

Рис. 7.12. Функциональная схема исполнительной части двухступенчатой группы коммутации

Достоинствами организации исполнительной части коммутатора по схеме рис. 7.10,б с применением пирамидальных блоков коммутации являются высокое входное сопротивление, низкая входная емкость, простота программирования. К недостаткам ее следует отнести большое количество ключей в одном измерительном канале, а также жесткие требования к соотношению между числом узловых и топологических точек ОД. Так, ОД с иным соотношением между числом узловых и топологических точек, чем это предусмотрено в коммутаторе, не сможет быть подвергнут проверке в СПД, даже если общее количество его контрольных точек не превышает емкости коммутатора. Количество коммутирующих ключей в рассмотренном коммутаторе при условии что $m=l'=l''$ составит $Q_2 = [(3m + 2l' + l'') + 6r] = 2(n + 3r) < Q_1$.

Большая степень гибкости может быть достигнута в коммутаторе рис. 7.10,в [91]. Цифрами $1 \dots p$ здесь обозначены двухступенчатые группы коммутации $ГК1—ГКp$, каждая из которых построена по схеме, приведенной на рис. 7.12.

Использование коммутатора, построенного по схеме рис. 7.10,в, предполагает проведение в процессе подготовки программы диагностирования сортировки контрольных точек ОД между группами коммутации $ГК1—ГКp$. Для этого определяется множество всех контрольных точек ОД, подключаемых в процессе измерений к каждой из измерительных шин, после чего все контрольные точки, подсоединяемые в ходе измерений к одной и той же шине, соединяются с одной из p групп (или с одной последовательностью групп) коммутирующих элементов. Указанная операция продельвается для каждой из шести измерительных шин. Таким образом, если какая-либо контрольная точка ОД в процессе его диагностирования должна подключаться к трем разным измерительным шинам, она будет соединена с тремя коммутирующими элементами, входящими в разные группы коммутации устройства. Кроме того, в связи с тем, что проверка на наличие ложных соединений между проводниками ОД проводится обычно с использованием групповых методов контроля, т. е. каждая узловая точка подключается в процессе проверки топологии к двум измерительным шинам, то все узловые точки ОД соединяются соответственно с ключами, принадлежащими двум разным группам коммутации. Необходимость проведения описанной сортировки вызывается требованием соблюдения условия: с одной и той же группой ключей никогда не должны быть соединены контрольные точки ОД, требующие подключения в одном цикле измерений к разным измерительным шинам. Общее количество ключей, используемых в коммутаторе рис. 7.10,в, зависит от состава ОД и обычно не превышает $Q_3 \leq 2n \leq Q_2$.

Кроме того, повышается гибкость коммутатора из-за отсутствия жестко заданного соотношения между количеством узловых и топологических точек ОД. Вместе с тем следует отметить возрастание трудоемкости процесса подготовки программ, хотя последний и может быть частично автоматизирован.

Общим и наиболее существенным недостатком, присущим рассмотренным структурам исполнительной части коммутаторов СПД, является то, что при обеспечении проведения измерений параметров ЭРЭ ОД шеститочечным методом приемлемая избыточность коммутаторов достигается за счет значительного усложнения подготовительных работ, заключающихся в описании электрической принципиальной схемы ОД, в терминах узловых и топологических точек, присвоении каждой из указанных точек определенного номера, определении местоположения каждой из пронумерованных точек на сборочном чертеже ГУ, составлении таблиц соответствия контрольных точек ОД иглам контактного поля и распайке контактного поля коммутирующего устройства в строгом соответствии с полученными таблицами, а также необходимости дополнительного комплекта конструкторской документации для нанесения на него номеров, присвоенных контрольным точкам ОД.

Кроме того, уменьшение избыточности рассмотренных коммутаторов приводит к тому, что каждое распаянное в соответствии с заранее составленными таблицами контактное приспособление может использоваться для контроля лишь одного, соответствующего типа ОД. Таким образом, возникает необходимость иметь для каждого типа ОД, в том числе и для разных типов ОД, имеющих множества контрольных точек с совпадающими геометрическими координатами, собственное, соответствующим образом распаянное контактное устройство.

Другим недостатком рассмотренных коммутаторов является их невысокая надежность, обусловленная тем, что выход из строя хотя бы одного из ключей коммутатора либо игл контактного поля делает невозможным продолжение процесса контроля и требует немедленной замены отказавшего ключа (иглы). Использование указанных коммутаторов в составе СПД приводит к снижению достоверности результатов контроля, поскольку возможность однозначного разграничения неисправностей типа «обрыв контролируемого элемента» («ОКЭ») от неисправностей типа «дефект коммутирующего элемента» («ДКЭ») возможен здесь лишь после анализа результатов контроля ряда ОД путем их сравнения, выявления постоянно присутствующего дефекта типа «ОКЭ» и соответствующей проверки коммутирующего устройства, что вызвано отсутствием в большинстве случаев возможности проведения (при использовании рассмотренных коммутаторов) измерений одного и того же компонента ОД с применением двух разных совокупностей коммутирующих ключей.

Наконец, контроль работоспособности рассмотренных коммутаторов требует обязательного использования специальной контрольной печатной платы с проводящим покрытием. Указанная плата устанавливается на контактное устройство, замыкая все контактные иглы и обеспечивая пути прохождения тестового сигнала через все ключи коммутатора. Применение для контроля работоспособности специальной платы вызывает необходимость

прерывания процесса диагностирования ОД, что снижает производительность СПД в целом. Кроме того, для большинства из контролируемых трактов, через которые проходит в процессе контроля работоспособности коммутирующего устройства тестовый сигнал, а именно для игл, подключенных не более чем к одному входному ключу устройства, отсутствует возможность однозначного определения причины выхода из строя контролируемого тракта, которая может заключаться как в дефектах коммутирующего ключа, так и в повреждении иглы контактного поля.

Наиболее универсальный коммутатор СПД может быть построен в соответствии со схемой рис. 7.13. Особенность этого коммутатора заключается в том, что он выполнен по «матричной» структуре, для чего в его состав включены два идентичных коммутатора A и B , собранных по схеме рис. 7.10, в, число r групп коммутации в каждом из которых равно числу q ключей в первой ступени коммутации (CKI) каждой из этих групп. Причем ключи первых ступеней групп коммутации обоих коммутаторов соединены таким образом, что i -й ключ принадлежащий j -й группе коммутации CKI коммутатора A всегда соединен с j -м ключом, принадлежащим i -й группе коммутации CKI коммутатора B . Общее число ключей для данного коммутатора составит $Q_4 = 2(n + pr) > > Q_2$. Однако здесь выполняется соотношение $Q_4 < \frac{1}{2} Q_1$.

Основным преимуществом коммутатора (рис. 7.13) является его универсальность, выражающаяся в возможности осуществления измерений шеститочечным методом параметров любого ЭРЭ ОД без предварительного ручного описания его топологии и специальной распылки игл контактного поля в строгом соответствии с заранее составленной таблицей, что значительно снижает эксплуатационные расходы на подготовку коммутирующего устройства к работе.

Структура коммутирующего устройства (см. рис. 7.13) обеспечивает доступ в процессе диагностирования к каждой участвующей в измерениях контактной игле от любой измерительной шины с двух направлений, что позволяет повысить надежность работы коммутирующего устройства. Так, в случае выхода из строя одной из контактных игл или ключа одного из коммутаторов устройства, всегда имеется возможность подключиться к требуемому проводнику ОД через другую иглу или ключ другого коммутатора. Указанное свойство коммутатора позволяет также однозначно разграничить неисправности типа «ОКЭ» от неисправностей типа «ДКЭ». Это достигается тем, что при обнаружении СПД дефекта «ОКЭ» всегда есть возможность повторить измерение с использованием соответствующих ключей другого коммутатора и убедиться, что полученный результат измерений не вызван дефектом коммутирующего ключа.

Обеспечение доступа к каждой контактной игле с двух направлений в коммутирующем устройстве (см. рис. 7.13) открывает также возможности для проведения процедуры контроля его работоспо-

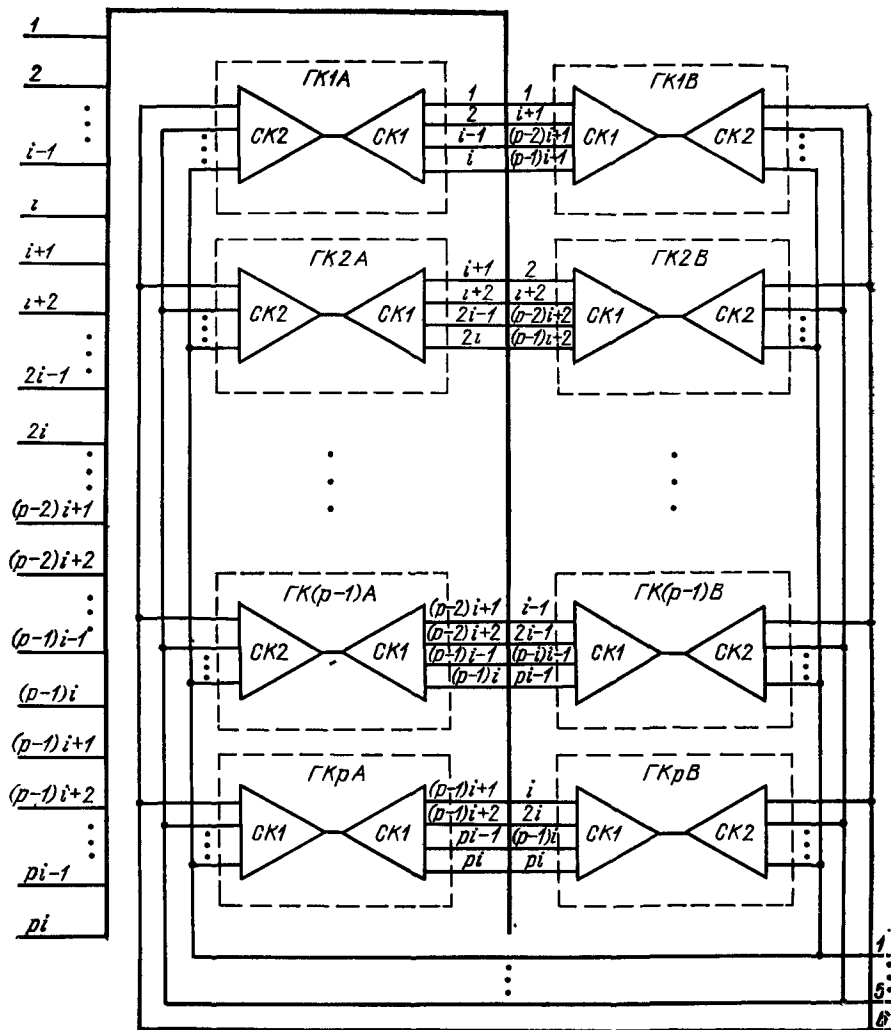


Рис. 7.13 Функциональная схема исполнительской части универсального коммутатора

способности по принципу «годен — негоден» (т. е. без локализации обнаруженного дефекта) без установки на контактное поле вспомогательной контрольной печатной платы с проводящим покрытием, что существенно снижает время контроля. При результате «негоден» проводится второй этап контроля работоспособности устройства с установкой на контактное поле контрольной проводящей платы, позволяющий определить место неисправности с точностью до вышедшего из строя ключа либо поврежденной контактной иглы.

Работа коммутирующего устройства емкостью на 1024 контрольных точки иллюстрируется на рис. 7.14, где наглядно представлена «матричная» структура СК1 устройства, выходы групп ключей которой соединены с измерительными шинами F, G, H, I, J, K через соответствующие группы ключей второй ступени коммутации (СК2). На рис. 7.14 цифрами 0A ... 1023A и 0B ... 1023B обозначены ключи первой ступени коммутации коммутаторов A и B соответственно, а цифрами 0C ... 1023C — иглы контактного приспособления. Первая ступень коммутации каждого из коммутаторов включает в себя 32 группы по 32 ключа в каждой. Соответствующие выходы коммутаторов соединены параллельно, а входы их подключены таким образом, что 32 контактных иглы, подсоединенных к ключам одной и той же группы СК1 одного коммута-

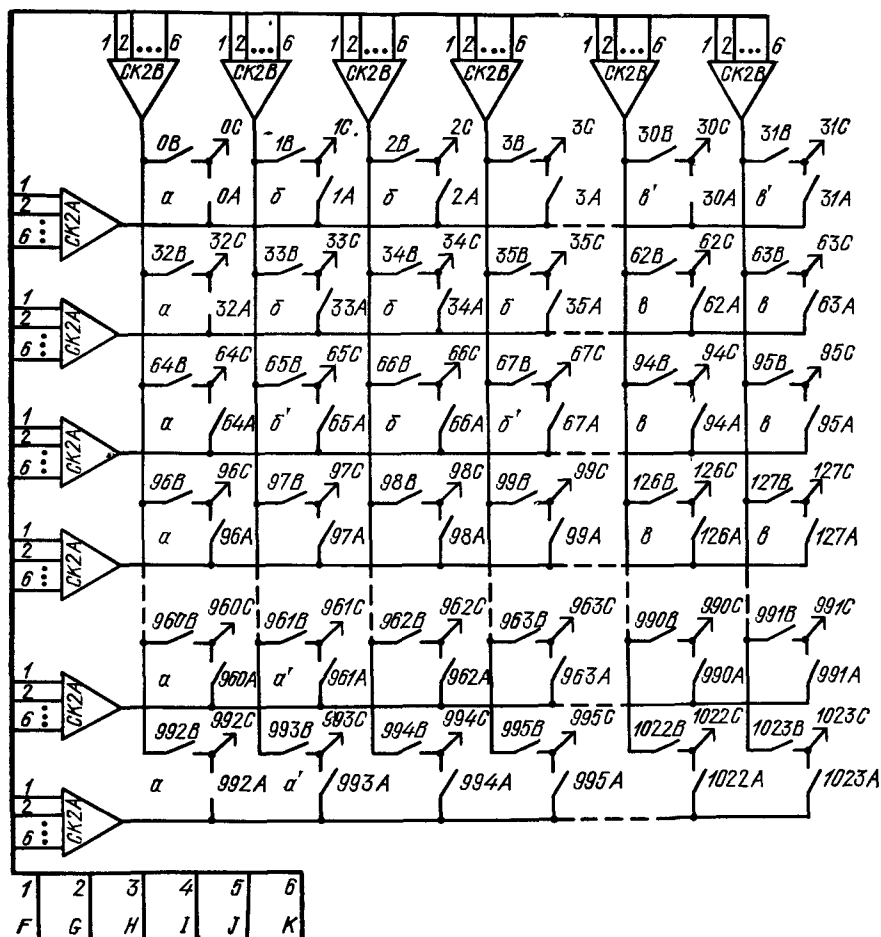


Рис. 7.14. Функциональная схема фрагмента исполнительной части универсального коммутатора

тора, всегда окажутся подключенными к разным группам ключей *СК1* другого коммутатора. Так, иглы *0С ... 31С*, подключенные к ключам *0А ... 31А*, входящим в первую группу ключей коммутатора *А*, подсоединены одновременно к первым ключам *0В ... 31В* в каждой из 32 групп ключей *СК1* коммутатора *А*.

Для пояснения возможности проведения с помощью коммутатора рис. 7.13 измерения требуемого параметра любого ЭРЭ, расположенного на ОД по шеститочечной схеме измерений, на рис. 7.14 приведены характерные случаи подключения совокупностей контрольных точек (КТ) ОД, участвующих в одном цикле измерений, к ключам *СК1* устройства. Отметим, что КТ ОД, присваиваются номера, совпадающие с номерами подключенных к ним контактных игл. Очевидно, что если все шесть задействованных в измерении КТ ОД соединены с ключами устройства, попадающими в разные группы ключей *СК1* любого из коммутаторов *А* или *В*, то проблем с измерениями не возникает. Однако если КТ ОД соединены с ключами, попадающими в одну и ту же группу *СК1*, измерение становится невозможным, поскольку выход каждой из групп ключей *СК1* может быть подключен к любой, но в один и тот же момент времени только к единственной измерительной шине, так как выходы всех ключей, принадлежащих одной группе *СК1*, соединены параллельно.

Предположим, что необходимо произвести шеститочечное измерение с участием КТ (или, что то же самое, контактных игл) *0С, 32С, 64С, 96С, 960С*, и *992С*, обозначенных на рис. 7.14 буквой *а* и подключенных к ключам *СК1 0В, 32В, 64В, 96В, 960В* и *992В* коммутатора *В*, попадающим в одну первую группу его *СК1*. В указанном случае проведение измерений оказывается возможным благодаря описанному выше правилу соединения ключей *СК1* коммутаторов *А* и *В*. В приведенном случае измерение будет произведено через ключи *0А, 32А, 64А, 96А, 960А* и *992А* *СК1* коммутатора *А*, входящие в состав разных групп ключей *СК1* указанного коммутатора. В случае, если измерение необходимо провести через контактные штыри *1С, 2С, 33С, 34С, 35С* и *66С*, обозначенные на рис. 7.14 буквой *б*, подключенные к ключам, принадлежащим трем группам ключей *СК1* одного и трем группам ключей *СК1* другого коммутатора, измерения также могут быть проведены без каких-либо затруднений с использованием, например, следующих ключей *СК1* обоих коммутаторов, принадлежащих разным ее группам: *1А, 34А, 66А* и *2В, 33В* и *35В*.

Наконец, измерение оказывается возможным и в случае, если его необходимо провести через иглы, например *62С, 63С, 94С, 95С, 126С* и *127С*, обозначенные на рис. 7.14 буквой *в*, и имеющие выход на две группы ключей *СК1* коммутатора *А* и три группы ключей *СК1* коммутатора *В*. В данном случае измерение оказывается возможным в связи с тем, что три проводника ОД, участвующих в проведении измерений требуемого параметра ЭРЭ по шеститочечной схеме, всегда имеют в своем составе как минимум восемь КТ.

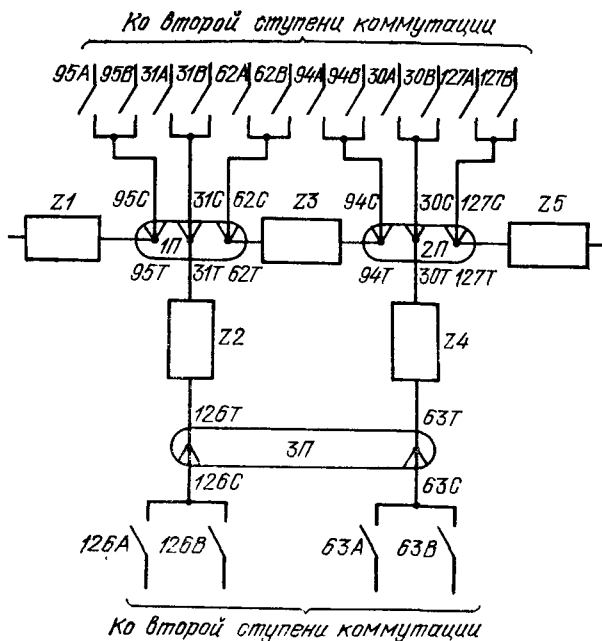


Рис. 7.15. Фрагмент объекта диагностирования, содержащий ЭРЭ, образующие соединения треугольником

На рис. 7.13 приведен фрагмент ОД, включающий в себя ЭРЭ $Z1—Z5$ и печатные проводники $1П—3П$, с расположенными на них КТ: $31Т, 62Т, 95Т, 30Т, 127Т$ и $63Т, 94Т, 126Т$ соответственно. Соединенные треугольником ЭРЭ $Z2—Z4$ требуют для измерений параметров шеститочечной схемы. Очевидно, что соединенные треугольником ЭРЭ обязательно должны быть связаны с остальной схемой ОД. На рис. 7.15 эта связь осуществляется через ЭРЭ $Z1—Z5$. Таким образом, как видно из рис. 7.15, минимальное количество КТ ОД, располагающихся на трех участвующих в шеститочечных измерениях проводниках $1П—3П$, действительно равно восьми. В реальных случаях количество КТ на трех, участвующих в шеститочечных измерениях, проводниках обычно превышает число восемь, поскольку один из указанных проводников является, как правило, одной из шин питания ОД.

На рис. 7.14 дополнительные контактные иглы, которые могут быть задействованы в шеститочечных измерениях, обозначены буквами a', b' и v' соответственно. Таким образом, в рассмотренном случае измерение может быть проведено, например, через следующие контактные иглы одного и другого коммутаторов: $30A, 63A, 94A, 126A, 31B, 62B$.

Заметим попутно, что вероятность такого сочетания шести задействованных в одном измерении КТ ОД, при котором они будут

иметь выход лишь на пять разных групп СК1 устройства, весьма мала и составляет: $P_n = 2 \cdot C_{32}^3 \cdot C_{32}^2 / C_{1024}^6 = 0,312 \cdot 10^{-8}$.

Особо отметим, что с учетом возможности использования для проведения шеститочечных измерений любой совокупности шести из (как минимум) восьми КТ ОД, рассматриваемое коммутирующее устройство обеспечивает возможность проведения измерений при выходе из строя одного из ключей (и даже игл) устройства, а также однозначное разграничение неисправностей типа «ОКЭ» и «ДКЭ» путем проведения измерения через другую комбинацию ключей и контактных игл устройства. Так, например, для случаев, показанных на рис. 7.14 при выходе из строя ключей 64А или 64В либо иглы 64С устройства, измерение можно провести через ключи 0А, 32А, 99А, 96А, 992А и 961А и 961В; при выходе из строя ключей 34А или 34В либо иглы 34С — через ключи 1А, 35А, 66А, 33В, 2В, 3В при выходе из строя ключа 63А — через ключи 30А, 127А, 126А, 63В, 62А и 95А.

Особый случай возникает при выходе из строя одной из двух контактных игл, обеспечивающих при шеститочечном измерении доступ к проводнику, имеющему в своем составе лишь две КТ. Однако измерение будет возможно и в этом случае, хотя и с некоторым возрастанием погрешности измерений, пропорциональным отношению между переходным сопротивлением, возникающим в месте контактирования контактного штыря с проводником ОД, и сопротивлением контролируемого ЭРЭ. При надлежащем выполнении контактного устройства указанное возрастание погрешности в подавляющем большинстве случаев является ничтожно малым и практически не влияет на результаты измерения.

Возвращаясь к рис. 7.14, отметим, что при выходе из строя контактной иглы 63С измерения могут быть проведены с использованием ключей 126А, 126В, 30А, 127В, 62А и 95А. Все вычисления и перерасчеты комбинаций штырей и ключей, которые обеспечивают проведение измерений в случае выхода из строя одного из ключей или игл устройства либо при разграничении дефектов типа «ОКЭ» или «ДКЭ», производятся автоматически, в ходе выполнения программы контроля с помощью входящей в состав СПД ЭВМ и соответствующего программного обеспечения.

Таким образом, подготовка к работе коммутирующего устройства (см. рис. 7.13) значительно упрощается за счет его универсальности, заключающейся в обеспечении проведения шеститочечных измерений любого ЭРЭ ОД без предварительного описания его схемы и особой распайки контактных игл устройства к заранее определенным ключам СК1. Подготовка коммутатора к работе заключается в произвольной распайке его заранее соединенных между собой соответствующих пар ключей СК1 коммутаторов А и В к контактным иглам, т. е. распайке без какой-либо подготовленной таблицы. Адреса коммутирующих ключей СК1, к которым оказываются подключены КТ ОД в результате произвольной распайки контактных игл, знание которых необходимо для составления программы контроля, могут определяться в автоматизирован-

ном режиме зондирования ОД, заключающегося в том, что оператор с помощью специального зонда касается вывода очередного элемента, после чего СПД автоматически определяет адреса ключей, соединенных с данной КТ [92].

Описанный процесс подготовки коммутирующего устройства к работе значительно менее трудоемок соответствующего процесса подготовки к работе коммутаторов, представленных на рис. 7.10, б и в. Он не требует дополнительного комплекта конструкторской документации и имеет значительно меньше источников возможных ошибок в связи с его автоматизацией. Кроме того, благодаря обеспечению измерения шеститочечным методом любого ЭРЭ, расположенного на ОД, предлагаемое коммутирующее устройство, входные ключи которого соединены с контактными иглами, расположенными в точках с множеством координат

$$Z_C = \left\{ (x_{C_i}, y_{C_j}) \left| \begin{array}{l} i = i_1, i_2, \dots, i_k \\ j = j_1, j_2, \dots, j_l \end{array} \right. \right\},$$

может быть использовано без какой-либо предварительной подготовки к работе для контроля любого ОД, имеющего КТ, расположенные в множестве координат

$$Z_T = \left\{ (x_{T_i}, y_{T_j}) \left| \begin{array}{l} i = i_1, i_2, \dots, i_m \\ j = j_1, j_2, \dots, j_n \end{array} \right. \right\},$$

в котором $Z_T \subset Z_C$, что не обеспечивается для коммутаторов на рис. 7.10, б и в, не представляющих возможности проведения шеститочечных измерений любого ЭРЭ ОД без предварительной сортировки КТ ОД между различными группами ключей СК1. Таким образом, описанный коммутатор рис. 7.13 имеет, несмотря на избыточность $Q_4 \approx 2,2n$ следующие основные преимущества.

1. Возможность автоматизированного определения адресов коммутирующих ключей, подключенных к каждой КТ ОД в режиме зондирования, чем значительно сокращается трудоемкость подготовки коммутирующего устройства к работе, по сравнению с ручным описанием схемы ОД.

2. Возможность работы устройства при выходе из строя любого (одного) из коммутирующих ключей или контактных игл, а также возможность однозначного разграничения дефектов ОД типа «ОКЭ» от неисправностей коммутирующего устройства типа «ДКЭ», достигаемые за счет обеспечения доступа к каждому из совокупности участвующих в измерении контактных штырей от двух любых измерительных шин.

3. Возможность проведения периодического контроля работоспособности устройства без установки на контактные штыри вспомогательной контрольной проводящей платы, позволяющей осуществлять указанный контроль в те интервалы времени, когда СПД находится в режиме холостого хода (в связи с установкой на контактное устройство очередного подлежащего контролю ОД) и в результате — повышение общей производительности системы.

Указанная возможность обеспечивается наличием двух ключей СК1 коммутирующего устройства, подключенных к каждой контактной игле и обеспечивающих выход от нее на две любые измерительные шины, одна из которых используется в качестве задатчика, а другая — приемника контрольного сигнала.

4. Возможность локализации неисправности устройства с точностью до вышедшего из строя ключа либо контактной иглы.

7.4. БЛОК КОНТРОЛЯ ТОПОЛОГИИ

Рассмотрим структурную схему и принцип работы блока контроля топологии (БКТ) (рис. 7.16). В составе СПД указанный блок выполняет следующие функции: организация обмена данными с микро-ЭВМ и с коммутатором; формирование адресов проводников в режимах проверки ложных соединений проводников, поиска ложных соединений проводников, проверки целостности проводников.

Вначале выполняется проверка ложных соединений проводников, т. е. установление факта наличия ложных соединений. Суть указанной проверки заключается в установлении электрической связи между i -м ($i=1, 2, \dots, p$, где p — общее число проводников ПУ) и всеми остальными проводниками, которые искусственным образом соединяются электрически между собой.

Работа БКТ в режиме проверки ложных соединений проводников начинается после записи двоичного 8-разрядного кода числа проводников в первый входной регистр $Pr1$ по сигналу ЗАПИСЬ 1 и поступления на устройство управления (УУ) сигнала ПУСК. После прихода сигнала ПУСК происходит установка БКТ в состояние ЗАНЯТО, в котором запрещен обмен информацией с микро-ЭВМ. Устройство управления выдает серию управляющих сигналов на первый узел формирования адресов УФА1, который

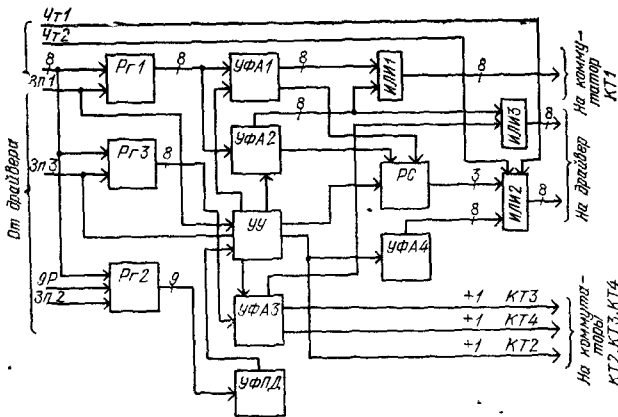


Рис 7 16 Структурная схема БКТ

через схему *ИЛИ1* выдает на коммутатор *КТ1* 8-разрядные параллельные коды проводников ПУ.

При проверке ложного соединения *i*-го проводника узел *УФА1* выдает на коммутатор *КТ1* адреса всех проводников ПУ, за исключением адреса проверяемого *i*-го проводника ($i=1, \dots, p$). Одновременно *УУ* выдает одноразрядный импульс $+1$, по которому в узле *УФА4* и в коммутаторе *КТ2* формируется 8-разрядный код проверяемого *i*-го проводника. После этого БКТ переходит в состояние СВОБОДНО, что является требованием к микро-ЭВМ выполнить процедуру обращения к БКТ. Микро-ЭВМ читает содержимое регистра состояния (РС) БКТ. При наличии 1 в первом разряде РС микро-ЭВМ выдает команду в блок измерительный (*БИ*) на выполнение операции измерения сопротивления между выходами коммутаторов *КТ1* и *КТ2*. После выполнения операции измерения *БИ* выдает результат измерения в виде 9-разрядного кода в микро-ЭВМ, которая затем переписывает его по сигналу ЗАПИСЬ 2 во второй входной регистр *Р22*.

Узел формирования признака дефекта устанавливает наличие или отсутствие ложного соединения между *i*-м и всеми остальными проводниками ПУ. При отсутствии указанного соединения осуществляется проверка между следующим ($i+1$)-м проводником и всеми остальными проводниками. При наличии указанного соединения БКТ переходит в режим поиска ложных соединений. Поиск ложных соединений заключается в определении пары короткозамкнутых проводников путем последовательного половинного уменьшения электрически соединяемых между собой проводников. С этой целью узел *УФА2* выдает на коммутатор *КТ1* 8-разрядные параллельные коды проводников ПУ. Далее аналогичным образом устанавливается наличие или отсутствие замыкания между *i*-м и половиной проводников ПУ, затем между *i*-м и 1/4 частью проводников ПУ и т. д. В конечном итоге в узле *УФА2* будет получен код проводника, который замыкается с проверяемым *i*-м проводником. После окончания поиска ложных связей проводников записывается 1 во второй разряд РС, что будет признаком разрешения передачи в микро-ЭВМ из узлов *УФА4* и *УФА2* кодов пары короткозамкнутых проводников.

Режим проверки целостности проводников заключается в установлении электрической связи между одной произвольно выбранной монтажной точкой проводника, называемой узловой, и последовательно со всеми остальными монтажными точками данного проводника, называемыми топологическими точками проводника. В этом режиме при проверке целостности *i*-го проводника в третий входной регистр *Р23* по сигналу ЗАПИСЬ 3 записывается 8-разрядный код последней топологической точки *i*-го проводника.

В зависимости от номера топологической точки узел *УФА3* выдает на коммутатор *КТ3* или на коммутатор *КТ4* одноразрядные сигналы соответственно $+1$ *КТ3* и $+1$ *КТ4*. По указанным сигналам происходит подключение коммутаторами *КТ3* или *КТ4* оче-

редной топологической точки i -го проводника. Узловая точка i -го проводника подключается с помощью коммутатора $KT2$ по сигналу $+1KT2$. Взаимодействие БКТ, БИ и микро-ЭВМ в режиме проверки целостности проводников аналогично их взаимодействию в предыдущих режимах проверки. При обнаружении дефекта целостности между узловой и j -й топологической точками i -го проводника коды указанных узловой и топологической точек находятся соответственно в узлах $УФА4$ и $УФА3$.

Программная реализация проверки топологии монтажа ОД. Задача проверки топологии ОД допускает как аппаратное, так и программное решение. Достоинством программного решения является экономия аппаратных ресурсов, недостатком — увеличение времени проверки, а также требуемого объема памяти управляющей ЭВМ. Выбор аппаратного либо программного варианта решения задачи проверки решается в каждом конкретном случае разработчиком СПД.

Программный вариант проверки топологии осуществляется с использованием двух основных программ: проверки целостности проводников и диагностирования ложных соединений проводников.

В задачу программы контроля целостности проводников входит формирование управляющих слов для обеспечения работы коммутирующего устройства и измерительного блока, подсчет количества дефектов, установка признака наличия дефектов и превышения их числа некоторого заданного значения, преобразование условных адресов топологических точек в адреса коммутируемых ключей и обратно. Входной информацией для программы контроля целостности проводников являются следующие данные: адреса начальной и конечной проверяемых узловых точек; адреса начальной и конечной проверяемых топологических точек; массив адресов конечных топологических точек для каждого проводника; адрес начала буфера дефектов топологических точек.

Исходя из поставленной задачи, можно выделить следующие основные функциональные блоки программы: блок начальной установки рабочих ячеек; блок формирования кодов, управляющих работой коммутатора и измерительного блока; блок принятия решения о наличии дефекта и занесения адресов пары контролируемых точек печатного проводника, между которыми обнаружено отсутствие электрической связи, в буфер дефектов; блок преобразования условного адреса обнаруженной дефектной точки в ее реальный адрес.

Укрупненный алгоритм программы проверки целостности печатных проводников представлен на рис. 7.17. Блок 1 осуществляет запись в рабочие ячейки программы данных о номерах начальных и конечных контролируемых узловых и топологических контрольных точек ОД. Кроме того, осуществляется обнуление ряда рабочих ячеек таких, как счетчик обнаруженных дефектов (DEF), ячейки, хранящей адрес последней топологической точки проверяемого проводника (ТОРТ), ячейки (РАМ), хранящей но-

Рис. 7.17. Укрупненный алгоритм программы проверки целостности печатных проводников

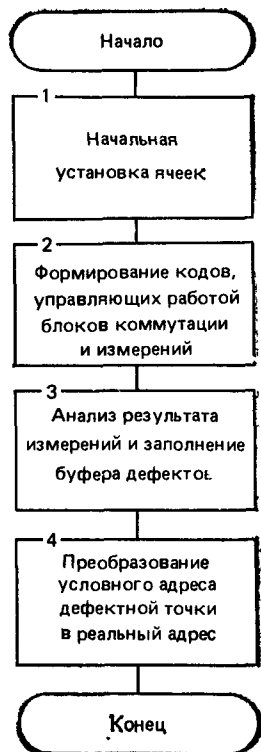
мер проверяемого дефектного проводника, который совпадает с адресом принадлежащей проводнику узловой точки.

Блок 2 осуществляет формирование и рассылку в соответствующие каналы коммутации адресов проверяемой пары контрольных точек, а также переход к подпрограммам измерения и сброса коммутатора после проведения измерений.

Блок 3 производит анализ результата измерения и в случае принятия решения о наличии дефекта заполнения буфера дефектов. Поскольку при наличии в ОД обрыва одного из проводников может нарушиться связь между узловой и несколькими топологическими точками, необходимо принять специальные меры, чтобы все указанные обрывы были подсчитаны как один дефект. Для реализации этого служит специально выделенная ячейка РАМ, в которую при каждом обнаружении дефекта заносится адрес узловой точки, соответствующей номеру оборванного проводника. При этом сравнение адреса контролируемой узловой точки с содержимым ячейки РАМ позволяет определить в первый ли раз обнаружен обрыв контролируемого проводника. Подсчет числа дефектов ведется для каждого проводника лишь при обнаружении его первого обрыва. Кроме того, при обнаружении хотя бы одного обрыва проводника на ОД вводится специальный признак, указывающий на неисправность проверяемого ГУ.

Блок 4 осуществляет формирование реального адреса дефектной топологической точки, перевода соответствующего коммутационного ключа в номер, присвоенный данной точке на электрической принципиальной схеме. Подробный алгоритм проверки целостности проводников приведен на рис. 7.18.

Пример программной реализации блока 9 алгоритма проверки целостности проводников приведен в табл. 7.5. Программа написана на языке Ассемблера микро-ЭВМ «Электроника-60». В задачу программы диагностирования ложных соединений проводников входит формирование управляющих слов для блоков коммутации и измерения, подсчет числа обнаруженных дефектов, установка признаков наличия дефектов и переполнения буфера дефектов, формирование короткозамкнутых цепей в буфере дефектов. Входной информацией для программы диагностирования ложных соединений являются: адрес начальной проверяемой уз-



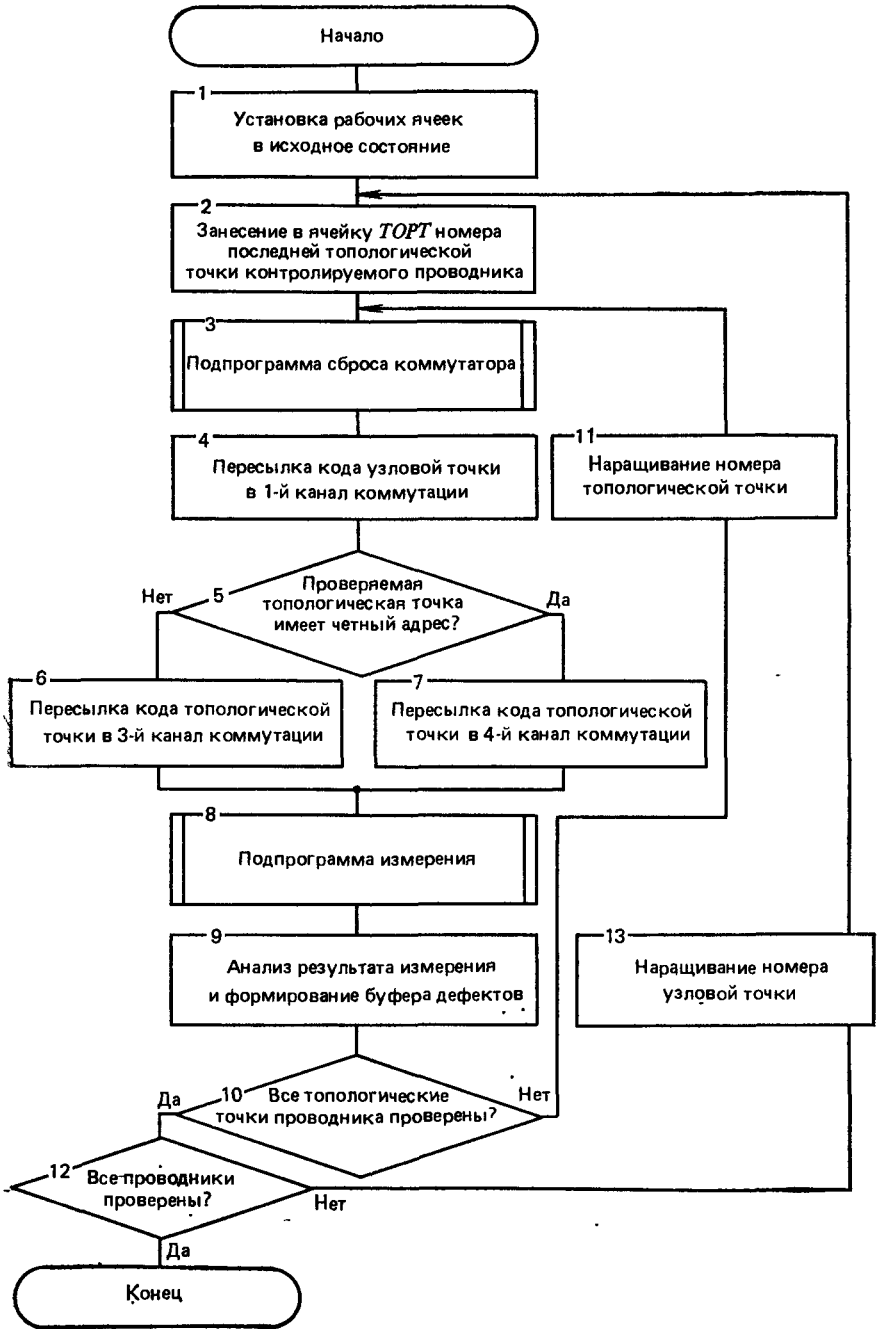


Рис. 7 18 Подробный алгоритм проверки целостности проводников
220

Таблица 7.5. Фрагмент программы проверки целостности проводников

Метка	Код	Операнд	Комментарии
	TST	R5	Измеренное значение обрыв?
	BMI	NET	Если нет, перейти к метке NET (началу блока 10)
	CMR	R1, PAM	На проверяемом проводнике уже были обнаружены обрывы?
	BEQ	BYLO	Если да, перейти к метке BYLO
	MOV	R1, PAM	Если нет, записать номер проверяемого проводника в ячейку PAM
	BIS	# 200, DEF	Установить признак наличия дефектов в ОД (7p DEF = 1)
	INC	DEF	Нарастить счетчик обнаруженных дефектов
	CMR	# 220, DEF	Число дефектных проводников < 20?
	BNE	BYLO	Если нет, то перейти к метке BYLO
	BIS	# 100 000, DEF	Если да, установить признак переполнения буфера дефектов (15p DEF = 1)
	BR	FIN	Переход на конец программы
BYLO	MOV	R0, @ R4	Занесение в буфер дефектов адреса топологической точки в соответствующем канале коммутации
	SUB	# 100, (R4) +	Формирование номера топологической точки
	MOV	R1, @ R4	Занесение в буфер дефектов номера проводника
	BIS	# 100 000, (R4) +	Установка в слове номера проводника признака узловой точки

ловой точки; общее количество проверяемых узловых точек (проводников); адрес начала буфера дефектов.

Задача диагностирования ложных соединений может быть разбита на две части: определение множества короткозамкнутых узловых точек (узловых точек ОД, между которыми имеются короткие замыкания); определение короткозамкнутых цепей (совокупностей короткозамкнутых узловых точек, связанных между со-

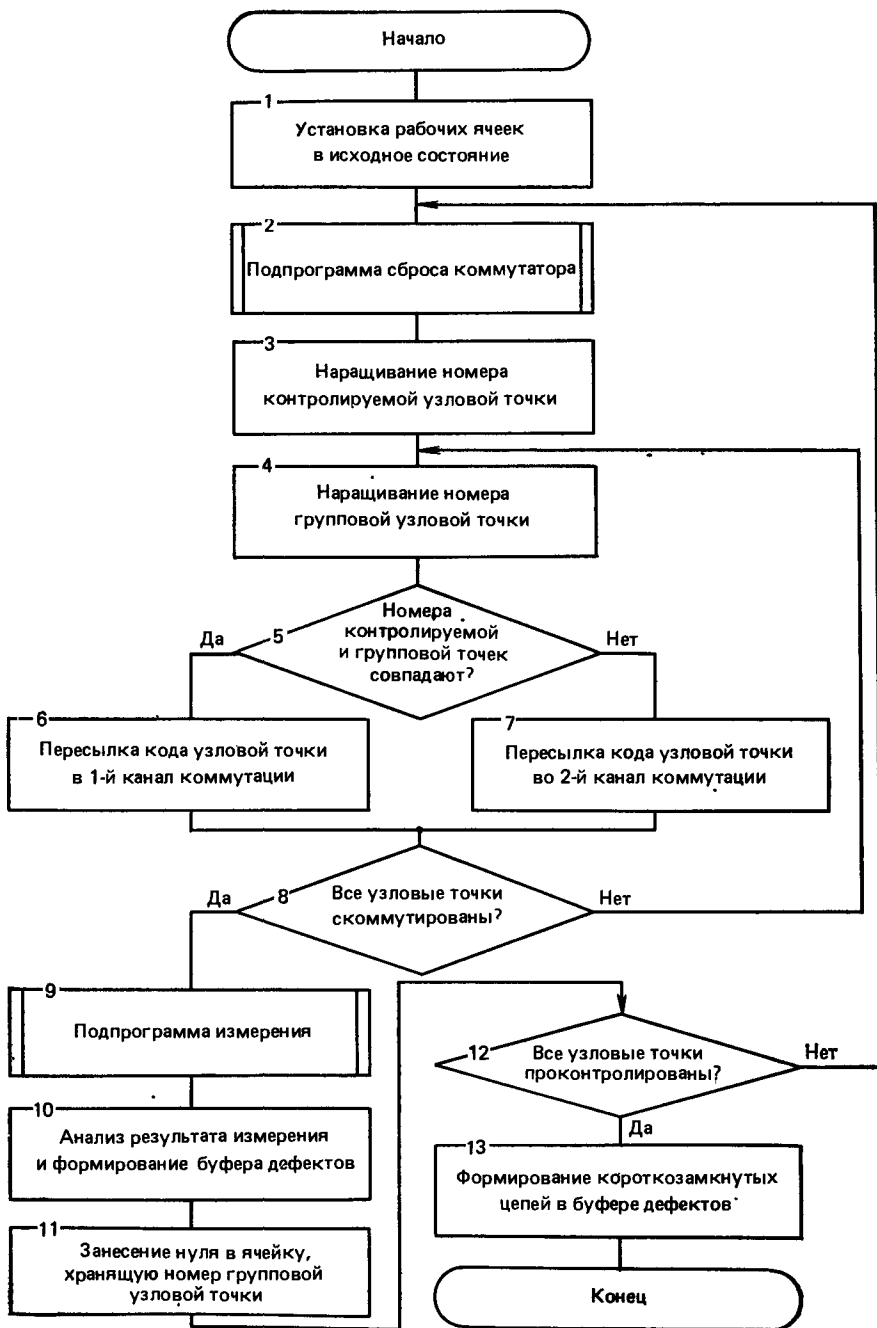


Рис. 7.19. Алгоритм диагностирования ложных соединений проводников
222

Таблица 7.6. Фрагмент программы диагностирования ложных соединений проводников

Метка	Код	Операнд	Комментарии
SOPT:	TST	R2	В результате проверки ОД обнаружены ложные соединения проводников?
B:	BEQ	KON	Если нет, перейти на конец программы
	DEC	R2	Если да, декрементировать счетчик контролируемых точек
A:	MOV	R1, R2	Формирование счетчика проверяемых точек
	MOV	R4, RØ	Формирование указателя адреса проверяемой точки
	BIS	# 100 000, @ RØ	Обозначение начала короткозамкнутой цепи
	JSR	PC, SB, ROS	Выполнение подпрограммы сброса коммутатора
	MOV	@ R4, 167202	Занесение кода контролируемой точки в первый канал коммутации
	MOV	—(RØ), 167204	Занесение кода проверяемой точки во второй канал коммутации
	JSR	PC, IZM	Выполнение подпрограммы измерения
	TST	R5	Измеренное значение сопротивления «короткое замыкание»?
	BPL	OTS	Если нет, перейти на метку OTS
	MOV MOV MOV	—(R4), R5 @ RØ, @ R4 R5, @ RØ	Если да, формирование короткозамкнутой цепи путем обмена местами в буфере дефектов адреса проверяемой узловой точки, замкнутой с контролируемой точкой и адреса первой узловой точки из неупорядоченной части списка
	DEC	R2	Декремент счетчика контролируемых точек
	BEQ	KON	Если все точки проконтролированы, переход на конец программы

Метка	Код	Операнд	Комментарии
OTS.	SOB	R1, A	Декремент счетчика проверяемых точек Если не все точки проверены на короткое замыкание относительно контролируемой, переход на выполнение подпрограммы сброса коммутатора
	BR	B	Если все точки проверены на короткое замыкание относительно контролируемой, переход на декремент счетчика контролируемых точек

бой). В соответствии с указанным, задача диагностирования ложных соединений проводников может быть решена с использованием алгоритма, представленного на рис. 7.19.

Определение множества короткозамкнутых узловых точек происходит здесь с помощью группового метода контроля. Скоммутированная первым каналом коммутации контролируемая узловая точка проверяется на наличие короткого замыкания с группой остальных узловых точек, коммутированных вторым каналом коммутации. Определение короткозамкнутых цепей осуществляется попарной проверкой короткозамкнутых узловых точек на наличие ложного соединения. Пример программной реализации блока 13 алгоритма диагностирования ложных соединений проводников приведен в табл. 7.6. В результате выполнения программы формируется список, включающий в себя последовательность адресов узловых точек, замкнутых друг с другом. Начальный адрес каждой короткозамкнутой цепи отмечается единицей в разряде 15. Входной список узловых точек состоит из двух частей: упорядоченной и неупорядоченной. В результате формирования короткозамкнутых цепей упорядоченная часть списка будет возрастать, а неупорядоченная сокращаться до тех пор, пока все адреса узловых точек не окажутся размещенными в упорядоченной части. Преимущество описываемого способа формирования короткозамкнутых цепей заключается в следующем: не требуется дополнительного объема памяти для хранения входного списка узловых точек; каждый раз просматривается не весь список, а только его неупорядоченная часть.

В комментариях к программе контролируемой узловой точкой называется контрольная точка ОД, проверяемая относительно остальных его контрольных точек на наличие короткого замыкания. Проверяемыми узловыми точками здесь называется множество контрольных точек ОД, проверяемых на наличие короткого замыкания относительно контролируемой узловой точки.

При выполнении программы регистры общего назначения ЭВМ выполняют следующие функции: *R0* — указатель адреса проверяе-

мой узловой точки, $R1$ — счетчик контролируемых узловых точек, $R2$ — счетчик контролируемых узловых точек (перед началом выполнения программы хранит общее количество короткозамкнутых точек), $R4$ — указатель адреса контролируемой узловой точки, $R5$ — хранение промежуточной информации.

В заключение отметим, что в зависимости от архитектуры СПД и принятых методов измерений программы проверки топологии могут значительно отличаться друг от друга.

7.5. УСТРОЙСТВО КОНТРОЛЯ ПАРАМЕТРОВ ЭРЭ

Блок измерительный. Структурная схема *БИ* представлена на рис. 7.20.

В состав *БИ* входят: блок тестовых сигналов (*БТС*); коммутатор направлений (*КН*); измерительный усилитель (*ИУ*); блок образцовых резисторов (*БОР*); масштабирующий усилитель (*МУ*); блок фазового детектирования (*БФД*); переключатель выходов (*ПВ*); блок измерений на переходном процессе (*БИПП*); аналого-цифровой преобразователь (*АЦП*); дешифратор управляющего слова (*Дш*).

Объект диагностирования подключается к *БИ* при помощи коммутатора контрольных точек (*КТ*). Управление процессами измерения осуществляется управляющим словом (*УС*), в котором содержится информация о состоянии *КН* (определяющая подключение измеряемого компонента Z_x на вход либо в цепь ООС *ИУ*); форме и амплитуде возмущающего воздействия (формируемого блоком *БТС*); диапазоне измеряемого параметра контролируемого компонента Z_x , характеризующего включение одного из образцовых резисторов блока *БОР*); о коэффициенте усиления *МУ* и состоянии переключателя выходов *ПВ*. Дешифрация *УС* и распределение управляющих кодов осуществляется *Дш*.

Блок измерительный может осуществлять три режима измерения: измерение на постоянном токе (при контроле резисторов);

измерение на переменном токе (при контроле конденсаторов емкостью менее 1 мкФ, индуктивностей и резисторов, шунтированных индуктивностями); измерение на переходном процессе (при измерении конденсаторов емкостью более 1 мкФ).

На рис. 7.21 представлена упрощенная структурная схема *БИ* в

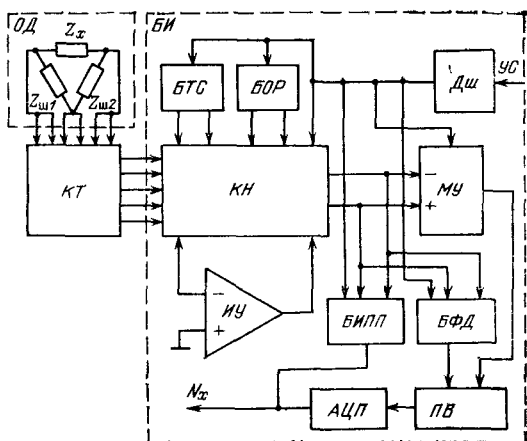


Рис. 7.20. Структурная схема блока измерительного

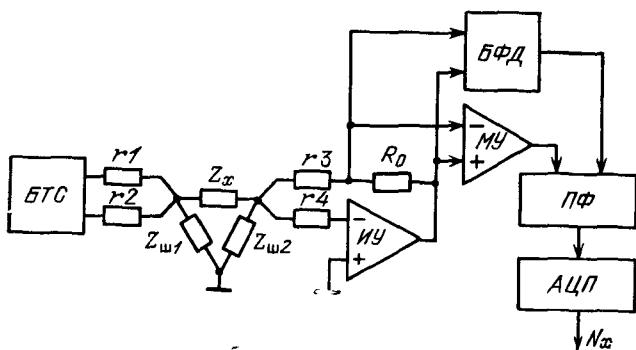


Рис. 7.21. Упрощенная структурная схема БИ при измерении на переменном и постоянном токе

режиме измерения на постоянном и переменном токах. В режиме измерения на постоянном токе *БТС* формирует постоянное напряжение $U_0 = 160$ мВ, прикладываемое к контролируемому компоненту Z_x , который подключается к *БТС*, так, чтобы контактные сопротивления r_1, r_2 коммутатора контрольных точек были включены в цепь ООС оконечного усилителя *БТС*, работающего в режиме повторителя. Это дает возможность исключить влияние r_1, r_2 на результат измерений. Шунтирующее действие $Z_{ш1}$ устраняется, если выходной каскад *БТС* будет иметь достаточно низкое выходное сопротивление. Малое тестовое воздействие позволяет избежать насыщения любых полупроводниковых переходов, соединенных через компонент Z_x , а также дает возможность обеспечить неповреждающий контроль.

Падение напряжения на образцовом резисторе R_0 будет пропорционально проводимости Z_x и не зависит от контактных сопротивлений r_3, r_4 . Это напряжение масштабируется МУ и через *ПВых* поступает на АЦП, где преобразуется в цифровой код N_x . При необходимости объект диагностирования может включаться в цепь ООС ИУ. Возбуждающим воздействием при измерении на переменном токе является синусоидальное напряжение. В зависимости от типа контролируемого компонента Z_x блок БФД выделяет квадратную (контроль емкостей) либо синфазную (контроль резисторов) составляющие напряжения на образцовом резисторе R_0 . Постоянное выходное напряжение БФД преобразуется в цифровой код АЦП, пропорциональный параметру контролируемого компонента Z_x .

В режиме измерения на переходном процессе контролируемый компонент Z_x включается в цепь ООС ИУ (рис. 7.22), а *БТС* формирует перепад напряжения, что вызывает линейно-изменяющееся напряжение на контролируемом компоненте Z_x . Это напряжение поступает на БИПП. Такое подключение блока БИПП дает возможность исключить влияние контактных сопротивлений r_1, \dots, r_4 на результат измерений. В блоке БИПП производится измерение

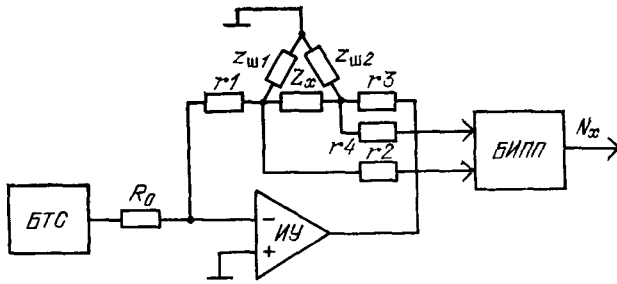


Рис. 7.22. Упрощенная структурная схема БИ при измерении на переходном процессе

времени, в течение которого напряжение на компоненте Z_x изменится на определенное значение ΔU . Это время будет пропорционально измеряемой емкости.

Блок функциональных проверок. Блок функциональных проверок предназначен для формирования тестовых сигналов при контроле пассивных нелинейных двухполюсников и элементарных многополюсников и преобразования полученных откликов в унифицированный сигнал. Структурная схема БФП приведена на рис. 7.23. Блок состоит из двух входных регистров $R_{Г1}$ и $R_{Г2}$, счетчика $C_{Ч1}$ для формирования задержки, формирователя $\Phi 1$, дешифратора $Дш1$, узла временного управления (УВУ), двух цифруправляемых источников эталонного напряжения E_{01} и E_{02} , двух источников напряжения $E_{п1}$ и $E_{п2}$ с $E_{п} > 20$ В, масштабного усилителя

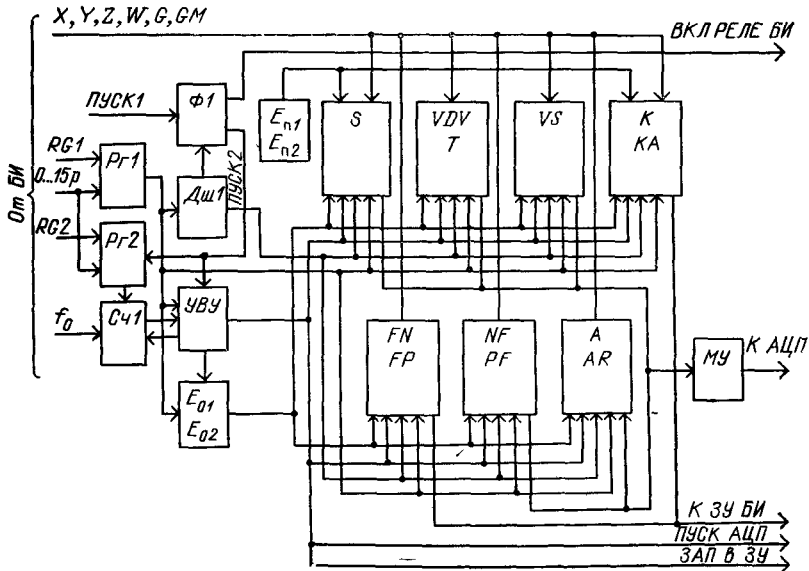


Рис. 7.23. Структурная схема БФП

(МУ) и схем проверок стабилитронов (тип S), трансформаторов (тип T), диодов с параллельно подключенной индуктивностью (тип VDV), тиристоров (тип VS), электромагнитных реле (тип K) и аналоговых ключей (тип КА), полевых (тип FN, FP) и биполярных (тип NF, PF) транзисторов, линейных интегральных схем (тип А и AR).

Работает БФП следующим образом. От драйвера БИ поступает управляющее слово УС1 и по сигналу RG1 записывается в Pz1. Назначение разрядов УС1 для управления основными узлами БФП приведено на рис. 7.24. Если необходима задержка на включение АЦП, то во второй регистр Pz2 по сигналу RG2 записывается второе УС2, которое представляет собой вычисленное по (5.1) в относительных единицах время, необходимое для окончания переходных процессов в ИП из-за влияния ГУ. Из Pz1 9—12 разряды УС1 поступают на Дш1, где вырабатывается сигнал разрешения работы формирователя Ф1 для случаев проверки в БФП перечисленных многополюсников и нелинейных двухполюсников. По команде ПУСК в Ф1 формируются сигналы ПУСК2 (запускает УВУ) и ВКЛ.РЕЛЕ БИ (для переключения контактов

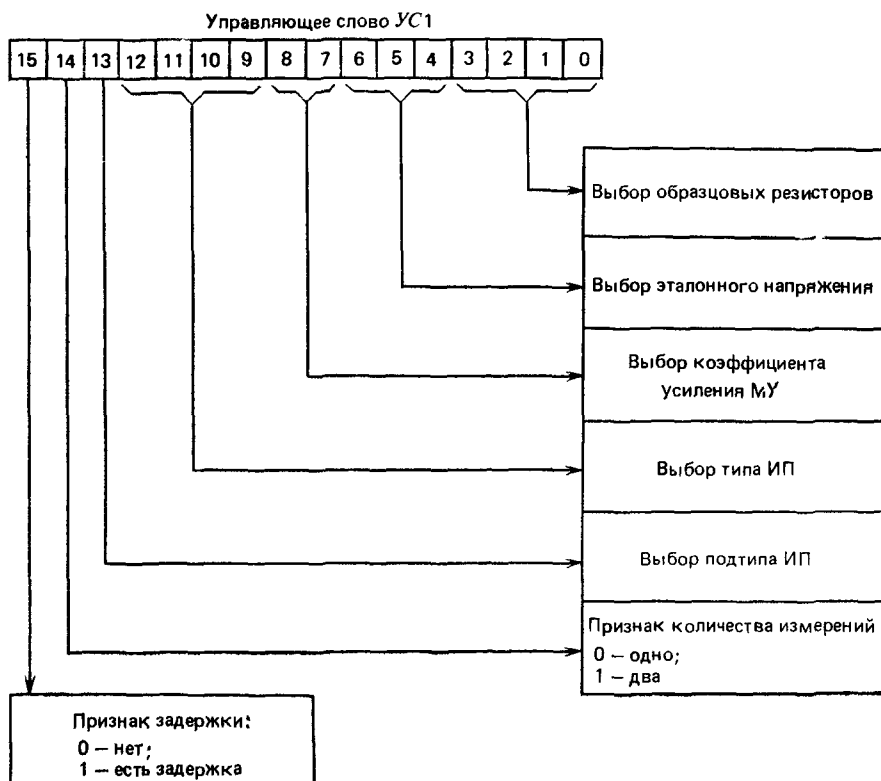


Рис. 7.24. Распределение разрядов УС1 для управления работой БФП

реле измерительных шин X, Y, Z, W, G, GM к БФП). Устройство временного управления формирует во времени сигналы для управления БФП. Выбор конкретной схемы проверки ЭРЭ выполняет *Дш1*. Рассмотрим работу БФП при проверке вышеперечисленных ЭРЭ.

Проверка стабилитронов. Стабилитроны проверяются на напряжение стабилизации (схема S , см. рис. 3.23). В зависимости от напряжения стабилизации проверяемого стабилитрона через один из ограничивающих резисторов схемы S производится подключение соответствующего эталонного напряжения к измерительной шине X . Часть напряжения стабилизации с выхода делителя схемы S поступает на МУ ($\kappa_{МУ} = 1$) и далее на АЦП. По истечении времени, необходимого для замыкания контактов реле, УВУ выдает сигнал ПУСК АЦП, равный 0, на включение АЦП для проведения преобразования напряжения в цифровой код. После окончания преобразования в АЦП из УВУ поступают сигналы на отключение источников эталонного напряжения и затем схемы проверки от измерительных шин.

Проверка тиристоров. Схема проверки тиристоров приведена на рис. 3.24. У тиристоров проверяется напряжение на аноде в закрытом и в открытом состоянии.

По коду, записанному в разрядах 9—12 *Рз1*, *Дш1* вырабатывает сигнал $\overline{VS} = 0$, который разрешает включение соответствующих реле схемы VS — одного резистора из первого набора к измерительной шине X , одного резистора из второго набора к измерительной шине Y . При сигнале УПРАВ. ЗАЩ., завном 0, из УВУ источник E_{01} формирует положительное напряжение в соответствии с разрядами 4—6 *УС1*, которое через ограничивающий резистор первого набора схемы VS поступает на анод тиристора (измерительная шина X). На управляющий электрод тиристора в этот момент времени подается напряжение, равное нулю (измерительная шина Y). По истечении времени, необходимого для замыкания контактов реле, УВУ выдает сигнал ПУСК АЦП, равный 0, на включение АЦП для проведения преобразования напряжения в цифровой код.

Так как при проверке тиристоров необходимо сделать два измерения, то в разряде 13 *УС1* записывается логическая 1. Она поступает в УВУ, где после сигнала $U_{01} = 1$ формируется сигнал $U_{02} = 1$ (в этом случае $U_{01} = 0$). При $U_{01} = 0$ и коде измерительной схемы для проверки тиристоров УВУ формирует сигнал УПРАВ. $E_{02} = 0$, который разрешает работу E_{02} . Положительное напряжение с E_{02} через ограничивающий резистор второго набора схемы VS поступает на управляющий электрод тиристора и открывает его. Затем формируется повторно сигнал ПУСК АЦП (равен 0) и измеряется падение напряжения на аноде открытого тиристора. По окончании измерения из УВУ поступают сигналы $U_{02} = 0$, УПРАВ. ЗАЩ., равный 1, для отключения реле от измерительных шин и возврата схемы проверки в исходное состояние.

Проверка трансформаторов. У трансформаторов проверяется коэффициент трансформации напряжения $n_{тр}$ в схеме T (см. рис. 3.31). По коду, записанному в разрядах 9—12 УС1, ДШ1 вырабатывает сигнал $\bar{T}=0$, который разрешает подключение генератора импульсов (ГИ) с усилителем мощности (УМ) на выходе схемы T к измерительной шине X , входа пикового детектора (ПД) — к шине Y выхода пикового детектора — ко входу МУ. По сигналам $U_{01}=1$, $R_{01}=1$, УПРАВ. МУ, равный 1, включаются реле, которые подключают к измерительным шинам ГИ, МУ и ПД. По истечении времени, необходимого для замыкания контактов реле, УВУ формирует сигнал ПУСК АЦП, равный 0. После окончания измерения из УВУ поступают сигналы $U_{01}=0$, $R_{01}=0$, УПРАВ. МУ (равен 0) для отключения реле и возврата измерительной схемы T в исходное состояние.

Проверка диодов с параллельно подключенной индуктивностью. Схема контроля диодов VDV приведена на рис. 3.21, в. У диодов проверяется прямое падение напряжения при импульсном сигнале. Работа схемы аналогична работе при контроле трансформаторов. Только в этом случае в ДШ1 вырабатывается сигнал $\overline{VD\parallel L}$, равный 0, а выход ГИ подключается к измерительной шине через ограничивающий резистор.

Проверка ЛИС. Схемы проверки ЛИС приведены на рис. 3.33. У ЛИС проверяются усилительные свойства на заданный коэффициент передачи напряжения (схема А) или же условие повторения напряжения (у повторителей — схема АR). В ДШ1 по коду, записанному в разрядах 9—12 УС1, вырабатывается сигнал $\bar{A}=0$, который разрешает подключение выхода генератора отрицательных импульсов через образцовый резистор к шине X , входа ПД к двум резисторам, являющимся соответственно резисторами цепи ОС, контролируемой ЛИС и ее нагрузкой, выхода ПД ко входу МУ. В схеме А при помощи контактов реле также производится подсоединение источников напряжения: $+E_{01}$ к измерительной шине Z , подключаемой коммутатором к выводу положительного питания ЛИС, $-E_{02}$ к измерительной шине Z , подключаемой коммутаторами к выводу отрицательного питания ЛИС. Из УВУ поступают сигналы $U_{01}=1$, $R_{01}=1$, которые вместе с ранее названными сигналами замыкают контакты перечисленных реле. По истечении времени, необходимого для замыкания этих реле, из УВУ поступает сигнал ПУСК АЦП, равный 0, для измерения усиленного МУ напряжения контролируемой ЛИС. По окончании измерения из УВУ поступают сигналы $U_{01}=0$, $R_{01}=0$, УПРАВ. МУ, равный 0, для отключения реле и возврата измерительной схемы А в исходное состояние.

Проверка ЛИС в неинвертирующем включении (схема АR) аналогична проверке в инвертирующем включении, только в этом случае на неинвертирующий вход ЛИС подаются положительные импульсы с выхода ГИ с УМ.

Проверка биполярных транзисторов. Схема проверки БТ приведена на рис. 3.28. У БТ проверяется напряжение на коллекторе в закрытом и открытом состоянии (ключевой режим) и при необходимости падения напряжения на закрытом и открытом переходах база — эмиттер и база — коллектор. При проверке БТ *n-p-n* типа по $U_{01}=1$ и разряду 4—6 УС1, поступающему на E_{01} , формируется отрицательное напряжение (знак напряжения определяется в зависимости от разряда 13 УС1, и при наличии сигнала $U_{01}=1$ разрешение включения источника E_{01} происходит при сигнале из УВУ УПРАВ. ЗАЩ., равном 0). По коду, записанному в разрядах 9—12 УС1, Дш1 выдает сигнал \overline{NF} , равный 0, который разрешает подключение базы проверяемого БТ ко входу измерительного усилителя (ИУ) схемы NF (измерительная шина X), эмиттера — к выходу ИУ (шина Y), коллектора — ко второму набору эталонных резисторов (измерительная шина Z), второй вывод которых подключен к выходу источника эталонного напряжения E_{02} .

По сигналу ВКЛ. DC, равному 0, из УВУ и разрядов 2,3 УС1 дешифратор схемы БТ выдает разрешение на включение одного из резисторов первого набора эталонных резисторов, вторые концы которых подключены к выходу источника эталонного напряжения E_{01} , и одного из резисторов второго набора эталонных резисторов. Выходное напряжение ИУ подается на шифратор Ш1 кода неисправности проверяемого БТ, напряжение с коллектора проверяемого БТ поступает на шифратор Ш2 кода исправности БТ, которые имеются в схеме проверок БТ (схемы типа NF , PF).

После сформирования УВУ сигналов $U_{01}=1$, $R_{01}=1$ по истечении времени, необходимого для замыкания перечисленных реле, УВУ выдает сигнал ЗАП.В ЗУ, равный 0, по которому в ЗУ БИ записывается код закрытого состояния БТ из Ш2, а из Ш1 в выходной регистр P_2 БТ схемы проверок БТ записывается код закрытого перехода база — эмиттер. Затем УВУ формирует сигналы $U_{01}=0$, $R_{01}=0$, $U_{02}=1$, по которым шифратором УВУ вырабатывается сигнал логического 0, и источник E_{01} выдает положительное напряжение. Через определенный интервал времени УВУ выдает второй сигнал ЗАП.В ЗУ, равный 0, по которому производится запись в младший разряд второго регистра ЗУ БИ сигнала логического 0, сформированного Ш2 и являющегося признаком исправного состояния БТ, а в выходной регистр P_2 БТ из Ш1 записывается сигнал открытого перехода база — эмиттер проверяемого БТ.

Если БТ неисправен, в УВУ формируются повторно сигналы $U_{01}=1$, $R_{01}=1$, происходит отключение эмиттера БТ от выхода ИУ и подключение коллектора БТ. Источник E_{01} выдает отрицательное напряжение, которое закрывает переход база — коллектор БТ, шифратор Ш1 формирует признак закрытого состояния перехода БТ, который по третьему сигналу ЗАП.В ЗУ, равному 0, поступившему из УВУ, записывается в выходной регистр P_2 БТ. Затем УВУ формирует $U_{01}=0$, $R_{01}=0$, $U_{02}=1$, источник E_{01} выдает

положительное напряжение, которое открывает переход база — коллектор БТ, шифратор *Ш1* формирует признак открытого состояния перехода БТ, который по четвертому сигналу ЗАП.В ЗУ, равному 0, поступающему из УВУ, записывается в регистр *P2* БТ. По окончании проверок переходов БТ УВУ формирует пятый сигнал ЗАП. В ЗУ, равный 0, по которому содержимое регистра *P2* БТ переписывается в пятый регистр ЗУ БИ. Во время всех проверок сигнал УПРАВ. ЗАЩ., равный 0, поддерживает в разомкнутом состоянии реле, которое отключает резистор защиты в цепи ОС ИУ, а также является разрешающим сигналом для включения источника напряжения E_{01} .

Проверка БТ *p-n-p* типа аналогична проверке БТ *n-p-n* типа. Разница состоит в том, что источник E_{01} выдает сначала положительное напряжение, а затем отрицательное, что отражено в разряде 13 *УС1*, а на коллектор БТ подается отрицательное напряжение источника E_{02} .

Если параллельно одному из переходов БТ в проверяемом ГУ подключен конденсатор, то вводится задержка на формирование сигнала ЗАП.В ЗУ, равного 0, что указывается сигналом логической 1 в разряде 15 *УС1* и кодом задержки, записываемым во второй регистр *P22*. В этом случае по сигналу ПУСК2, равному 1, содержимое *P22* переписывается в *Сч1*, а затем по разрешающему сигналу из УВУ в *Сч1* начинается вычитание его содержимого с частотой f_0 . В момент времени, когда содержимое будет равно нулю, *Сч1* формирует импульс переноса, разрешающий дальнейшую работу УВУ в соответствии с основной последовательностью формирования временных сигналов.

После окончания проверки БТ УВУ формирует сигналы $U_{02} = 0$, УПРАВ. ЗАЩ. и ВКЛ. ДС, равные 1, для отключения реле и возврата измерительной схемы в исходное состояние.

Проверка полевых транзисторов. Схема проверки ПТ приведена на рис. 3.30. У ПТ проверяется ток стока в закрытом и открытом состоянии. По разрядам 9—12 *УС1* *Дш1* выдает сигнал $\overline{FP} = 0$, который разрешает подключение затвора проверяемого ПТ (измерительная шина *Y*) через резистор к E_{01} , истока (измерительная шина *Z*) — ко входу, ИУ, стока (измерительная шина *X*) — к источнику E_{02} . По разрядам 0—2 *УС1* и сигналу ВКЛ. ДС, равному 0, дешифратор схемы ПТ выдает разрешение на включение одного из резисторов в цепи ОС ИУ и отключение резистора защиты ИУ. По разрядам 4—6 *УС1*, сигналу УПРАВ. ЗАЩ., равному 0, и знаку E_{01} , сформированному в УВУ по разряду 13 *УС1*, и при $U_{01} = 1$, источник E_{01} выдает отрицательное напряжение для проверки ПТ с *p*-каналом в закрытом состоянии. Источник E_{02} выдает отрицательное напряжение, поступающее на сток проверяемого ПТ.

Узел временного управления формирует сигналы $U_{01} = 1$, $R_{01} = 1$, $U_{02} = 0$, УПРАВ. ЗАЩ., равный 0, по которым срабатывает выбранное реле в схеме проверок ПТ. По истечении времени, необходимого для замыкания контактов этих реле, из УВУ выдается

сигнал ПУСК АЦП, равный 0, и напряжение, поступившее из выхода ИУ через МУ на вход АЦП, преобразуется в цифровой код. После этого УВУ формирует сигналы $U_{01}=0$, $R_{01}=0$, $U_{02}=1$, по которым источник E_{01} выдает положительное напряжение. Затем формируется снова сигнал ПУСК АЦП, равный 0, и выходное напряжение с ИУ, соответствующее открытому состоянию проверяемого ПТ, преобразуется в АЦП БИ в цифровой код.

Проверка ПТ с n -каналом аналогична проверке ПТ с p -каналом, только в этом случае источником E_{01} сначала формируется положительное напряжение, затем отрицательное, а источник E_{02} выдает положительное напряжение, что отображается в разряде 13 УСИ логической 1.

Проверка электромагнитных реле и аналоговых ключей. Электромагнитные реле проверяются в схеме типа К (см. рис. 3.32,а) на выполнение коммутирующих действий. По коду, записанному в разрядах 9—12 УСИ, Дш1 вырабатывает сигнал $K=0$, по которому происходит подключение одного из выводов контакта проверяемого реле к источнику E_{02} (шина Y), второго вывода контакта реле (шина Z) ко входу ИУ схемы К. Выводы обмотки реле подключаются к источнику E_{01} (шина X) и к общему проводу схемы проверки (шина G).

При сигналах $U_{01}=1$ УПРАВ. ЗАЩ., равный 0, происходит подключение тестовых напряжений к проверяемому реле. По сигналу ЗАП. В ЗУ, равному 0, шифратором схемы К формируется код замкнутого состояния контактов реле и записывается в выходной регистр схемы К. Через определенный интервал времени УВУ вырабатывает сигналы $U_{01}=0$, $U_{02}=1$, по которым происходит отключение источника E_{01} . По второму сигналу ЗАП. В ЗУ, равному 0, шифратором схемы К формируется код разомкнутого состояния контактов проверяемого реле, и одновременно обобщенный сигнал этих двух состояний контактов реле записывается в младший разряд второго регистра ЗУ БИ. После этого УВУ выдает сигналы $U_{01}=0$, $U_{02}=0$ на отключение тестовых напряжений, а затем сигнал УПРАВ. ЗАЩ., равный 1, на отключение схемы проверки реле от измерительных шин и возврата ее в исходное состояние.

Последовательность проверки реле с нормально замкнутыми контактами аналогична описанной последовательности контроля реле с нормально разомкнутыми контактами. Только в этом случае в разряд 13 УСИ записывается логическая 1, и на обмотку проверяемого реле сначала не подается питающее напряжение (проверяемый контакт реле замкнут), а затем подается (проверяемый контакт реле разомкнут).

Подобным образом осуществляется проверка аналоговых ключей в схеме типа КА (см. рис. 3.32,б). На проверяемый аналоговый ключ поступают питающие напряжения для двух этапов проверки, а управление состоянием «замкнуто — разомкнуто» ключа происходит при помощи формирователя, имеющегося в схеме КА.

В остальном проверка аналогового ключа аналогична контролю реле с нормально разомкнутыми контактами.

7.6. БЛОК ПОИСКА ДЕФЕКТОВ

Блок поиска дефектов (БПД) предназначен для отыскания и идентификации видов дефектов диагностируемых ЭРЭ и выдачи результата диагностирования в соответствии с мнемоническими обозначениями видов дефектов [93].

Структурная схема БПД приведена на рис. 7.25. Она содержит регистры $Pg1$ — $Pg4$, предназначенные для хранения на время диагностирования ЭРЭ кодов типа диагностируемого ЭРЭ (резистора, конденсатора и т. п.), фиксированного процентного отклонения допуска (ФПОД) и признака преобразования (т. е. информации о номинале контролируемого параметра и допустимом отклонении параметра от номинала), результата измерения параметра, порядкового номера диагностируемого ЭРЭ соответственно; схему формирования допусков (СФД); схему сравнения (СС) результата измерения параметра ЭРЭ с допусками; постоянные запоминающие устройства ПЗУ1, ПЗУ2, предназначенные соответственно для хранения наборов элементарных проверок и адресов условных переходов и кодов символов мнемонических обозначений видов дефектов; счетчики $St1$, $St2$, обеспечивающие выбор необходимых слов из соответствующих ПЗУ; мультиплексор Mx , выбирающий из ПЗУ1 в зависимости от состояния управляющих входов необходимый адрес условного перехода либо начальный адрес слова мнемонического обозначения вида дефекта; буферный регистр (БР), обеспечивающий подключение внутренней шины БПД к драйверу; регистр состояния (РС) БПД; устройство управления (УУ) БПД.

Блок поиска дефектов работает следующим образом. После опроса готовности БПД микро-ЭВМ последовательно помещает на его входную шину второе и третье слово теста проверки ЭРЭ (см. § 6.3), которые по сигналам записи $3n1$, $3n2$ поступают соответственно в $Pg1$, $Pg4$ и $Pg2$. Затем микро-ЭВМ формирует команду ПУСК, переключающую УУ БПД из режима ожидания. Устройство управления снимает сигнал готовности блока и вырабатывает набор команд, обеспечивающих СФД формирование поля допусков для контролируемого параметра диагностируемого ЭРЭ. Схема формирования допусков реализована на основе технического решения, приведенного в [93]. По окончании процедуры формирования допусков УУ выставляет сигнал готовности БПД, устанавливает первый разряд РС (БПД готов к приему результата измерения параметра диагностируемого ЭРЭ из ППЭ) и переходит в режим ожидания. Чтение РС осуществляется сигналом $Чг1$ (чтение), формируемым ЭВМ.

В последующем тексте для упрощения изложения не будет акцентироваться внимание на переключение УУ из режима ожидания в режим управления, подразумевая, что на период отра-

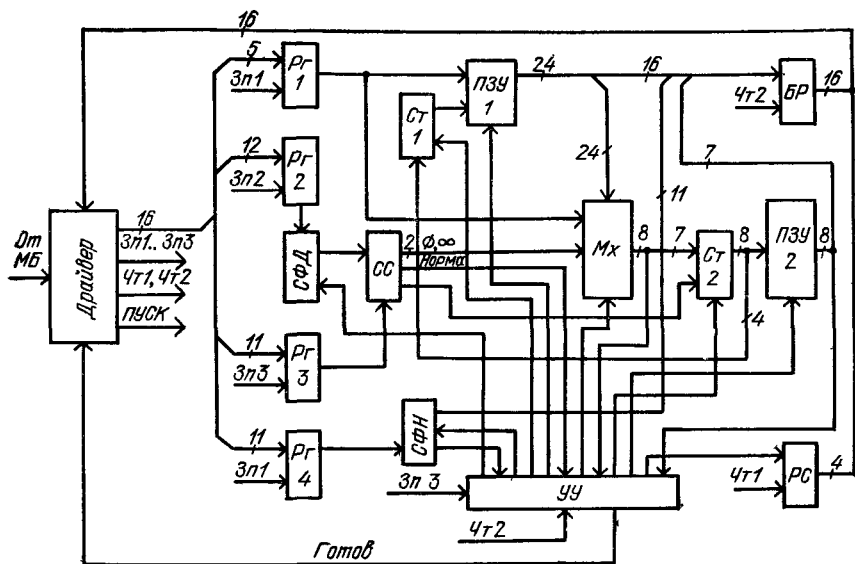


Рис. 7.25. Структурная схема БПД

Ботки внутренней микропрограммы управления БПД УУ снимает сигнал готовности. После окончания цикла измерения двоичный код, пропорциональный контролируемому параметру ЭРЭ, поступает в РгЗ по сигналу 3n3, и начинается анализ результата измерения. Кодовая комбинация из РгЗ сравнивается СС с полем допусков, хранящимся в СФД. Если контролируемый параметр соответствует заданному полю допусков (единичный сигнал НОРМА на выходе СС), УУ устанавливает четвертый разряд РС, сигнализируя микро-ЭВМ об окончании процесса диагностирования.

При выходе контролируемого параметра за пределы диапазона измерения, определяемого тестом проверки данного ЭРЭ, БПД переходит в режим поиска дефекта. Как отмечалось ранее, для организации процесса поиска достаточно анализировать состояние выходов ИУ \emptyset , ∞ . В данном случае роль подобных выходов играют соответствующие выходы СС, подключенные к управляющим входам Мх, ибо помимо сравнения измеряемой величины с полем допусков, СС фиксирует выход контролируемого параметра за пределы диапазона измерения.

Для описания работы БПД необходимо также пояснить, каким образом информация размещена в ПЗУ1, ПЗУ2 и по какому принципу извлекается. ПЗУ1 разбито на сегменты, количество которых определяется набором типов диагностируемых ЭРЭ. Каждому типу ЭРЭ (резистору, конденсатору и т. п.) соответствует свой алгоритм диагностирования. Таким образом, ПЗУ1 представляет собой «хранилище» алгоритмов диагностирования. Начальный адрес (старшие разряды) каждого сегмента определяется ко-

дом типа диагностируемого ЭРЭ, хранящимся в $Pg1$. Последующие адреса элементарных проверок выбираются из $PЗУ1$ в процессе поиска дефекта и доформируются к начальному адресу.

Формат слов $PЗУ1$ (рис. 7.26) бывает двух видов. По нечетным адресам в $PЗУ1$ записаны слова в формате, представленном на рис. 7.26,а, содержащие адреса (младшие разряды полного адреса) условных переходов, т. е. адреса в пределах сегмента, по которым из $PЗУ1$ извлекаются коды очередной элементарной проверки либо начальный адрес слов мнемонических обозначений видов дефектов, хранящихся в $PЗУ2$ для трех возможных результатов оценки измеренной величины, поступающих с выхода $СС$ на управляющие входы $Мх$.

Оценка «00» означает, что результат измерения контролируемого параметра ЭРЭ, хранящийся в $Pg3$, находится в пределах заданного диапазона измерения, оценка «10» — результат измерения меньше нижней границы диапазона измерения, оценка «01» — результат измерения превышает верхнюю границу диапазона измерения. Разряды 7, 15, 23 (рис. 7.26,а) отведены под признак режима поиска дефекта. Если какой-либо из перечисленных разрядов принимает нулевое значение, это означает, что поиск дефекта окончен, а соответствующий этому признаку адрес, хранящийся в последующих семи младших разрядах, является начальным адресом слов мнемонического обозначения вида дефекта.

По четным адресам в $PЗУ1$ записаны слова в формате, представленном на рис. 7.26,б, содержащие коды очередных элементарных проверок, поступающие в процессе поиска дефекта для реализации в (ППЭ). Информативное содержание данных слов изложено в § 6.3 (слово измерительного преобразователя). В $PЗУ2$ хранятся совокупности стандартных (в кодах КОИ7) кодов символов типов диагностируемых ЭРЭ (т. е. буквенных обозначений типов ЭРЭ согласно их обозначению на схемах электриче-

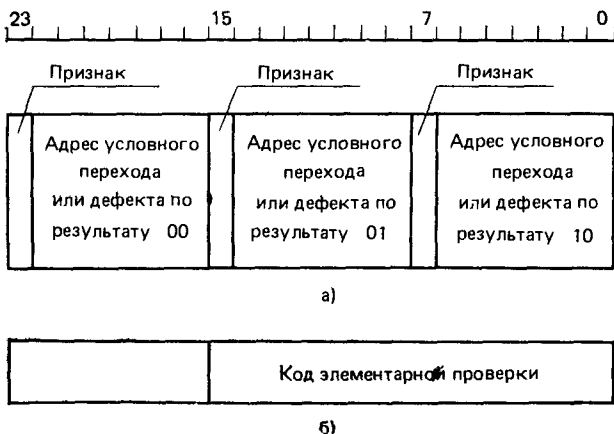
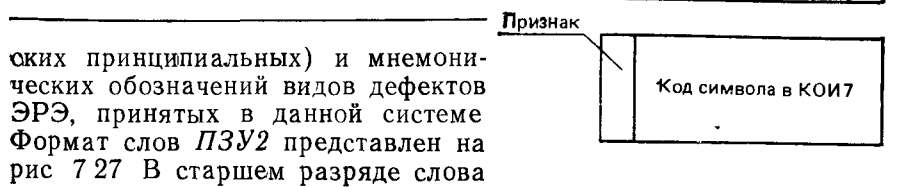


Рис 7.26 Форматы слов $PЗУ1$



ских принципиальных) и мнемонических обозначений видов дефектов ЭРЭ, принятых в данной системе Формат слов ПЗУ2 представлен на рис 7 27 В старшем разряде слова

хранится признак режима вывода сообщения о дефекте В последнем слове выводимого сообщения признак принимает нулевое значение Таким образом, работа БПД в режиме поиска дефектов сводится к анализу результата измерения, выбору по результату анализа кода очередной элементарной проверки и выводу сообщения о дефекте

Выбор кода очередной элементарной проверки осуществляется следующим образом При нулевом сигнале НОРМА УУ формирует последовательность сигналов, по которым открываются ПЗУ1 и Мх В зависимости от оценки результата измерения (кодовой комбинации на управляющих входах) Мх коммутирует на выход выбранный из ПЗУ1 адрес, который поступает в Ст2. Наличие единицы в старшем разряде выбранного слова свидетельствует о том, что выбран адрес условного перехода Затем этот адрес переписывается в Ст1. Совокупность кодов на выходах Рг1 и Ст1 образует адрес очередной элементарной проверки. Цикл выбора кода элементарной проверки заканчивается установкой второго разряда РС, свидетельствующего о готовности БПД к передаче в ППЭ кода очередной элементарной проверки. По сигналу Чт2, формируемому микро-ЭВМ, выбранный код через БР поступает на выходную шину БПД. По заднему фронту сигнала Чт2 УУ увеличивает на единицу состояние Ст1 (на адресных входах ПЗУ1 формируется адрес с нечетным номером), очищает РС и переключается в состояние, предшествующее анализу результата измерения. После реализации выбранной элементарной проверки микро-ЭВМ помещает результат измерения в Рг3 и вышеописанный процесс повторяется до появления нулевого значения в разряде признака, после чего УУ переключается в режим вывода сообщения о дефекте.

Вывод сообщения осуществляется в три этапа: вывод обозначения типа диагностируемого ЭРЭ, его номера и мнемоники вида дефекта. На первом этапе УУ устанавливает на управляющих входах Мх кодовую комбинацию «11» и последний подключает выходы Рг1 к входу Ст2 Затем код из Рг1 переписывается в Ст2, образуя начальный адрес сегмента ПЗУ2, содержащего коды символов обозначения типа диагностируемого ЭРЭ. Вывод символов типа ЭРЭ происходит аналогично, как и при выводе кодов элементарных проверок: открывается ПЗУ2, и на его выходе формируется код первого символа, затем анализируется разряд признака, если он равен 1, то состояние Ст2 увеличивается и на выходе ПЗУ формируется код следующего символа Информирование

Таблица 7.7. Фрагмент ПЗУ1

7		0		23		15		7		0	
Адрес				$\emptyset=0$ $\infty=1$		$\emptyset=1$ $\infty=0$		$\emptyset=0$ $\infty=0$			
Тип ЭРЭ	Адрес перехода										
0 0 1 0	0 0 0 0	Переход на π_4		Переход на π_6							
		1	0 1 0 0	1	0 0 1 0						
0 0 1 0	0 0 0 1	Код проверки π_6									
0 0 1 0	0 0 1 0										
0 0 1 0	0 0 1 1	Адрес дефекта \ll		Адрес дефекта = 0		Адрес дефекта = L					
		0 0 0 0 0 1 0 0		0 0 0 0 0 1 1 0		0 0 0 0 1 1 0 0					
0 0 1 0	0 1 0 0	Код проверки π_4									
0 0 1 0	0 1 0 1	Переход на π_3				Переход на π_5					
		1	1 0 0 0			1		0 1 1 0			
0 0 1 0	0 1 1 0	Код проверки π_5									
0 0 1 0	0 1 1 1	Адрес дефекта = \overleftarrow{VD}				Адрес дефекта = \overleftrightarrow{VD}					
		0 0 0 1 1 0 0 0				0 0 1 0 0 0 0 0					
0 0 1 0	1 0 0 0	Код проверки π_6									
0 0 1 0	1 0 0 1	Переход на π_5				Адрес дефекта = C					
		1		1 0 1 0		0 0 0 0 1 1 1 0					
0 0 1 0	1 0 1 0	Код проверки π_5									
0 0 1 0	1 0 1 1	Переход на π_2				Адрес дефекта = \overrightarrow{VD}					
		1		1 1 0 0		0 0 0 1 0 0 0 0					
0 0 1 0	1 1 0 0	Код проверки π_2									
0 0 1 0	1 1 0 1	Адрес дефекта = ∞				Адрес дефекта \gg					
		0 0 0 0 1 0 0 0				0 0 0 0 0 0 1 0					

микро-ЭВМ о готовности БПД к выводу сообщения осуществляется установкой третьего разряда РС. Если признак принимает значение 0, то вывод символов из ПЗУ2 прекращается и начинается этап вывода порядкового номера ЭРЭ.

Схема формирования номера (СФН) содержит преобразователь двоично-десятичных кодов номера ЭРЭ (см. § 6.3, второе слово теста проверки ЭРЭ) в коды КОИ7 и счетчик количества выводимых знаков. На выходе СФН последовательно формируются коды значащих цифр номера, начиная со старшего разряда (разряда сотен). Готовность БПД к передаче очередного символа также сопровождается установкой третьего разряда РС. После передачи очередного знака состояние счетчика количества знаков увеличивается на 1. После вывода последнего знака (разряда единиц номера ЭРЭ) счетчик устанавливается в состояние 3 и УУ переключается в режим вывода мнемоники вида дефекта. При реализации третьего этапа УУ открывает ПЗУ1 на время, необходимое для занесения адреса дефекта в Ст2. Выбранный адрес определяет сегмент ПЗУ2, хранящий коды символов сообщения о виде дефекта. Вывод данных символов осуществляется так же, как и при выводе символов типа диагностируемого ЭРЭ. После

Таблица 7.8. Фрагмент ПЗУ2

6		7		Мнемоническое обозначение
Адрес дефекта		Признак	Коды символов	
1 0 0 0 0 1 0		0	1 0 1 0 0 1 0	R
0 0 0 0 0 1 0		1	0 1 1 1 1 1 0	> >
0 0 0 0 0 1 1		0	0 1 1 1 1 1 0	
0 0 0 0 1 0 0		1	0 1 1 1 1 0 0	< <
0 0 0 0 1 0 1		0	0 1 1 1 1 0 0	
0 0 0 0 1 1 0		1	0 1 1 1 1 0 1	= =0
0 0 0 0 1 1 1		0	0 1 1 0 0 0 0	
0 0 0 1 0 0 0		1	0 1 1 1 1 0 1	= =∞
0 0 0 1 0 0 1		0	0 1 0 0 0 1 0	
0 0 0 1 1 0 0		1	0 1 1 1 1 0 1	= =L
0 0 0 1 1 0 1		0	1 0 0 1 1 0 0	
0 0 0 1 1 1 0		1	0 1 1 1 1 0 1	= =C
0 0 0 1 1 1 1		0	1 0 0 0 0 1 1	
0 0 1 0 0 0 0		1	0 1 1 1 1 0 1	= V D = VD → — >
0 0 1 0 0 0 1		1	1 0 1 0 1 1 0	
0 0 1 0 0 1 0		1	1 0 0 0 1 0 0	
0 0 1 0 0 1 1		1	1 0 1 1 1 1 1	
0 0 1 0 1 0 0		1	1 0 1 1 1 1 1	
0 0 1 0 1 0 0		0	0 1 1 1 1 1 0	

вывода сообщения УУ устанавливает четвертый разряд РС, информируя микро-ЭВМ об окончании процесса диагностирования.

В качестве примера в табл. 7.7, 7.8 приведены фрагменты ПЗУ1 и ПЗУ2, содержащие соответственно алгоритм диагностирования резистора (см. рис. 2.14) и коды мнемонических обозначений видов дефектов резистора. По адресу 1000010 (см первую строку табл. 7.8) хранится код символа типа диагностируемого ЭРЭ (в данном примере резистора). Четыре младших разряда адреса определяются кодом типа ЭРЭ. Наличие 1 в старшем разряде адреса определяет зону ПЗУ2, содержащую коды символов типов диагностируемых ЭРЭ.

Отметим, что вместо символа ∞ при обозначении вида дефекта $= \infty$ используется стандартный символ $\#$. Вид дефекта $= \overrightarrow{VD}$ в данном примере обозначается как $= VD \rightarrow$, т. е. также при помощи стандартных обозначений знаков в КОИ7. Формирование мнемоники дефектов \overrightarrow{VD} и \overleftarrow{VD} производится аналогично и в таблице не показано.

7.7. БЛОК КОНТРОЛЯ ЦИФРОВЫХ ИС

Рассмотрим структурную схему и принцип работы блока контроля (БК) ЦИС (рис. 7.28) [94]. В составе СПД указанный блок выполняет следующие функции: организация обмена данными с микро-ЭВМ; организация обмена данными с коммутатором, формирование установочных наборов начальных условий; формирование входных тестовых наборов; получение фактической выходной сигнатуры проверяемого ЛЭ и сравнение ее с эталонной сигнатурой.

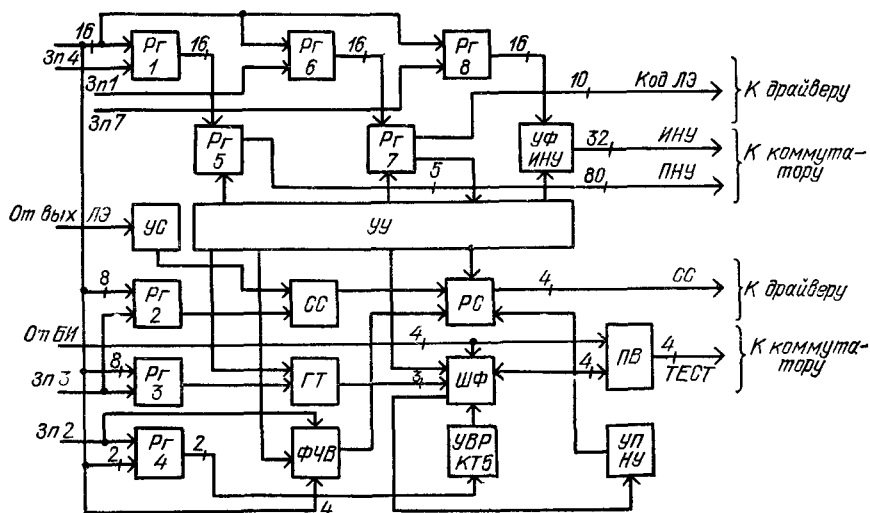


Рис. 7.28. Структурная схема БК ЦИС

Из трех возможных типов обмена, которые обеспечивает микро-ЭВМ, используется программный обмен данными (для передачи управляющих слов) и обмен в режиме прерывания программ (для передачи в микро-ЭВМ слова состояния блока и номера дефектного ЛЭ).

Обмен информацией между блоком и коммутатором предназначен, во-первых, для анализа наличия на входах проверяемого ЛЭ требуемых ЛЭ и передачи входных тестовых наборов и, во-вторых, для приема ответной реакции проверяемой ЦИС. При контроле микросхем малой и средней степени интеграции используются релейные коммутаторы *КТ1—КТ5*, предназначенные для одновременного подключения четырех входов (*КТ1, КТ2, КТ3, КТ5*) и одного выхода (*КТ4*) ЛЭ. Коммутатор *КТ5* может работать в одном из трех режимов (табл. 7.9). Логический элемент комбинационного типа (элементы И, И-НЕ, ИЛИ и т. д.), содержащие более трех входов, и ЛЭ последовательностного типа (триггеры, счетчики, регистры и т. д.), содержащие более четырех входов (включая синхровход), проверяются в течение нескольких циклов проверки

Начальные условия, поступающие в блок из микро-ЭВМ, могут быть двух типов: потенциальные (*ПНУ*) и импульсные (*ИНУ*). Если цифровая часть ГУ содержит только ЛЭ комбинационного типа, тогда векторы начальных условий на входах каждого ЛЭ могут быть обеспечены за один такт после подачи *ПНУ*. Если цифровая часть ГУ содержит также ЛЭ последовательностного типа, тогда для обеспечения вектора начальных условий на входах некоторых ЛЭ может понадобиться несколько тактов. В этом случае последовательно подаются *ПНУ* и *ИНУ* для установки ЛЭ последовательностного типа в заданные состояния.

Формирование входных тестовых наборов в блоке осуществляется преобразованием 8-разрядной входной сигнатуры, содержащейся в одном из управляющих слов. Входная сигнатура представляет собой сжатый тест, воспроизведение которого в первоначальный вид происходит с использованием аппаратной модели линейной последовательностной машины (ЛПМ). Аппаратная модель *n*-разрядный ЛПМ представляет собой соединение *n* триггеров и сумматоров по модулю 2. Способ соединения триггеров и сумматоров между собой определяется видом характеристических матриц ЛПМ [73, 74].

Для воспроизведения теста *T* в блоке используется ЛПМ с теми же характеристическими матрицами, которые были ранее применены для сжатия теста *T*. В данном случае используется трех-

Таблица 7.9. Режимы работы коммутатора КТ5

Разряды 0 — 1 второго УС	Выполняемая функция
0 0 1 0	Подача константы логического 0
0 1	Подача константы логической 1
1 1	Подача отрицательного импульса

разрядная ЛПМ с характеристическими матрицами A_z и B_z вида:

$$A_z = \begin{vmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \\ 1 & 0 & 0 \end{vmatrix}; \quad B_z = \begin{vmatrix} 0 \\ 0 \\ 1 \end{vmatrix}. \quad (7.1)$$

На основе значений матриц A_z и B_z (7.1) структурная схема ЛПМ имеет вид (рис. 7.29).

Формирование входных тестовых наборов представляет собой процесс их аппаратного воспроизведения из входной сигнатуры по следующей формуле: $S_i(t) = A_z S_{i-1}(t) \oplus B_z U_i(t)$, где $S_i(t)$; $S_{i-1}(t)$ — коды внутренних состояний ЛПМ в моменты времени t и $(t-1)$, интерпретируемые как тестовые наборы; $S_0(t)$ — исходное состояние ЛПМ; $U_i(t)$ — значение i -го разряда входной сигнатуры, поступающего на вход ЛПМ.

Пусть, например, ЛПМ находится в нулевом состоянии, и входная сигнатура имеет вид: $U(t) = U_1(t) U_2(t) U_3(t) U_4(t) U_5(t) \times U_6(t) U_7(t) U_8(t) = 10110010$. Тогда следующее состояние, в которое перейдет ЛПМ, будет равно

$$S_1(t) = A_z S_0(t) \oplus B_z U_1(t) = \begin{vmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \\ 1 & 0 & 0 \end{vmatrix} \cdot \begin{vmatrix} 0 \\ 0 \\ 0 \end{vmatrix} \oplus \begin{vmatrix} 0 \\ 0 \\ 1 \end{vmatrix} \cdot \|1\| = \begin{vmatrix} 0 \\ 0 \\ 1 \end{vmatrix}.$$

Состояние $S_1(t)$ является первым воспроизведенным тестовым набором. Аналогичным образом из 8-разрядной входной сигнатуры формируются восемь трехбитовых входных тестовых наборов. Из выходной реакции проверяемого ЛЭ в блоке формируется фактическая выходная сигнатура. При этом используется 8-разрядная ЛПМ со следующими характеристическими матрицами A_y и B_y :

$$A_y = \begin{vmatrix} 0 & 0 & 1 & 1 & 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \end{vmatrix}; \quad B_y = \begin{vmatrix} 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{vmatrix}. \quad (7.2)$$

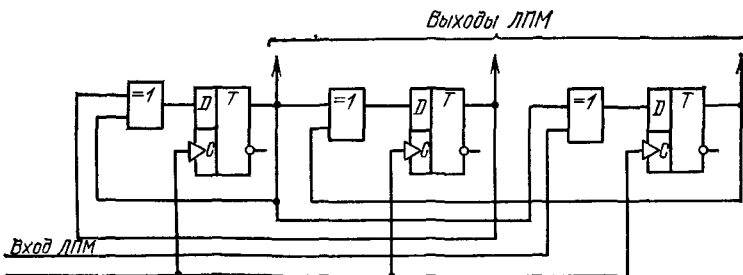


Рис. 7.29. Структурная схема ЛПМ

Фактическая выходная сигнатура представляет собой 8-разрядный код последнего состояния, в которое перейдет ЛПМ с характеристическими матрицами вида (7.2) под воздействием на ее вход выходной реакции проверяемого ЛЭ. Фактическая выходная сигнатура затем сравнивается с эталонной выходной сигнатурой, которая вычисляется аналитически заранее с использованием ЛПМ с теми же характеристическими матрицами, что и в блоке, т. е. вида (7.2).

Согласно структурной схеме работа БК ЦИС осуществляется следующим образом [94, 95]. Вначале по инициативе микро-ЭВМ происходит запись первого, второго и третьего УС (см. рис. 7.28) соответственно в 16-разрядный регистр $Pg1$ (порядковый номер ЦИС и код ЦИС), в 2-разрядный регистр $Pg2$ (режим работы пятого канала коммутатора) и в формирователь числа входов (ФЧВ) (числа выходов ЛЭ), в 8-разрядный регистр $Pg3$ (входная сигнатура) и 8-разрядный регистр $Pg4$ (выходная сигнатура).

Пятый канал коммутатора может работать в одном из трех режимов (см. табл. 7.9) в зависимости от кода, записанного в регистр $Pg2$. Выбор режима работы осуществляется узлом выбора режима (УВР). Затем в 16-разрядный регистр $Pg5$ в течение пяти тактов поступает 80-битовый массив ПНУ, которые потом перелисываются в 80-разрядный регистр $Pg6$. Далее, в 16-разрядный регистр $Pg7$ записывается 16-битовый массив ИНУ. С помощью узла формирования ИНУ (УФ ИНУ) могут быть получены ИНУ как положительной, так и отрицательной полярности. Сразу после поступления ПНУ и ИНУ они подаются на внешние входы ПУ. При необходимости поступают новые массивы ПНУ и ИНУ. После подачи всех ПНУ и ИНУ за заданное число тактов, микро-ЭВМ переводит БК ЦИС в состояние ЗАНЯТО.

В автономном режиме работы БК ЦИС запрещен обмен информацией с микро-ЭВМ и разрешается проверка ЛЭ через коммутатор. Вначале с помощью узла проверки начальных условий (УП НУ) осуществляется проверка наличия начальных условий, которые должны быть выставлены на подключенных входах ЛЭ. При отсутствии указанных начальных условий узел УП НУ записывает в РС код НЕТ НУ. После этого БК ЦИС устанавливается в состояние СВОБОДНО, что является требованием к микро-ЭВМ выполнить процедуру обращения к БК ЦИС и проанализировать причину прерывания.

При наличии начальных условий на подключенных входах ЛЭ начинается формирование тестовых наборов с помощью узла воспроизведения теста (УВТ), который позволяет из 8-битовой входной сигнатуры сформировать восемь трехбитовых тестовых наборов, которые через ШФ поступают на потенциальные входы проверяемого ЛЭ. При наличии у проверяемого ЛЭ импульсных (синхронизирующих) входов УВР формирует положительный или отрицательный импульс.

После подачи каждого тестового набора реакция с выхода проверяемого ЛЭ поступает на вход узла сжатия теста (УСТ).

После окончания проверки входов ЛЭ в УСТ будет получена фактическая выходная сигнатура, которая затем сравнивается с эталонной выходной сигнатурой. При несовпадении этих сигнатур в РС будет записан код НЕГОДЕН. Если у проверяемого ЛЭ контролируется только один выход, тогда в РС будет записан код ВСЕ ВЫХОДЫ, а БК ЦИС перейдет в состояние СВОБОДНО.

После анализа содержимого РС микро-ЭВМ считывает порядковый номер проверяемой ЦИС из регистра *P21*. Если у проверяемого ЛЭ имеется несколько выходов, то после проверки первого выхода ЛЭ в РС будет записан только код НЕГОДЕН. Однако это не свидетельствует о неисправности ЛЭ, поскольку необходимо проверить остальные выходы ЛЭ. Для этого подключается следующий выход проверяемого ЛЭ. Новая информация в БК ЦИС не поступает, поскольку начальные условия, входная сигнатура, выходная сигнатура и группа проверяемых входов остаются неизменными. С помощью УВТ вновь генерируются те же тестовые наборы, выходная реакция ЛЭ поступает на вход УСТ, а из содержимого ФЧВ вычитается одна единица.

До тех пор пока содержимое ФЧВ не станет равным нулю, происходит проверка одной группы входов ЛЭ при подключении различных выходов ЛЭ. Когда содержимое ФЧВ станет равным нулю, тогда в РСС будет записан код ВСЕ ВЫХОДЫ. После этого микро-ЭВМ анализирует содержимое РСС и при наличии еще кода НЕГОДЕН считывает порядковый номер проверяемой ЦИС из регистра *P21*.

Если у проверяемой ЛЭ имеются еще не проверенные входы (и при совпадении эталонной и фактической выходных сигнатур для ранее проверенных входов), продолжается проверка ЛЭ в последующих циклах. С этой целью подключается очередная группа входов ЛЭ, и в БК ЦИС поступает полностью новая информация. После окончания проверки данного ЛЭ проверяется следующий.

7.8. МУЛЬТИМИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ ПОЭЛЕМЕНТНОГО ДИАГНОСТИРОВАНИЯ

Малые габариты и низкая стоимость микро-ЭВМ позволяет эффективно использовать их в мультимикропроцессорных системах, в которых периферийные микро-ЭВМ используются для управления конкретными процессами — измерением, проведением диагностирования и т. д. — и имеют возможность обмена информацией между собой и центральной управляющей ЭВМ [96].

Центральная управляющая ЭВМ позволяет периодически собирать информацию с периферийных микро-ЭВМ, управлять их работой и вести непосредственное управление блоками системы. По результатам поступающей информации центральная ЭВМ может проводить статистическую обработку процесса диагностирования, обеспечивать возможность оператору вмешиваться в управляемый процесс. На периферийную управляющую микро-ЭВМ ложится задача сбора и обработки данных об управляемом процессе, вы-

полняющем определенную функцию СПД; формирование необходимой информации для центральной ЭВМ.

Для эффективной организации работы мультимикропроцессорной системы необходимо провести анализ существующих микропроцессоров (МП) с целью выбора наиболее оптимального из них. Выбранный МП по своим функциональным и структурным данным должен наиболее полно отвечать требованиям мультимикропроцессорной системы. Анализ показывает, что способы реализации программного управления разделяют все многообразие МП, выпускаемых промышленностью, на два существенно различных класса: однокристалльные МП с фиксированной системой команд и МП с разрядно-модульной (РМ) организацией.

Основными элементами архитектуры однокристалльных МП являются: арифметико-логическое устройство (АЛУ); устройство управления (УУ); схемы синхронизации и управления состоянием МП; согласующие устройства; внутренние магистрали; регистры общего назначения (РОН). Микропроцессоры, организованные подобным образом, являются универсальными приборами с программным управлением. Типичными представителями однокристалльных МП являются микропроцессоры: К580ИК80, КР1810ВМ86, К1801ВМ1. Организация вычислений в однокристалльных МП сходны между собой и отличаются друг от друга внутренней архитектурой (структурой и системой команд).

Разрядно-модульные МП с наращиваемой разрядностью слова обладают свойством модульного построения процессоров, а также магистральными связями между модулями. Такая разрядно-модульная архитектура МП обладает рядом преимуществ по сравнению с однокристалльными МП: повышенное быстродействие, возможность выбора самим разработчиком структуры МП, а также собственный набор команд.

В результате такой универсальности в разрядно-модульных МП достигается высокая степень оптимизации разрабатываемого МП под его конкретное применение. Наращиваемость длины слова МП можно осуществить последовательным соединением требуемого числа БИС МП. Наращивание объема микропрограммной памяти осуществляется одним из двух способов — горизонтальным и вертикальным.

Рассмотрим типичные представители разрядно-модульных МП, разработанных одним из вышеуказанных способов. Представителем с горизонтальным способом наращивания слова процессором является МП КР1804ВС1. В микропроцессорном комплексе (МПК) КР1804 все БИС имеют функциональную завершенность. Например, БИС МП выполнена в виде 4-разрядной секции, содержащей все элементы процессора. Простое объединение нескольких секций позволяет без дополнительного оборудования получить МП с различной разрядностью, кратной БИС одной секции. Если требуется повысить быстродействие разрядно-модульного МП серии КР1804, то можно использовать БИС ускоренного переноса (например КР1804ВР1).

Представителем вертикального способа наращивания разрядных модулей является МП серии КР1802. В МПК этой серии устройство самого МП разбивается на функциональные узлы, а узлы на секции определенной разрядности или размерности. Например, МП этой серии разбивается на БИС 8-разрядного АЛУ (КР1802ВС1), БИС 2-адресных РОН (16 4-разрядных РОН — КР1802ИР1), БИС 16-разрядного арифметического расширителя (КР1802ВР1). В связи с тем, что РОН выполнены в виде отдельной БИС и могут наращиваться, АЛУ МП, построенный на базе требуемого количества КР1802ВС1 и КР1802ИР1, имеет возможность хранить и обрабатывать данные прямо в регистрах общего назначения. Обработка данных в регистровой памяти позволяет МП достичь высокого быстродействия за счет уменьшения обращений к ОЗУ.

Структура МП, организованных подобным образом, несколько усложняет разработку вычислительных средств на их основе, но обеспечивает при этом гораздо большую гибкость и представляет большие возможности потребителю по организации специализированных микро-ЭВМ с высоким быстродействием.

Оба комплекта БИС КР1804 и КР1802 полностью совместимы и взаимно дополняют друг друга, а так же «открыты» с точки зрения программного обеспечения, что является весьма удобным для построения мультимикропроцессорных СПД. На практике разрядно-модульные МП обладают от 5 до 10 раз более высоким быстродействием, чем однокристалльные МП. В табл. 7.10 приведены наиболее распространенные серии МП.

В § 7.1 была рассмотрена СПД, реализованная на базе микро-ЭВМ «Электроника-60». Такая система обладает невысокой производительностью вследствие последовательной обработки информации, поступающей от блоков системы.

На рис. 7.30 приведена структурная схема мультимикропроцессорной СПД (МСПД), построенной на базе одноплатной микро-ЭВМ «Электроника НМС 11100.1». Данная система отличается от обычной СПД (см. рис. 7.1) прежде всего наличием специализированных МП, входящих в состав следующих блоков: анализатора дефектов аналоговых компонентов (АДА), анализатора дефектов цифровых компонентов (АДЦ), устройства коммутации аналоговых компонентов (УКА), устройства коммутации цифровых компонентов (УКЦ), контроллера пульта оператора (КПО). Все МП работают под управлением центральной микро-ЭВМ. Адаптер канал-канал (АКК) в МСПД служит для сопряжения Q — шины микро-ЭВМ с внутренней шиной МСПД. К этой шине с помощью УС1, УС2 подключаются специализированные МП, обладающие возможностью автономной работы и взаимного обмена информацией (при отключении Q — шины через АКК)

В рассматриваемой системе анализатор дефектов цифровых компонентов реализован на базе МПК КР1802 с двухбуферной оперативной памятью на 256 16-разрядных слов, реализованной на БИС КР1802ИР1. Структурная организация МСПД и наличие

Таблица 7 10 Характеристики некоторых МКК

Серия	Наименование	Обозначение	Разрядность, бит	Тактовая частота, МГц	Напряжение питания, В
Однокристалльные					
K1801	Однокристалльный МК	K1810BM1	16	5	5
KP1810	Однокристалльный МК	KP1810BM86	16	5	5
Разрядно-модульные					
KP1804	Микропроцессорная секция	KP1804BC1	4n	8	5
KP1804	Схема ускоренного переноса	KP1804BP1	4n	8	5
KP1804	Параллельный регистр	KP1804IP1	4n	8	5
KP1804	Схема управления адресом микрокоманды	KP1804BV1	4n	8	5
KP1804	Схема управления адресом микрокоманды	KP1804BV2	4n	8	5
KP1804	Схема управления следующим адресом	KP1804BV3	4n	8	5
KP1802	Процессорная секция	KP1802BC1	8n	8	5
KP1802	Арифметический расширитель	KP1802BP1	16n	8	5
KP1802	Последовательный умножитель-делитель	KP1802BP2	8n	8	5
KP1802	Двухадресный регистр общего назначения	KP1802IP1	4n	10	5
KP1802	Схема обмена информацией	KP1802BB1	4n	10	5
KP1802	Схема интерфейса	KP1802BB2	4n	10	5
KP1802	ППЗУ 4Кбит	KP556PT5	8n	8	5
KP1802	ППЗУ 16Кбит	KP556PT6	8n	8	5

двухбуферной памяти АЦЦ обеспечивают высокую скорость тестирования цифровых компонентов, содержащих различные БИС. Анализатор дефектов аналоговых компонентов построен на базе МКК KP1804 с целью обеспечения простоты реализации и удобного сопряжения с 12-разрядным АЦЦ при наличии специальной системы команд для управления процессом аналоговых измерений. Контроллер пульта оператора реализован на базе БИС K1801BM1 с использованием БИС K1801BП1-033 и K1801BП1-035.

Такая МСПД имеет преимущества по сравнению с обычной СПД (см. § 7.1): повышается производительность вследствие распараллеливания основных процессов обработки диагностической информации; увеличивается достоверность диагностирования за счет более эффективного самотестирования подсистем МСПД, упрощаются наладка и регулировка СПД из-за возможности организации автономной работы каждой из подсистем.

Однако в МСПД возрастает стоимость процессорной части (примерно в три раза) по сравнению с однопроцессорной СПД.

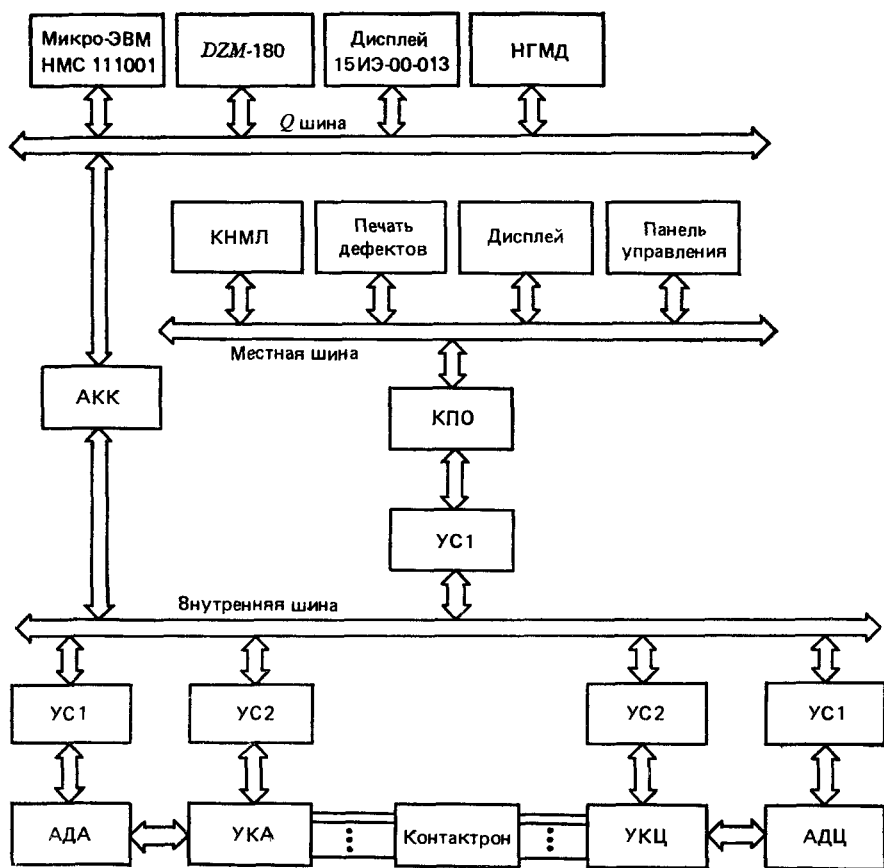


Рис 7.30 Структурная схема МСПД

Поэтому выбор наилучшего варианта СПД необходимо производить по критерию эффективности диагностирования [91, 102—104] с учетом требуемой производительности системы, определяемой объемом и номенклатурой производства контролируемых изделий РЭА.

7.9. ДИАГНОСТИЧЕСКОЕ ОБЕСПЕЧЕНИЕ СПД

Диагностическое обеспечение. Для достижения высокой достоверности диагностирования СПД должна обладать подсистемой аппаратурно-программного самоконтроля, позволяющей своевременно обнаруживать отказы и сбои диагностического оборудования. Ввиду существенной функциональной неоднородности устройств СПД, для рациональной организации ее самоконтроля целесообразно использовать принципы декомпозиции, агрегирования и унификации [16].

Так, например, для проектирования подсистемы самоконтроля управляющей микро-ЭВМ ее можно представить в виде модели программно-управляемого автомата, представляемого композицией трех устройств — операционного устройства (ОУ), устройства управления (УУ) и диагностической подсистемы (ДС) [75]. При этом ОУ определяется совокупностью объектов $OU = \langle \Phi, W, U, |L|, M \rangle$, где Φ — множество функциональных блоков, W — множество ячеек памяти; U — множество логических условий; $|L|$ — матрица связей между блоками; M — множество микроопераций, определенных на Φ и W . Устройство управления определяется совокупностью объектов $УУ = \langle I, \Phi, W, U \rangle$, где I — множество микрокоманд. Диагностическая подсистема для централизованных структур имеет вид $ДС = \langle \Phi', W', U', M' \rangle$; $\Phi' \subseteq \Phi$, $W' \subseteq W$, $U' \subseteq U$.

В рамках этой модели задачами тестирования микро-ЭВМ является определение правильности функционирования ОУ, УУ и локализация неисправности с точностью до микрооперации. При этом неисправности микро-ЭВМ неформально определяются следующим образом: для УУ — пропадание необходимого управляющего сигнала, либо появление ложного, нарушение их последовательности, для ОУ — неправильное выполнение микрооперации, неверное выполнение условия.

Одним из наиболее эффективных методов аппаратурной самопроверки УУ является контроль последовательности импульсов [97], основанный на контроле временной диаграммы работы УУ, представленной в виде последовательности неперекрывающихся импульсов. Рассмотрим более подробно задачу формального синтеза устройства контроля последовательности импульсов.

Постановка задачи. Известна некоторая упорядоченная последовательность неперекрывающихся импульсов $C = c_1, c_n$, характеризующая нормальную работу объекта контроля. Требуется синтезировать автомат, вырабатывающий сигнал ошибки y при любом отклонении в реальной последовательности C от эталонной

Методика решения. Используя язык регулярных событий, можно записать

$$y = \bigvee_{i,j} c_{i,j} \bigvee_{i,j} \overline{c_{i,j}}, \quad i = \overline{1, n}; \quad j = \overline{2, n}, \quad (7.3)$$

где $c_{i,j}$ означает пропадание пачки импульсов c_i, c_{i+1}, \dots, c_j в последовательности C , а $\overline{c_{i,j}}$ — одновременное появление импульсов c_i, c_{i+1}, \dots, c_j в последовательности C .

Применив методы абстрактного синтеза автоматов, теоретически можно спроектировать устройство контроля последовательности импульсов, вырабатывающее сигнал ошибки y согласно (7.3). Однако подобное устройство получается довольно сложным, поэтому на практике целесообразно немного снизить требования к эффективности контроля для минимизации объема контрольного оборудования.

Рассмотрим следующий частный случай. Необходимо контролировать пропадание только нечетного числа импульсов в после-

довательности C . Если разбить импульсы в C на нечетные C_n и четные C_c (по порядку их появления), то

$$y = C_c \vee \{C_n C_c\} (\{C_c\} \vee \{C_n\}). \quad (7.4)$$

При необходимости обнаружения пропадания импульсов с минимальным временем запаздывания (7.4) преобразуется к виду

$$y = C_c \vee C_n C_c C_c \vee C_n C_n. \quad (7.5)$$

Проведем разметку мест регулярного выражения (7.5) с учетом минимизации числа состояний автомата $y = |C_c|_0 |C_n|_1 \vee |C_n|_0 |C_c|_1 \vee |C_n|_0 |C_n|_0$. Таблица переходов — выходов автомата контроля будет иметь вид (табл. 7.11):

Таблица 7.11. Таблица переходов — выходов

c	a	
	0	1
C_n	$1/y_0$	$0/y_1$
C_c	$1/y_1$	$0/y_0$

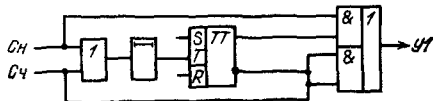


Рис 7.31. Устройство для контроля последовательности импульсов

В табл. 7.11 y_0 — сигнал отсутствия ошибки, а $y_1 = a_0 C_c \vee a_1 C_n$ — сигнал ошибки. Очевидно, что в данном случае в качестве элемента памяти целесообразно использовать триггер со счетным входом. Тогда функциональная схема автомата контроля будет иметь вид (рис. 7.31). При других вариантах разметки можно получить иные схемные решения [97]. Выбор лучшего варианта схемы производится по критерию эффективности аппаратного контроля [98].

В ряде систем имеются дополнительные средства диалогового обмена между оператором и СПД, предназначенные для обеспечения высокой достоверности диагностирования и снижения утомляемости контроллера при длительной однообразной работе. Например, в системе, разработанной фирмой Applied Microsystem [101], предусмотрено устройство речевого вывода, что позволяет сосредоточить внимание оператора на ОД.

СПИСОК ЛИТЕРАТУРЫ

- 1 Основы технической диагностики/В. В. Карибский, П. П. Пархоменко, Е. С. Согомоян, В. Ф. Халчев; Под ред. П. П. Пархоменко. — М.: Энергия, 1976. — 464 с.
- 2 Гольдман Р. С., Чипулис В. П. Техническая диагностика цифровых устройств. — М.: Энергия, 1976 — 272 с.
- 3 Гуляев В. А., Макаров С. М., Новиков В. С. Диагностика вычислительных машин. — Киев: Техника, 1981. — 167 с.
- 4 Мозгалецкий А. В., Калявин В. П., Костанди Г. Г. Диагностирование электронных систем. — Л Судостроение, 1984. — 224 с.
- 5 Пархоменко П. П., Согомоян Е. С. Основы технической диагностики: (Оптимизация алгоритмов диагностирования, аппаратные средства)/Под ред. П. П. Пархоменко. — М.: Энергия, 1981. — 320 с.

6. Байда Н. П., Шпилевой В. Т. Автоматизация производственного контроля в системе управления качеством гибридных узлов ЭВМ//АСУ технологическими процессами в промышленности. — Киев: Знание, 1977. — С. 16—18.
7. Лестер Р. С. Автоматическая контрольно-измерительная аппаратура для автоматической диагностики, неисправностей. — Препринт. — Хертфордшир, Англия: VIII конгресс ИМЕКО (21—27 мая 1979, Москва, СССР). — С. 35—48.
8. Ruht R. C. The Control Language Challenges High Level Compilers and Programmable Controllers//Control Engineering. — 1976. — N 11. — P. 30—33.
9. Baida N. P., Shpilevoy V. T. Component Diagnostics of Hybrid Printed Circuit Boards//Proc. 3rd Symp. Techn. Diagnostics (Moscow, October 3—5). 1983. — IMEKO Secretariat. Budapest. — 1985. — P. 355—363.
10. Salter M. W. In-circuit VS Functional PS-board Testing Trade-offs//Semicond. Test. Conf., 1978. — P. 71—75.
11. Аналоговые интегральные схемы: Справочник/Б. П. Кудряшов, Ю. В. Назаров, Б. В. Тарабрин, В. А. Ушибышев. — М.: Радио и связь, 1981. — 160 с.
12. Hotkiss I. The Roles In-circuit and Functional Board Test in the Manufacturing Process//Electron. Packag. and Prod. — 1979. — V. 19, N 1 — P. 47—50.
13. Видершайн М. Н. Производственный контроль параметров элементов цифровой автоматики. — М.: Машиностроение, 1974. — 328 с.
14. Лайман И. Автоматические тестеры для проверки электрических соединений//Электроника. — 1975. — № 16. — С. 23—36.
15. Байда Н. П., Шпилевой В. Т. Формализация процесса проектирования систем поэлементного диагностирования//Тез. докл. науч.-техн. семинара «Методы и средства контроля и диагностики РЭА и ЭВА» (24—25 мая, Пенза). — 1982. — С. 24—26.
16. Гуляев В. А. Организация систем диагностирования вычислительных машин. — Киев: Наук. думка, 1979. — 116 с.
17. О диагностике цифровых схем с доступом к выводам каждого логического элемента/Н. П. Байда, В. М. Ганеев, В. П. Семеренко, В. Т. Шпилевой//Техническая диагностика электронных систем. — Киев: Наук. думка, 1982. — С. 57—61.
18. Скарлетт Дж. Транзисторно-транзисторные логические интегральные схемы и их применение. — М.: Мир, 1974. — 288 с.
19. Справочник по интегральным микросхемам/Б. В. Тарабрин, С. В. Якубовский, Н. А. Барканов и др.; Под ред. Б. В. Тарабрина. — М.: Энергия, 1981. — 816 с.
20. Сантони А. Контрольно-измерительные приборы для испытаний логических схем//Электроника. — 1975. — № 19. — С. 37—45.
21. Мелен Р., Гарланд Г. Интегральные микросхемы с КМОП структурами. — М.: Энергия, 1979. — 160 с.
22. Ланцов А. Л., Зворыкин Л. Н., Осипов И. Ф. Цифровые устройства на комплементарных МДП интегральных микросхемах. — М.: Радио и связь, 1983. — 272 с.
23. Raymond D. In-Circuit Testing: Special Considerations for CMOS//IEEE Test Conf. — 1979. — P. 334—337.
24. Лихтциндер Б. Я. Автоматизация поэлементного контроля многополюсных электрических цепей//Измерения, контроль, автоматизация. — 1983. — № 3 (47). — С. 14—24.
25. Turino J. ATE In'83//Eval. Eng., 1979. — V.22, N 7. — P. 11—38.
26. Buteson I. Automatic Test Equipment (ATE) for Printed Circuit Production//Insul//Circuits. — 1982. — V. 12, N 12. — P. 40—72.
27. Мартяшин А. И., Орлова Л. В., Шлядин В. М. Преобразователи параметров многополюсных электрических цепей. — М.: Энергоиздат, 1981. — 72 с.
28. Шведнер Ф. А., Гроссман С. Н. Проверка печатных плат после сборки. — Электроника. — 1975. — № 18. — С. 37—43.

29. Шпилевой В. Т. Математическая модель гибридного печатного узла при поэлементном диагностировании//Диагностика энергетических и электронных систем. — Киев: Наук. думка. — 1982. — С. 197—208.
30. Байда Н. П., Шпилевой В. Т. Многоуровневая модель для поэлементного диагностирования гибридных печатных узлов//Электронное моделирование. — 1985. — № 5. — С. 34—38.
31. Оре О. Теория графов. — М.: Наука, 1980. — 336 с.
32. Durif F., Davis B. Optimizing Product Quality — In-circuit or Functional Test — Automatic Testing 82 & Test Instrumentation. — 1982. — Session 4. — P. 102—104.
33. Testing of Components and Board//Insul./Circuits. — 1980. — N 2. — P. 92, 94.
34. Allard A. I. Techniques for Off-loading In-circuit and Functional Tester//Automatic Testing & Test Instrumentation. — 1982. — Session 1. — P. 101—112.
35. Додонов А. Г., Мельников А. Н. Применение графов для контроля печатных плат//Электроника и моделирование. — Киев, 1975. — Вып. 8. — С. 78—82.
36. Месюра В. И., Сироцинский Г. К., Товстолуг М. Н. Алгоритмы контроля топологии гибридных печатных узлов//Контроль и диагностика РЭА и ЭВА: Тез. докл. к зональному семинару. — Пенза, 1984. — С. 62—64.
37. Аржененко А. Ю., Казакова О. Г., Чугаев Б. Н. Оптимизация бинарных вопросников//Автоматика и телемеханика. — 1985. — № 11. — С. 138—144.
38. Кузьмин И. В., Шпилевой В. Т. Алгоритмы контроля топологии печатных узлов ЭВМ//Тез. докл. 6-й Всесоюз. школы — семинара по вычислительным сетям. Ч. 4. — Москва — Винница, 1981. — С. 34—44.
39. Рейнгольд Э., Нивергельт Ю., Део Н. Комбинаторные алгоритмы. Теория и практика. — М.: Мир, 1980. — 476 с.
40. Снежко В. В., Шпилевой В. Т., Юдин А. В. Об оценке эффективности систем поэлементного диагностирования//Методы и средства контроля и диагностирования РЭА и ЭВА: Тез. докл. обл. науч.-техн. семинара. — Пенза, 1982. — С. 22—23.
41. Келлер Э. Л. Система машинного видения для контроля печатных плат//Электроника. — 1983. — № 14. — С. 13—14.
42. Малышенко Ю. В. Оценка и минимизация диагностической информации при поиске дефекта в аналоговом устройстве//Автоматика и телемеханика. — 1985. — № 9. — С. 144—149.
43. Основы моделирования сложных систем//Л. М. Дыхченко, В. Ф. Кабаенко, И. В. Кузьмин и др.; Под ред. И. В. Кузьмина. — Киев: Вища школа, 1981. — 360 с.
44. Проектирование цифровых вычислительных машин//С. А. Майоров, Г. И. Новиков, О. Ф. Немолочнов и др.; Под ред. С. А. Майорова. — М.: Высшая школа, 1972. — 344 с.
45. ГОСТ 23564—79. Техническая диагностика. Показатели диагностирования. Группа Т 51.
46. Поспелов Д. А. Логические методы анализа и синтеза схем. — М.: Энергия, 1974. — 368 с.
47. Чжен Г., Мэнинг Е., Метц Г. Диагностика отказов цифровых вычислительных систем. — М.: Мир, 1972. — 232 с.
48. Байда Н. П. Контроль вычислительных устройств на этапе их изготовления. — Киев: Об-во «Знание» УССР, 1982. — 24 с.
49. Байда Н. П., Шпилевой В. Т. Поэлементное диагностирование гибридных печатных узлов//Техническая диагностика. III междунар. симпозиум ИМЭКО: Тез. докл. — М.: 1983. — С. 19—21.
50. Пашковский Г. С. Задачи оптимального обнаружения и поиска отказов в РЭА. — М.: Радио и связь, 1981. — 280 с.
51. Тетельбаум И. Н., Шнейдер Ю. Р. 400 схем для АВМ. — М.: Энергия, 1978. — 248 с.
52. Crook David T. Analog In-Circuit Component — Measurements: Problems and solutions//Hewlett-Packard J. — 1979. — V. 30. N 30. — P. 19—22.
53. Байда Н. П., Очуров Н. А., Шпилевой В. Т. Алгоритмы выбора преобразователей параметров электрорадиоэлементов при поэлементном диагнос-

- тировании печатных узлов. — Препринт. — Винница, 1982. — 22 с. — (Укр. НІИНТИ 20.05.82, № 3589—Д82).
54. Системы автоматизированного контроля радиоэлектронной аппаратуры/Е. Т. Володарский, В. И. Губарь, Л. Л. Никифоров, Ю. М. Туз. — Киев: Техника, 1983. — 151 с.
 55. Николаевский И. Ф., Игумнов Д. В. Параметры и предельные режимы работы транзисторов. — М.: Сов. радио, 1971. — 384 с.
 56. Байда Н. П. Диагностирование печатных узлов ЭВМ на этапе их производства. — Препринт. — М.: 1981. — 38 с./АН СССР, Научный совет по комплексной проблеме «Кибернетика». — М., 1981. — 38 с.
 57. Байда Н. П., Очуров Н. А., Шпилевой В. Т. Анализ точности преобразования сигналов при поэлементном допусковом контроле печатных узлов в АСПК//Идентификация и диагностика электронных устройств и систем. — Киев: Наук. думка, 1981. — С. 30—35.
 58. Лаврененко В. Ю. Справочник по полупроводниковым приборам. — 10-е изд., перераб. и доп. — Киев: Техника, 1984. — 424 с.
 59. Почпа А. П. Проверка транзисторов в схемах//Автоматика, телемеханика и связь. — 1980. — № 10. — С. 26—27.
 60. Мартяшин А. И., Цыпин Б. В., Шляндин В. М. О контроле исправности транзисторов в схемах//Приборы и системы управления. — 1973. — № 9. — С. 50—51.
 61. А. с. 779938 (СССР) МКИ G01 R31/26 (53). Устройство для контроля вмонтированных транзисторов/Б. Я. Лихтциндер, В. Т. Шпилевой, В. К. Задорожный. — Оpubл. 1980. — Бюл. № 42.
 62. Грэм И. Измерение параметров транзисторов с помощью схем на ОУ//Электроника. — 1972. — № 5. — С. 45—52.
 63. Алексенко А. Г., Коломбет Е. А., Стародуб Г. И. Применение прецизионных аналоговых ИС. — М.: Радио и связь, 1981. — 224 с.
 64. Бэндлер Д. У., Салама А. Э. Диагностика неисправностей в аналоговых цепях//ТИИЭР: Пер. с англ. — 1985. — Т. 73. — № 8. — С. 35—87.
 65. Гришина Л. М., Павлов В. В. Полевые транзисторы: Справочник. — М.: Радио и связь, 1982. — 72 с.
 66. А. с. 615431 (СССР). МКИ G01 R31/26 (53). Устройство для измерения крутизны полевого транзистора/Е. А. Маслов, Д. А. Ефремов. — Оpubл. 1978, Бюл. № 26.
 67. Шило В. Л. Линейные интегральные схемы в радиоэлектронной аппаратуре. — 2-е изд., перераб. и доп. — М.: Сов. радио, 1979. — 368 с.
 68. Измерения и контроль в микроэлектронике/Н. Д. Дубовой, В. И. Осокин, А. С. Очков и др.; Под ред. А. А. Сазонова. — М.: Высшая школа, 1984. — 367 с.
 69. Белов В. В., Воробьев Е. М., Шаталов В. Е. Теория графов. — М.: Высшая школа, 1976. — 392 с.
 70. Богомолов А. М., Барашко А. С., Грунский И. С. Эксперименты с автоматами. — Киев.: Наук. думка, 1973. — С. 144.
 71. Томфельд Ю. Л., Халчев В. Ф. Обнаружение кратных неисправностей в одиночных контурах//Автоматика и телемеханика. — 1975. — № 3. — С. 123—132.
 72. Байда Н. П., Кузьмин И. В., Семеренко В. П. Синтез проверяющих тестов для комбинационных схем с применением исчисления кубических комплексов//Управляющие системы и машины. — 1979. — № 5. — С. 119—123.
 73. Байда Н. П., Семеренко В. П. Синтез линейной последовательностной машины, воспроизводящей заданное множество тестовых наборов//Электронное моделирование. — 1981. — № 5. — С. 65—70.
 74. Гилл А. Введение в теорию конечных автоматов. — М.: Наука, 1966. — 186 с.
 75. Гуляев В. А. Техническая диагностика управляющих систем. — Киев: Наук. думка, 1983. — 208 с.
 76. Коффрон Дж. Технические средства микропроцессорных систем. Практический курс: Пер. с англ. — М.: Мир, 1983. — 344 с.

77. Гобземис А. Ю., Удалов В. И. Методы тестового контроля микропроцессорных устройств//Автоматика и вычислительная техника. — 1978. — № 6. — С. 18—27.
78. Программное обеспечение для эффективного использования оборудования автоматического тестирования (ВЦП—№—КЕ—47448). Материал фирмы Membrain Ltd (Великобритания), 1979. — 16 р.
79. Байда Н. П., Шпилевой В. Т. Организация программного обеспечения в автоматизированной системе диагностирования гибридных печатных узлов РЭА//Техническая диагностика электронных систем.—Киев: Наук. думка, 1982, с. 33—37.
80. Blyth G., Knight D. ATE for Automatic fault Diagnosis//Electronic Engineering. — 1979. — N 8. — P. 61, 63, 65—68.
81. Найт Дж. К., Хани А. Атлас — стандартный язык тестирования//III Международный симпозиум ИМЕКО по технической диагностике: Тез. докл. — М.: 1983. — С. 158—161.
82. Проблемно-ориентированный язык программирования ТЕСТ/Под ред. И. Ф. Клиторина. — Кишинев: Штиинца, 1978. — 128 с.
83. Байда Н. П., Олончев А. П., Шпилевой В. Т. Автоматизация получения начальных условий при поэлементном диагностировании гибридных схем// Диагностика энергетических и электронных систем. — Киев: Наук. думка, 1983, с. 92—99.
84. Автоматическая аппаратура контроля радиоэлектронного оборудования. Вопросы проектирования/Н. Н. Пономарев, И. С. Фрумкин, И. С. Гусинский и др.; Под ред. Н. Н. Пономарева. — М.: Сов. радио, 1975. — 328 с.
85. Программное обеспечение автоматизированных систем диагностирования узлов РЭА/Б. Я. Лихтциндер, Н. П. Байда, В. Т. Шпилевой, В. В. Снежко//Измерение, контроль, автоматизация. — 1984. — № 4 (52). — С. 33—44.
86. Туровский В. И. Автоматизированная система внутрисхемного контроля печатных узлов//Средства связи. — 1984. — № 4. — С. 13—18.
87. Gordon F. Udall. Specifying Test Fixtures for Automated Tesst Equipment//— Instruments & Control Systems. — 1982. — October. — P. 63—65.
88. Страхов А. Ф. Автоматизированные измерительные комплексы. — М.: Энергоиздат, 1982. — 216 с.
89. Woodall K. A. A New Generation of In — circuit Testers//Marconi Instrumentation. — 1980. — V. 17, N 2. — P. 26—30.
90. Голыничев В. Н., Звягин В. Ф., Немолочиов О. Ф. Регулярный метод синтеза тестовых последовательностей//Автоматика и телемеханика. — 1984. — № 1. — С. 125—134.
91. Stone P., McDermid J. Circuit Board Testing: Cost — Effective Production Test and Troubleshooting. Board Testing with 3060 A//Hewlett-Packard J. — 1979. — March. — P. 3—7.
92. Bostrom C. Software Package Generates in-circuit Programs Automatically//Electron. Des. — 1981. — N 2. — P. 99—102.
93. А. с. 702354 (СССР) МКИ G05 B23/02. Устройство для допускового контроля/В. Т. Шпилевой, Н. П. Байда, И. Н. Котов. — Оpubл. 1979, Бюл. № 45.
94. А. с. 1108451 (СССР). МКИ G06 F11/00. Устройство для автоматического поиска дефектов в логических блоках/Н. П. Байда, В. Т. Шпилевой, В. П. Семеренко, И. А. Гладков, В. П. Подкопаев. — Оpubл. 1984, Бюл. № 30.
95. А. с. 1149295 (СССР). МКИ G08 C18/16. Устройство для сжатия и восстановления информации/Н. П. Байда, В. П. Семеренко, Г. К. Сироцинский, В. Т. Шпилевой. — Оpubл. 1985, Бюл. № 13.
96. Туруга Е. Н. Мультипроцессорные системы//Зарубежная радиоэлектроника. — 1979. — № 3. — С. 3—27.
97. Байда Н. П. О диагностике цифровых устройств методом контроля последовательности импульсов//Электроника и моделирование. — 1977. — Вып. 15. — С. 98—100.
98. Байда Н. П., Разин В. М. О показателях качества схем аппаратурного контроля цифровых устройств//Надежность и контроль качества. — 1972. — № 6. — С. 18—22.

99. Селлерс Ф. Методы обнаружения ошибок в работе ЭЦВМ. — М.: Мир, 1972. — 320 с.
100. Байда Н. П. Эргономическое обеспечение процесса контроля сборки узлов радиоэлектронной аппаратуры//Тез. докл. V Междунар. конф. по эргономике ученых и специалистов стран — членов СЭВ. — Прага — Москва, 1984. — С. 25.
101. Milne Bob. Talking Troubleshooters Examines p. c. Boards//Electron. Des. — 1984. — N 7. — P. 189—190.
102. Тоценко В. Г. Алгоритмы технического диагностирования дискретных устройств. — М.: Радио и связь, 1985. — 240 с.
103. Кузьмин И. В. Оценка эффективности и оптимизация автоматических систем контроля и управления. — М.: Сов. радио, 1971. — 296 с.
104. Кошек Л. Н. Критерии эффективности автоматизированных систем контроля//Вопросы технической диагностики. — 1973. — Вып. 10. — С. 21—26.

ОГЛАВЛЕНИЕ

Предисловие	3
1 Методы тестового диагностирования узлов радиоэлектронной аппаратуры при их производстве	4
1.1 Анализ дефектов возникающих в процессе изготовления РЭА	4
1.2 Принципы структурного и полэлементного диагностирования узлов РЭА	10
1.3 Особенности полэлементного тестирования цифровых интегральных схем	15
1.4 Обзор систем полэлементного и комбинированного диагностирования	20
2 Модели объектов и алгоритмы полэлементного диагностирования	27
2.1 Декомпозиционные модели объектов диагностирования	27
2.2 Алгоритмы проверки топологии микросборок и узлов электронной аппаратуры	36
2.3 Алгоритмы диагностирования пассивных компонентов РЭА	48
2.4 Алгоритмы диагностирования транзисторов и стабилизированных	56
3 Особенности применения преобразователей параметров элементов	62
3.1 Методы преобразования параметров пассивных линейных двухполюсников	62
3.2 Методические особенности измерения параметров пассивных линейных двухполюсников	70
3.3 Преобразователи параметров нелинейных двухполюсников	80
3.4 Преобразователи параметров тиристоров и транзисторов	83
3.5 Проверка многополюсников в составе гибридных узлов	90
4 Полэлементное диагностирование цифровых и гибридных фрагментов узлов РЭА	96
4.1 Нахождение минимальных компонентов цифровой подсети	96
4.2 Определение очередности проверки компонентов цифровой подсети	101
4.3 Синтез тестов для компонентов комбинационного типа	106
4.4 Синтез тестов для компонентов последовательностного типа	112
4.5 Особенности тестового покомпонентного диагностирования микропроцессорных устройств	115
5 Автоматизация построения программ полэлементного диагностирования	120
5.1 Языки программирования систем диагностирования	120
5.2 Семантико синтаксический контроль первичного описания гибридных устройств	132
5.3 Алгоритмы получения ЯПД программ дискретных ЭРЭ и аналоговых ИС	135
5.4 Алгоритмы построения ЯПД программ цифровых фрагментов гибридных устройств	149
6 Программное обеспечение систем полэлементного диагностирования	160
6.1 Структура программного обеспечения	160
6.2 Комплекс программ управления и самоконтроля	166
6.3 Рабочие программы диагностирования	172
6.4 Подсистема подготовки рабочих программ диагностирования	181
7 Практическая реализация микропроцессорных систем полэлементного диагностирования	187
7.1 Структурная схема системы полэлементного диагностирования	187
7.2 Контактное устройство	199
7.3 Коммутатор системы полэлементного диагностирования	20
7.4 Блок контроля топологии	21
7.5 Устройство контроля параметров ЭРЭ	22
7.6 Блок поиска дефектов	31
7.7 Блок контроля цифровых ИС	20
7.8 Мультипроцессорные системы полэлементного диагностирования	21
7.9 Диагностическое обеспечение систем диагностирования	248
Список литературы	250