ТЕХНИЧЕСКАЯ
КИБЕРНЕТИКА
№ 2 • 1985

АВТОМАТЫ И ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

УДК 62-5:681.3:007

МИНИМАЛЬНЫЙ БАЗИС РЕАЛИЗАЦИИ ПОСЛЕДОВАТЕЛЬНЫХ СХЕМ

ЦИРЛИН Б. С.

Введение. В статье рассматриваются проблемы реализации произвольных последовательных схем на элементах типа И-НЕ с минимальным числом входов.

Последовательные схемы являются подклассом асинхронных логических схем, не зависящих от скорости [1]. Возможность использования последовательных схем, как основы для проектирования различных асинхронных распределительных и пересчетных устройств, свободных от состязаний, продемонстрирована в [2]. Там же предложены алгоритмы синтеза последовательных схем на элементах И-ИЛИ-НЕ, однако эти алгоритмы не учитывают ограниченности числа входов реально существующих элементов.

В [1] конструктивно доказана возможность построения произвольных последовательных схем на элементах И-НЕ с неограниченным числом входов и сформулирована задача реализации последовательных схем на элементах с ограниченным числом входов. Решение этой задачи дано в [3], где конструктивно доказана универсальность трехвходовых элементов И-НЕ в классе последовательных схем.

В настоящей работе это решение получает свое логическое завершение — показывается универсальность двухвходовых элементов И-НЕ в этом классе схем.

Рассматриваемые задачи тесно связаны с вопросами декомпозиции асинхронных логических схем [4].

1. Постановка задачи. В соответствии с [1, 3] задача реализации асинхронных логических схем может быть сформулирована следующим образом. Пусть имеется исходное задание асинхронной логической схемы в виде системы булевых уравнений $z_i'=\varphi_i(z_1, \ldots, z_i, \ldots, z_n)$, $i=1, \ldots, n$. где φ_i — собственная функция i-го элемента схемы, z_i — значение его выхода, а z_i' — значение его выхода в следующий момент времени. Пусть также имеются элементы, собственные функции которых образуют функционально полную систему $L=\{f_1, \ldots, f_j, \ldots, f_m\}$.

Если хотя бы одна из функций φ_i в исходном задании не принадлежит системе L, то при реализации заданной схемы на имеющихся элементах необходима декомпозиция φ_i на составляющие f_j такие, что $f_j \in L$.

Система L, образуемая собственными функциями элементов, является схемно полной [1, 3] в некотором классе асинхронных логических схем, если для любой схемы этого класса, заданной системой булевых уравнений, найдется декомпозиция исходных собственных функций φ_i на составляющие f_j такие, что $f_j \in L$ и полученная декомпозиция задает схему того же класса, что и исходная.

Очевидно, не любая функционально полная система является схемно полной для некоторых классов асинхронных логических схем. Однако столь жесткие требования к реализации гарантируют наличие у нее не только функциональных свойств исходного задания схемы, но и всех динамических свойств последнего. Например, принадлежность схемы классу полумодулярных (подкласс асинхронных логических схем, включающий в себя все последовательные схемы [1]) обеспечивает ей отсутствие всех видов состязаний.

В [3] доказана схемная полнота системы, образуемой собственными функциями трехвходовых элементов И-НЕ, в классе последовательных схем. Целью настоящей работы является обобщение этого результата для элементов И-НЕ с минимальным числом входов.

2. Классификация асинхронных логических схем, не зависящих от скорости. В основе классификации [5] лежит исследование структуры множества состояний схемы, в качестве которых выступают наборы $\alpha=\alpha_1 \ldots \alpha_i \ldots \alpha_n$ значений выходов ее элементов, т. е. $\alpha_i \in \{0, 1\}$ — значение выхода z_i i-го элемента схемы в состоянии α.

Элемент с выходом z_i возбужден в состоянии α, если $\alpha_i \neq \varphi_i(\alpha_1, \ldots, \alpha_i, \ldots, \alpha_n)$ и устойчив — в противном случае.

Система булевых уравнений, задающая схему, индуцирует структуру множества ее состояний, определяя отношения «следования» и «достижимости» для пар состояний.

Состояние β следует за состоянием α, если для каждого элемента с выходом z_i, устойчивого в состоянии α, $\beta_i=\alpha_i$. Отношение следования рефлексивно, т. е. за каждым состоянием всегда следует оно самое.

Состояние β достижимо из состояния α, если имеет место транзитивное замыкание отношения следования для этой пары состояний.

Если в схеме выделено некоторое инициальное состояние, то любое состояние, достижимое из инициального, является допустимым для этой схемы.

При классификации схем рассматривается структура только множества ее допустимых состояний, а не всех 2^n возможных состояний схемы, где n — число ее элементов.

Состояние α является конфликтным для элемента с выходом z_i, возбужденного в этом состоянии, если найдется состояние β, следующее за α, в котором этот элемент устойчив и $\beta_i=\alpha_i$.

Схема полумодулярна для элемента с выходом z_i, если множество ее допустимых состояний не содержит конфликтных для этого элемента состояний.

Состояние α является детонантным для элемента с выходом z_i, устойчивого в этом состоянии, если найдется пара состояний β и γ, следующих за α, в которых этот элемент возбужден, причем состояния β и γ не находятся в отношении следования друг с другом.

Схема дистрибутивна для элемента с выходом z_i, если множество ее допустимых состояний не содержит конфликтных и детонантных для этого элемента состояний. Схема полумодулярная (дистрибутивная) для всех своих элементов является просто полумодулярной (дистрибутивной). Схема последовательная, если в любом ее допустимом состоянии возбуждено не более одного элемента. Множество допустимых состояний последовательной схемы полностью упорядочено отношением следования, тогда как в полумодулярной и дистрибутивной схеме это отношение задает только частичный порядок допустимых состояний.

Из приведенных определений видно, что класс полумодулярных схем включает в себя все дистрибутивные и последовательные схемы, а класс дистрибутивных — все последовательные схемы.

3. Реализация последовательных схем. В исходном задании произвольной последовательной схемы собственная функция φ_i i-го элемента может быть не монотонна, например, по переменной z_j, т. е. ДНФ этой функции содержит переменную z_j в прямом и в инверсном виде. С другой стороны, для построения асинхронных логических схем обычно используются элементы, собственные функции которых антитонны [2] по входным переменным, такие, например, как элементы И-НЕ, И-ИЛИ-НЕ, т. е. элементы, реализующие невозрастающую (антитонную) функцию, иначе говоря функцию, для которой для каждой пары (α, β), сравнимых состояний входов, таких, что $\alpha \geqslant \beta$, выполняется $f(\alpha_1, \ldots, \alpha_n) \leqslant f(\beta_1, \ldots, \beta_n)$. Сокра-

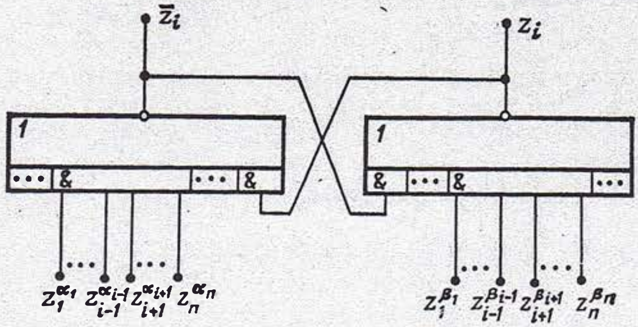

Рис. 1

щенные ДНФ таких функций содержат каждую переменную только в инверсном виде. Из-за этого при реализации на элементах этого типа произвольной последовательной схемы, заданной системой булевых уравнений, переменная z_j, по которой не монотонна собственная функция φ_i i-го элемента, должна иметь парафазное представление, т. е. должны быть два элемента — с выходами z_j и $\bar{z}_j$ соответственно.

В [1] показано, что если для получения $\bar{z}_j$ использовать инвертор, то полумодулярность (а тем более последовательность) реализации не может быть гарантирована. Это связано с наличием транзитного состояния, в котором значения обоих выходов z_j и $\bar{z}_j$ равны, т. е. инвертор возбужден, а истинное значение переменной z_j не определено, но, тем не менее, оно может вызвать возбуждение других элементов схемы.

Идея реализации полумодулярных схем на элементах И-ИЛИ-НЕ [1] заключается в парафазном представлении всех переменных исходного задания, причем это представление имеет одно и то же транзитное состояние (например, нулевое) при любом изменении выходов (монотранзитная схема), не вызывающее возбуждения ни одного из ее элементов (совершенная реализация) [6]. В [1] показано, что такой совершенной реализацией является, в частности RS-триггер, имеющий нулевое транзитное состояние. Использование элементов И-ИЛИ-НЕ с неограниченным числом входов для построения этого RS-триггера позволяет реализовать на них ДНФ его функций возбуждения. Применительно к последовательным схемам такая совершенная реализация переменной z_i, $i=1, \ldots, n$, исходного задания имеет вид рис. 1, где каждая группа входов И определяет элементарную конъюнкцию ранга $(n-1)$, соответствующую паре допустимых состояний исходной схемы, находящихся в отношении следования: состоянию, в котором по исходному заданию элемент с выходом z_i возбужден, и состоянию, в котором значение z_i изменилось в результате этого возбуждения [1].

Построение совершенной реализации на элементах И-НЕ [1] также основано на использовании RS-триггера. Однако применение этих элемен-

[1] Максимальное число входов элемента И-ИЛИ-НЕ в такой реализации последовательной схемы может составить $(n-1) \cdot 2^{n-2}+1$, где n — число элементов схемы по исходному заданию.

тов не позволяет реализовать на них полностью ДНФ функций возбуждения RS-триггера, как это было в предыдущем случае. Реализация элементарных конъюнкций, входящих в эти ДНФ требует дополнительных элементов И-НЕ, образующих второй ярус. В наличии двух ярусов и кроется основная трудность построения совершенной реализации на элементах И-НЕ. Дело в том, что RS-триггер на этих элементах имеет единичное транзитное состояние, которое может вызвать возбуждение элементов второго яруса, что противоречит определению совершенной реализации [6]. Для преодоления этой трудности в [1] предлагается элементами второго яруса задавать элементарные конъюнкции, каждая из которых соответствует только одному допустимому состоянию исходной схемы, а не паре, как в предыдущем случае. Таким образом, каждый элемент второго яруса связан с одним допустимым состоянием исходной схемы, т. е. нулевое значение на его выходе указывает на то, что значения z_i и $\bar{z}_i$, $i=1, \ldots, n$ определяются этим допустимым состоянием. Кроме того, эти элементы соединены последовательно друг с другом в порядке заданном отношением следования допустимых состояний, вследствие чего возможно появление не более чем одного нулевого значения на выходах всех элементов второго яруса. Полученное в результате представление переменной z_i, $i=1, \ldots, n$, исходного задания (рис. 2) можно рассматривать как соединение двух совершенных реализаций, имеющих единичное транзитное состояние: операционной, т. е. RS-триггера, реализующего переменную z_i, и управляющей — элементов второго яруса. В соответствии с [6] такое соединение, в свою очередь, является совершенной реализацией.

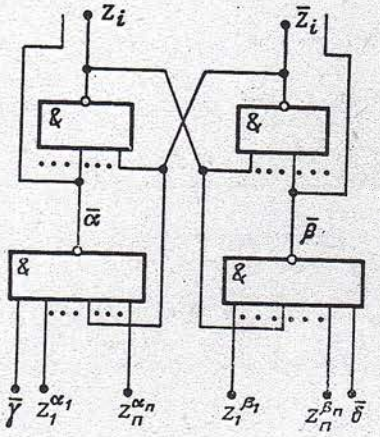

Рис. 2

С другой стороны, рассматривая рис. 2 как единую реализацию переменной z_i, $i=1, \ldots, n$, исходного задания, аналогичную приведенной на рис. 1, следует учесть, что на входы таких же реализаций других его переменных выходы z_i или $\bar{z}_i$ RS-триггера подаются в совокупности с выходами соответствующих элементов второго яруса ($\bar{\alpha}$ или $\bar{\beta}$ в нашем случае). Таким образом, на рис. 2 изображена многофазная (минимум четырехфазная) реализация переменной z_i, $i=1, \ldots, n$, исходного задания. Эта реализация, кроме парафазности, обладает всеми свойствами совершенной реализации (например, в ней никогда не возникает единичное транзитное состояние выходов) и фактически, в силу выше сказанного, таковой и является, что, с учетом последовательного переключения ее элементов, доказывает схемную полноту элементов И-НЕ с неограниченным числом входов [2] в классе последовательных схем [1].

Переход к элементам И-НЕ с ограниченным числом входов требует, прежде всего, замены многовходовых элементов реализации их декомпозицией на основе, например, двухвходовых элементов И-НЕ. Как показано в [3], такая замена возможна, если любой допустимый входной набор этого многовходового элемента содержит не более одного нулевого значения, причем каждый входной набор сменяется следующим только после того, как на выходе многовходового элемента появится значение, соответствующее данному набору.

[2] Максимальное число входов элемента И-НЕ в такой реализации последовательной схемы может составить $2^{n-2}+1$, где n — число элементов схемы по исходному заданию.

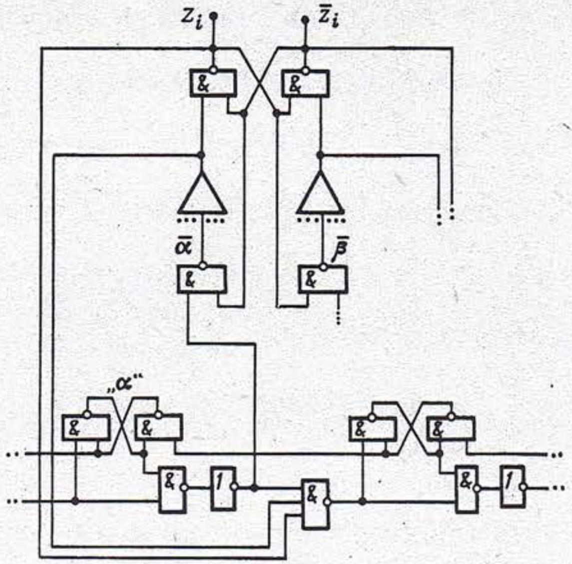

Рис. 3

Такую дисциплину изменений значений имеет множество выходов элементов второго яруса рис. 2, что позволяет выполнить RS-триггер на двухвходовых элементах И-НЕ, а выходы элементов второго яруса, подаваемые на входы этого RS-триггера, объединить многовходовыми элементами И, которые также могут быть построены из двухвходовых элементов И-НЕ. Что касается совокупности многовходовых элементов второго яруса (управляющей части реализации), то ее, как показано в [3], можно заменить асинхронным распределителем, построенным на двухвходовых элементах И-НЕ. Полученная в результате этих замен реализация переменной z_i, $i=1, \ldots, n$, исходного задания приведена на рис. 3. Кроме двухвходовых, она содержит трехвходовый элемент И-НЕ, который, собственно, и не позволил доказать в [3] схемную полноту элементов И-НЕ с минимальным числом входов.

Аналогично предыдущему, рис. 3 можно рассматривать как соединение двух совершенных реализаций, имеющих нулевое транзитное состояние: операционной, т. е. четырехфазной реализации переменной z_i, и управляющей — асинхронного распределителя, состояния которого соответствуют допустимым состояниям исходной схемы. Четырехфазное представление переменных исходного задания и вызывает необходимость использования трехвходовых элементов И-НЕ для соединения этих совершенных реализаций.

Таким образом, реализация произвольной последовательной схемы, заданной системой булевых уравнений, на основе рассмотренного метода при использовании только двухвходовых элементов И-НЕ должна предусматривать парафазное представление всех переменных исходного задания, имеющее нулевое транзитное состояние. Этим условиям, как нетрудно, убедиться, удовлетворяет реализация переменной z_i, $i=1, \ldots, n$, исходного задания, приведенная на рис. 4. Ее отличие от предыдущей заключается в том, что обратная связь с выходов RS-триггера на входы элементов второго яруса подается через дополнительные элементы, которые и обеспечивают этой реализации нулевое транзитное состояние. Полученный результат можно сформулировать в виде следующей теоремы.

Теорема. Система, образуемая собственными функциями двухвходовых элементов И-НЕ, схемно полна в классе последовательных схем.

Заключение. Результат этой работы основан на опубликованных ранее методах синтеза и композиции схем, не зависящих от скорости [1, 3, 6].

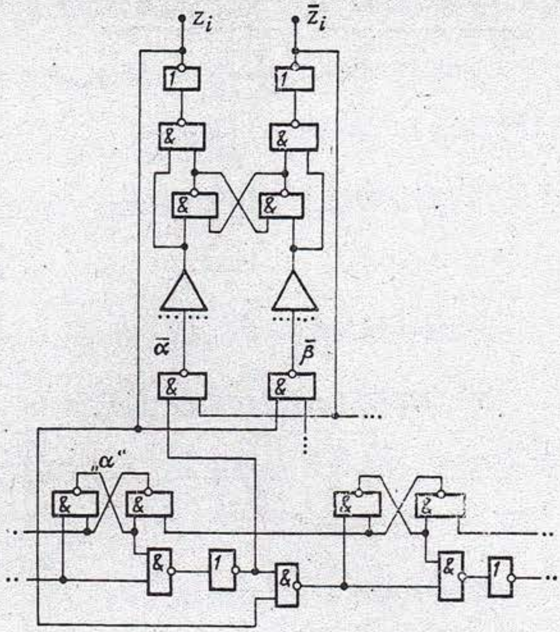

Рис. 4

Именно поэтому в статье столь подробно изложены и проанализированы особенности этих методов применительно к последовательным схемам, поскольку такой анализ позволил выявить дополнительные возможности, на основе которых и получен сформулированный в теореме предельный результат.

Этот результат достаточно просто может быть обобщен на класс дистрибутивных схем, подклассом которого, как было указано, являются последовательные схемы. Это обобщение основано на том, что состояния асинхронного распределителя, входящего в состав предложенной реализации последовательных схем, сопоставимы не только множеству допустимых состояний исходной схемы, но и ее карте изменений [7], т. е. упорядоченному отношением следования множеству пар чисел, в каждой из которых первое число является номером элемента, а второе — количеством изменений значения его выхода. Для последовательных схем это множество полностью упорядочено, а для дистрибутивных — частично упорядочено. Задание частичного порядка карты изменений для дистрибутивных схем (управляющей части реализации) также, как и в случае последовательных схем, возможно с помощью асинхронного распределителя, построенного на двухвходовых элементах И-НЕ, причем, в целях унификации, такой распределитель можно реализовать на ячейках, аналогичных парафазному представлению переменной z_i, приведенному на рис. 4.

Трудность обобщения этого результата на класс полумодулярных схем заключается в том, что поведение последних в общем случае не может быть задано картой изменений — в полумодулярных, но не дистрибутивных схемах для множества указанных пар чисел отношение следования не является отношением частичного порядка [7]. Для доказательства схемной полноты элементов И-НЕ с ограниченным числом входов в классе полумодулярных схем, очевидно, потребуется допустимое смягчение требований к реализации схемы.

Например, достаточно потребовать, чтобы декомпозиция исходных собственных функций на составляющие, принадлежащие схемно полной системе, задавала схему, принадлежащую тому же классу, что и исходная, но не для всех своих элементов, а только для элементов с теми же выходами, что и в исходной схеме[3]. Тогда, как доказано в [8], декомпозиция полумодулярной схемы является строго эквивалентной, в смысле [4], исходной схеме, относительно элементов с одинаковыми выходами.

ЛИТЕРАТУРА

1. *Цирлин Б. С.* Базисы реализации схем, не зависящих от скорости.– Изв. АН СССР. Техн. кибернет., 1981, № 3.
2. *Стародубцев Н. А.* Автономные антитонные последовательные схемы. I, II, III, IV. – Изв. АН СССР. Техн. кибернет., 1981, №№ 4, 5, 6; 1982, № 1.
3. *Цирлин Б. С.* Базисы реализации последовательных схем.– Изв. АН СССР. Техн. кибернет., 1984, № 2.
4. *Чеботарев А. Н.* Декомпозиция асинхронных логических схем. I, II. – Кибернетика, 1978, №№ 2, 4.
5. *Варшавский В. И., Кишиневский М. А., Таубин А. Р., Цирлин Б. С.* Анализ асинхронных логических схем. I, II. – Изв. АН СССР. Техн. кибернет., 1982, №№ 3, 4.
6. *Варшавский В. И., Розенблюм Л. Я., Цирлин Б. С.* О композиции апериодических схем. – Изв. АН СССР. Техн. кибернет., 1980, № 1.
7. *Миллер Р. Е.* Теория переключательных схем. Т. 2. М.: Наука, 1971.
8. *Цирлин Б. С.* О реализации асинхронных логических схем.– Кибернетика, 1981, № 5.

Ленинград

Поступила в редакцию
15.VI.1982

---

[3] Для этого «ослабленного» определения схемная полнота двухвходовых элементов И-НЕ в классе последовательных схем была доказана профессором В. И. Варшавским.